



جمهوری اسلامی ایران

دانشگاه صنعتی شریف

دانشکده مهندسی برق

الکترونیک ۲

مدرس : استاد بازدار

دکتر جواد مهدوی

فهرست :

صفحه	عنوان
۹	بخش اول : بررسی ترانزیستور و مدارهای ساده آن
۱۰	۱- ترانزیستورهای Bipolar :
۱۲	۱-۱- مدل هیبریدیک ترانزیستور Bipolar
۱۴	۱-۲- آرایشهای مختلف ترانزیستور
۲۱	۲- ترانزیستورهای اثر میدان :
۱۴	۲-۱- ساختمان و طرز کار J-FET
۱۴	۲-۲- مشخصه های J-FET
۱۷	۲-۳- ساختمان و طرز کار MOSFET
۲۹	۲-۴- بایاس کردن FET
۲۱	۲-۵- مدار معادل FET
۲۲	۲-۶- آرایشهای مختلف FET
۲۳	۳- روش انعکاس امپدانس :
۳۹	۳-۱- روش انعکاس امپدانس در مورد BJT
۴۲	۳-۲- روش انعکاس امپدانس در مورد FET
۴۷	۴- تقویت کننده های چند طبقه :
۵۷	بخش دوم : بررسی فرکانسی تقویت کننده ها
۵۹	۱- فرکانسهای پایین :
۵۹	۱-۱- خازن bypass در امپتر
۶۲	۱-۲- خازن کوپلار در کلتور و بیس

عنوان _____ صفحه

- ۱-۳. محامبه تقریبی خازنهای کوپلاژ و bypass ۲۴
۲. فرکانسهای میانی: ۷
- ۲-۱. مدل π ترانزیستور در فرکانسهای میانی پایین ۷
۳. فرکانسهای بالا: ۷۲
- ۳-۱. مدل ترانزیستورهای BJT و FET در فرکانسهای بالا ۷۲
- ۳-۲. فضا میلر ۷۴
- ۳-۳. آرایش های مختلف ترانزیستور در فرکانسهای بالا ۷۵
- بخش سوم: تقویت کننده های قدرت: ۱۷
۱. تقویت کننده کلاس A: ۸۹
- ۱-۱. بررسی یک تقویت کننده ساده کلاس A ۸۶
- ۱-۲. استفاده از سلف در تقویت کننده کلاس A ۹۰
- ۱-۳. بررسی محدودیت های توان، جریان و رانندگی یک ترانزیستور ۹۳
- ۱-۴. استفاده از ترانستورهای توان در تقویت کننده کلاس A ۹۷
۲. تقویت کننده کلاس B: ۱۰۱
- ۲-۱. تقویت کننده پوش پول کلاس B با ترانس ۱۰۱
- ۲-۲. تقویت کننده پوش پول کلاس B بدون ترانس ۱۰۸
- ۲-۲-۱. برداشتن ترانس خروجی ۱۰۸
- ۲-۲-۲. برداشتن ترانس ورودی ۱۰۹
- ۲-۲-۳. استفاده از ترانزیستورهای مکمل ۱۰۹

صفحه	عنوان
۱۱۹	بخش چهارم: تقویت کننده های دیفرانسیل
۱۲۰	۱- بررسی مدل ساده یک تقویت کننده دیفرانسیل:
۱۲۰	۱-۱- حالت سیگنال مشترک
۱۱۱	۱-۲- حالت سیگنال دیفرانسیل
۱۲۲	۱-۳- حالت کلی تقویت کننده دیفرانسیل
۱۲۹	۲- منابع جریان در تقویت کننده دیفرانسیل:
۱۳۰	۲-۱- محاسبه مقاومت دینامیکی یک منبع جریان
۱۳۲	۲-۲- انواع دیگر منابع جریان
۱۳۵	۲-۳- کاربرد منبع جریان در تقویت کننده دیفرانسیل
۱۳۹	۳- تقویت کننده دیفرانسیل با مقفاران:
۱۴۳	۴- استفاده از طبقه دیفرانسیل بعنوان تقویت کننده DC:
۱۴۷	بخش پنجم: تقویت کننده های عملیاتی:
۱۴۹	۱- طبقات مختلف یک OP.AMP:
۱۴۰	۱-۱- طبقه ورودی
۱۴۱	۱-۲- طبقه افزایش ضریب تقویت
۱۵۰	۱-۳- تغییر سطح دهنده
۱۵۰	۱-۴- طبقه نهایی
۱۵۲	۲- کاربردهای خطی OP.AMP:
۱۵۲	۲-۱- تقویت کننده معکوس کننده
۱۵۵	۲-۲- تقویت کننده معکوس نکلنده
۱۵۷	۲-۳- تقویت کننده اختلاف
۱۵۹	۲-۴- جمع کننده

صفحه	عنوان
۱۶۰	۲-۵. تفریق کننده
۱۶۱	۲-۶. انگرال گیر
۱۶۲	۲-۷. مشتق گیر
۱۶۴	۲-۸. مبدل امپدانس
۱۶۵	۲-۹. مبدل ولتاژ به جریان
۱۶۵	۲-۱۰. مبدل جریان به ولتاژ
۱۶۸	۳- کاربردهای خیر خطی OP.Amp :
۱۶۸	۲-۱. تقویت کننده نگاریتمی
۱۷۰	۲-۲. تقویت کننده آنتی نگاریتمی
۱۷۱	۲-۳. یکسوزها
۱۷۴	۲-۴. ضرب کننده آنالوگ
۱۷۵	۲-۵. مقایسه کننده
۱۷۶	۲-۶. ترانزیستور
۱۷۸	۴- مشخصات یک OP.Amp واقعی :
۱۸۵	بخش ششم : تقویت کننده های فیدبک :
۱۸۶	۱- بررسی خواص فیدبک منفی :
۱۸۶	۱-۱. تثبیت بهره تقویت کننده
۱۸۷	۱-۲. کاهش نویز یا افزایش پهنای باند نویز
۱۹۰	۱-۳. کاهش اعوجاج
۱۹۲	۱-۴. افزایش پهنای باند
۱۹۳	۲- انواع فیدبک ها :
۱۹۳	۲-۱. فیدبک مثبت - مثبت

صفحه	عنوان
۱۹۴	۲-۲- فیدبک سری - سری
۱۹۵	۲-۳- فیدبک سری - شنت
۱۹۶	۲-۴- فیدبک شنت - سری
۱۹۸	۳- انواع فیدبک‌های غیر ایده‌آل :
۱۹۸	۳-۱- فیدبک شنت - شنت غیر ایده‌آل
۲۰۴	۳-۲- فیدبک سری - سری غیر ایده‌آل
۲۰۷	۳-۳- فیدبک سری - شنت غیر ایده‌آل
۲۱۱	۳-۴- فیدبک شنت - سری غیر ایده‌آل
۲۱۵	۳-۵- خلاصه

۲۲۱	بخش هفتم: منابع تغذیه تثبیت شده
۲۲۳	۱- منابع رستاز :
۲۲۳	۱-۱- یکسوساز پل
۲۲۵	۱-۲- تثبیت رستاز با استفاده از دیود زشر
۲۲۸	۱-۳- مدار سری
۲۳۲	۲- استفاده از فیدبک در منابع تغذیه :
۲۴۱	۳- تثبیت کننده‌های رستاز بصورت مدارهای مجتمع

۲۴۷	ضمیمه (۱) : مدار دار لینگتون
۲۴۹	ضمیمه (۲) : جدول مقادیر اجزای استاندارد
۲۵۳	ضمیمه (۳) : چند امتحان نهایی

بخش ۱

بررسی ترانزیستور و مدارهای ساده آن

ترانزیستور یکی از مقدارترین المانهای است که در مدارهای الکترونیکی بکار می رود. و با توجه به نحوه تغذیه آن می تواند بصورت خلی و یا غیر خلی در مدارها مورد استفاده قرار بگیرد. بطور کلی ترانزیستورها به دو گروه عمده تقسیم بندی می شوند.

۱- ترانزیستورهای Bipolar^۱ (BJT)

۲- ترانزیستورهای اثر میدان (FET)^۲

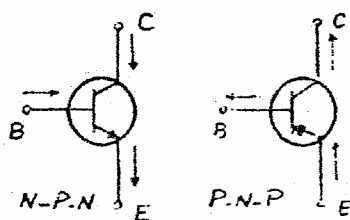
در این بخش ابتدا ترانزیستورهای Bipolar و آرایشهای مختلف آن، سپس ترانزیستورهای اثر میدان و آرایشهای مربوطه مورد مطالعه قرار گرفته و آنگاه روش انعکاس امپدانس در مورد BJT و FET معرفی میگردد، که آنالیز و بررسی مدارهای که این در المان بصورت خلی رشار می نمایند را ساده می کند و بالاخره در پایان نقیصت کننده های چند طبقه مورد بحث قرار خواهند گرفت.

1: Bipolar Junction Transistor

Field Effect Transistor

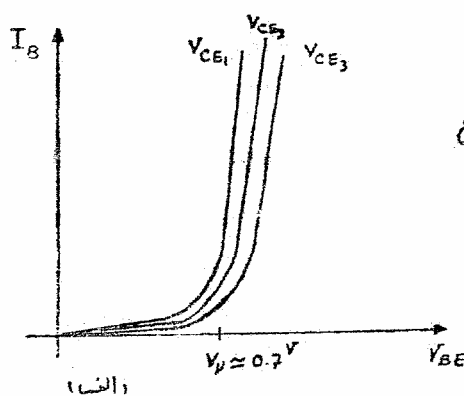
۱- ترانزیستورهای Bipolar

ترانزیستورهای Bipolar از سه لایه نیمه هادی P و N تشکیل شده اند که بسته به نحوه قرار گرفتن این لایه ها، آنها را P-N-P و N-P-N می نامند. شکل (۱.۱) مدل شماتیکی ترانزیستورهای P-N-P و N-P-N را نمایش می دهد.

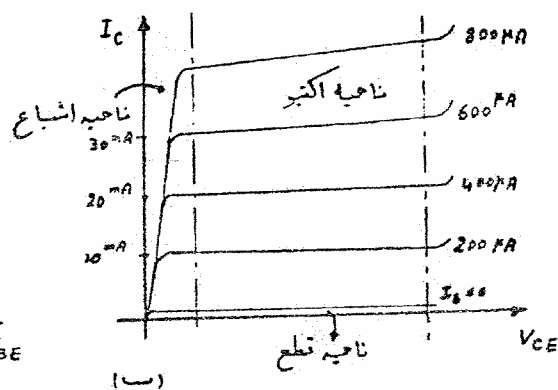


شکل (۱.۱)

بطور کلی دو مشخصه اصلی برای ترانزیستورها در نظر می گیریم (۱) مشخصه ورودی [شکل ۱.۲-ا] (۲) مشخصه خروجی که بسته ناحیه تقسیم می شود: ناحیه آکتیو (فعال) - ناحیه قطع و ناحیه اشباع [شکل ۱.۲-ب]



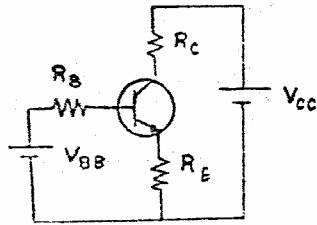
(الف)



(ب)

شکل (۱.۲)

از کاربردهای مهم ترانزیستور می توان انواع تقویت کننده ها را نام برد. ساده ترین نوع تقویت کننده خطی است یعنی سیگنال ورودی بدون تغییر شکل و اعوجاج با دامنه ای مناسب با دامنه ورودی در خروجی ظاهر می شود. منظور اینست که از ترانزیستور بعنوان تقویت کننده استفاده کنیم باید آنرا در نقطه کاری که در ناحیه مورد نظری باشد قرار دهیم.



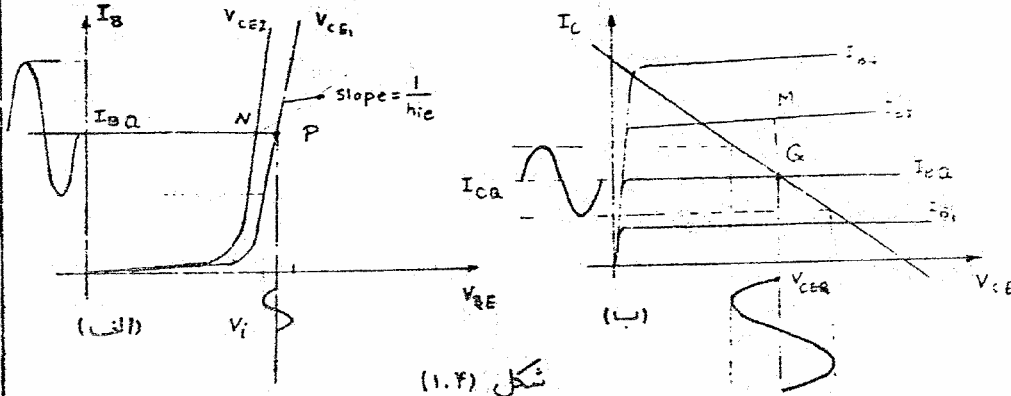
شکل (۱.۳)

شکل (۱.۳) مدل بابایس ساده یک ترانزیستور می باشد.
از معادلات حلقه ورودی و خروجی مدار، نقطه کار بدست

آید.
در این ترانزیستور در ناحیه (اکنون باشد)
$$V_{BB} = [R_B + (1+\beta)R_E] I_{BQ} + V_{BEQ}$$

(معادله خط بار)
$$V_{CC} = (R_C + R_E) I_{CQ} + V_{CEQ}$$

حال مشخصه ورودی و خروجی ترانزیستور را در نظر می گیریم. [شکل ۱.۴]

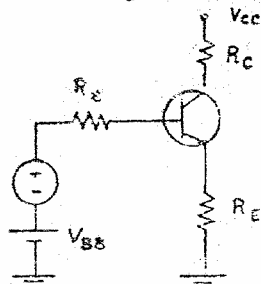


شکل (۱.۴)

نقطه کار Q از تقاطع مشخصه $I_C - V_{CE}$ با خط بار بدست می آید اگر نقطه کار Q در ناحیه آکنیتر قرار گرفته باشد ترانزیستور در حول نقطه کار Q بصورت خطی عمل می کند. (به شرط آنکه سیگنال کوچک باشد)

در نقطه Q روی مشخصه خروجی و نقطه P روی مشخصه ورودی هماهنگی بر

معنی داریم می کنیم اگر سیگنال سینوسی V_i به مدار اعمال شود [شکل ۱.۵] موجب تغییرات I_B حول نقطه P خواهد بود.



شکل (۱.۵)

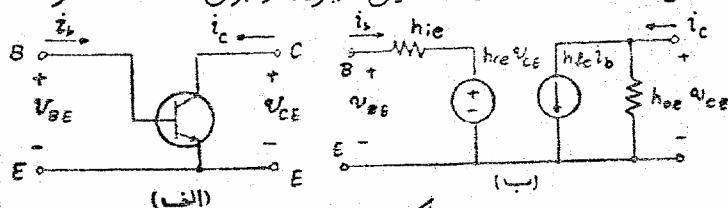
چنانچه دامنه V_i با اندازه کافی کوچک باشد می توان فرض کرد که این نوسانات روی خط مماس در نقطه P صورت می گیرد. بنابراین I_B نیز یک جریان سینوسی خواهد بود.

تغییر جریان در دین موجب تغییر جریان خروجی می شود یعنی نقطه کار ترانزیستور حول نقطه Q روی خط بار تغییر خواهد کرد که با توجه به تزیب خطی بکار رفته شکل جریان i_c نیز یک سینوسی با دامنه ای برابر β دامنه جریان i_b خواهد بود

(۱.۱) مدل هیبرید یک ترانزیستور Bipolar :

اگر نقطه کار ترانزیستور در ناحیه اکتیو قرار گیرد و دامنه دیناری در دین به اندازه کافی کوچک باشد در نتیجه ترانزیستور بصورت خطی عمل می کند بنابراین می توان در حول نقطه کار Q برای ترانزیستور یک مدل دینایی خطی تعریف کرد و مشخصات مختلف تقویت کننده (امپدانس در دین، امپدانس خروجی، ضریب تقویت، ...) را توسط این مدل بدست آورد.

یکی از مدل های دینایی که برای ترانزیستور در نظر گرفته می شود مدل هیبرید (hybrid) می باشد. شکل (۱.۶) مدل دینایی هیبرید را برای حالت امیتر مشترک نشان می دهد.



شکل (۱.۶)

با توجه به شکل (۱.۶-ب) داریم:

$$\begin{cases} v_{be} = h_{ie} i_b + h_{re} v_{ce} \\ i_c = h_{fe} i_b + h_{oe} v_{ce} \end{cases}$$

که پارامترهای h از روابط زیر بدست می آیند.

$$h_{ie} = \left. \frac{v_{be}}{i_b} \right|_{v_{ce}=0} = \left. \frac{\Delta V_{BE}}{\Delta I_B} \right|_{V_{CE}=cte}$$

$$h_{re} = \left. \frac{v_{be}}{v_{ce}} \right|_{i_b=0} = \left. \frac{\Delta V_{BE}}{\Delta V_{CE}} \right|_{I_B=cte}$$

$$h_{fe} = \left. \frac{i_c}{i_b} \right|_{v_{ce}=0} = \left. \frac{\Delta I_C}{\Delta I_B} \right|_{V_{CE}=cte}$$

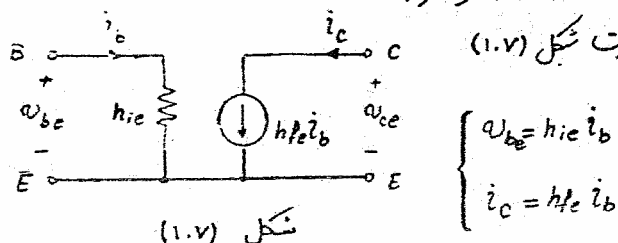
$$h_{oe} = \left. \frac{i_c}{v_{ce}} \right|_{i_b=0} = \left. \frac{\Delta I_C}{\Delta V_{CE}} \right|_{I_B=cte}$$

* حروف کوچک نشان دهنده مولفه AC می باشند.

این پارامترهای توان از مشخصه های ورودی و خروجی نیز بدست آورد با توجه به تعریف، h_{oe} شب خط مماس در نقطه کار Q در مشخصه خروجی باشد. همین ترتیب h_{fe} طول پاره خط MQ به تغییرات جریان بیس است، همچنین h_{re} طول پاره خط $P-N$ به تغییرات دلتا V_{be} است. و بالاخره h_{ie} عکس شب خط مماس بر مماسی در نقطه P می باشند.

همانطوریکه از مشخصه های h_{re} و h_{oe} متادیر کوچکی هستند، همچنین در ساخت ترانزیستورهای نیز سعی می شود که تا حد امکان h_{re} و h_{oe} را کوچک نمایند در نتیجه می توان برای سادگی از h_{re} و h_{oe} صرف نظر کرد

که در این صورت مدل هیبرید به صورت شکل (۱.۷) ساده می شود.



شکل (۱.۷)

که در این معادلات h_{fe} همان β و h_{ie} متادیر دینامیکی بیس استری باشد.

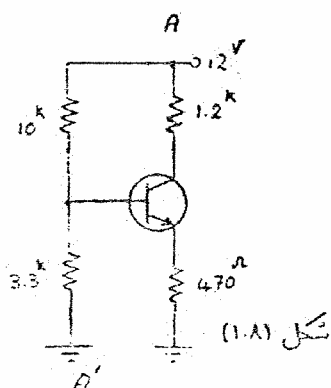
$$I_b \approx I_s e^{\frac{V}{V_T}}$$

$$h_{ie} = \frac{\partial V}{\partial I_b} = \frac{V_T}{I_b} = \beta \frac{V_T}{I_c}$$

که معمولاً در درجه حرارت

اطاق ($T \approx 20^\circ C$) متادیر V_T

تقریباً برابر $25 mV$ می باشد.



مثال) نقطه کار و h_{ie} را برای مدار شکل (۱.۸) بدست

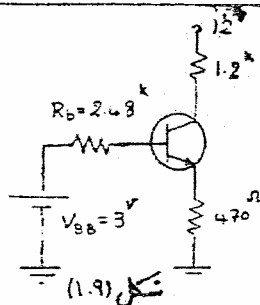
آوردید ($V_{BE} = 0.7$ $\beta = 50$)

حل: از بخش معادل تونن آنرا در مدار قرار

می دهیم. [شکل ۱.۹]

$$V_{B8} = \frac{3.3}{10 + 3.3} \times 12 = 3V$$

$$R_b = 10k \parallel 3.3k = 2.48k\Omega$$



$$3 = 2.4 \cdot \frac{I_C}{1.2} + 0.7 + 0.47 I_C \Rightarrow I_C \approx I_E = 4.4 \text{ mA}$$

$$V_{CE} = 12 - (1.2 + 0.47) \cdot 4.4 = 4.65 \text{ V}$$

$$h_{ie} = \beta \frac{V_T}{I_C} = 50 \frac{25 \text{ mV}}{4.4 \text{ mA}} = 284.1 \Omega$$

۱-۲) آرایشهای مختلف ترانزیستور Bipolar :

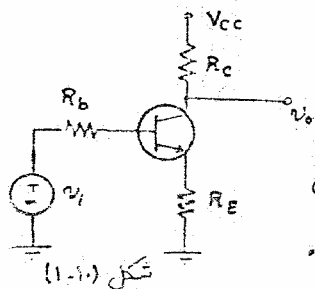
بسته به اینکه سیگنال ورودی به مدار بیس یا امیتر و سیگنال خروجی از مدار کلکتور یا امیتر گرفته شود سه آرایش مختلف در تقویت کننده ها خواهیم داشت که عبارتند از:

الف، آرایش امیتر مشترک (C.E) ب، آرایش کلکتور مشترک (C.C)

ج، آرایش بیس مشترک (C.B)

در اینجا ما این آرایشها را از نظر امپدانس ورودی، امپدانس خروجی، ضریب تقویت جریان و ضریب تقویت دشار بررسی می کنیم.

الف، آرایش امیتر مشترک (Common Emitter Configuration)



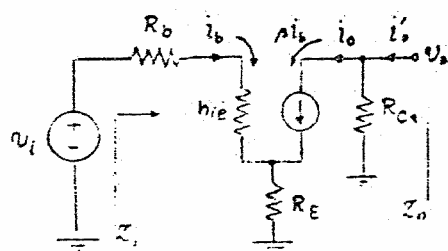
مدل ساده یک مدار C.E بدون بایاسینگ، بصورت شکل (۱-۱۰)

می باشد. ابتدا آنالیز DC انجام می دهیم بدین منظور کلیه منابع AC مدار را منفر کرده و نقطه کار ترانزیستور را بدست می آوریم. با استفاده از مشخصات نقطه کار، h_{ie} را محاسبه کرده

و سپس با قرار دادن مدل (Small-signal) بجای ترانزیستور و

این بار با منفر کردن کلیه منابع DC قادر خواهیم بود که مدار را آنالیز AC کنیم.

شکل (۱-۱۱) مدار معادل AC مدار شکل (۱-۱۰) را نشان می دهد.



- امپدانس ورودی:

$$V_o = -R_C \beta i_b$$

$$V_i = (R_b + h_{ie}) i_b + R_E (1 + \beta) i_b$$

$$\Rightarrow i_b = \frac{V_i}{R_b + h_{ie} + R_E (1 + \beta)} \quad \text{شکل (۱-۱۱)}$$

$$Z_i = \frac{v_i}{i_b} = R_b + h_{ie} + (1 + \beta) R_E$$

- ضریب تقویت ولتاژ:

$$A_v = \frac{v_o}{v_i} = \frac{-\beta R_C i_b}{i_b (R_b + h_{ie} + (1 + \beta) R_E)} \Rightarrow A_v = \frac{-\beta R_C}{R_b + h_{ie} + (1 + \beta) R_E}$$

علامت منفی نشان دهنده اختلاف فاز 180° بین ورودی و خروجی این تقویت کننده است. باید در حل مسائل دقت نمود که R_C معادلت مساوی قرار گرفته شده در کلتور و R_E معادلت مساوی قرار گرفته شده در امپدانس باشد.

- ضریب تقویت جریان:

دیده می شود که

$$A_I = \frac{i_o}{i_i} = \frac{i_o}{i_b} = \beta$$

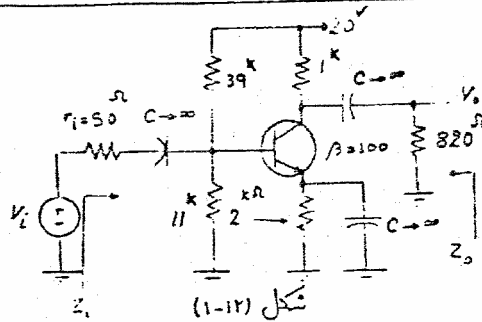
- امپدانس خروجی: برای محاسبه Z_o ابتدا v_i را صفر می کنیم، مشاهده می شود که $Z_o = R_C$ می شود. در نتیجه:

$$Z_o = \left. \frac{v_o}{i_o} \right|_{v_i=0} = R_C$$

دیده می شود که با کاهش R_E مقدار A_v افزایش می یابد. در نتیجه می توان با کاهش یک خازن با ظرفیتی به اندازه کافی بزرگ، R_E را اتصال کوتاه کرد. همچنین در ورودی و خروجی برای اینکه بعضی از الکترونهای از نظر DC لزوم دارد جدا باشند، می توان از خازن کوپلار استفاده کرد.

مثال) مطلوبست محاسبه نقطه کار ترانزیستور شکل (۱-۱۲) را امپدانس ورودی، امپدانس خروجی و بهره ولتاژ $A_v = \frac{v_o}{v_i}$ با فرض آنکه $V_{BE} = 0.7$ باشد.

حل: ابتدا خازن‌ها را اتصال باز در نظر می‌گیریم و نقطه کار ترانزیستور را محاسبه می‌نماییم.



شکل (۱-۱۲)

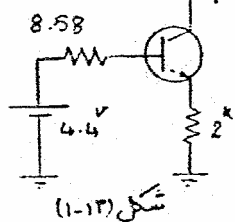
$$R_b = 11 \parallel 39 = 8.58 \text{ k}\Omega$$

$$V_{BB} = \frac{11}{11+39} \times 20 = 4.4 \text{ V}$$

$$4.4 = 8.58 \times \frac{I_c}{100} + 0.7 + 2 \times I_c \Rightarrow I_c = 1.77 \text{ mA}$$

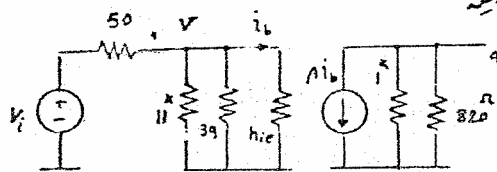
$$V_{CE} = 20 - (1+2) \times 1.77 = 14.68 \text{ V}$$

$$h_{ie} = \beta \frac{V_T}{I_c} = 100 \times \frac{25}{1.77} = 1.412 \text{ k}\Omega$$



شکل (۱-۱۳)

حال مدل small-signal مدار را با در نظر گرفتن اینکه خازن‌ها اتصال کوتاه می‌باشند بدست می‌آوریم.



شکل (۱-۱۴)

$$V_o = -(1 \parallel 0.82) \beta i_b$$

$$V = h_{ie} i_b$$

$$V = \frac{(11 \parallel 39 \parallel h_{ie})}{(11 \parallel 39 \parallel h_{ie}) + 50} V_i$$

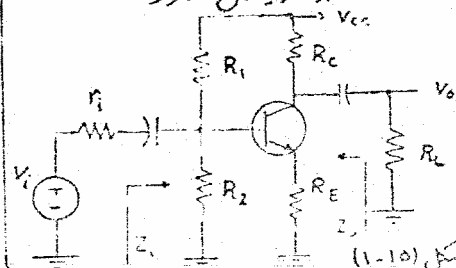
$$\frac{V_o}{V} = \frac{-(1 \parallel 0.82) \beta}{h_{ie}}$$

$$A_v = \frac{v_o}{v_i} = \frac{V_o}{V} \frac{V}{V_i}$$

$$A_v = \frac{-(1 \parallel 0.82) \beta}{h_{ie}} \times \frac{(11 \parallel 39 \parallel 1.41)}{(11 \parallel 39 \parallel 1.41) + 0.05} = -30.64$$

$$Z_i = (11 \parallel 39 \parallel 1.412) = 1.212 \text{ k}\Omega \quad Z_o = 1 \parallel 0.82 = 450.5 \Omega$$

بطور کلی می‌توان گفت که آرایش امپد مشترک دارای فرب تقویت و ناتر، جریان و توان زیاد است، بهین جهت در تقویت کننده‌های آرایش C.E کاربرد زیادی دارد.



شکل (۱-۱۵)

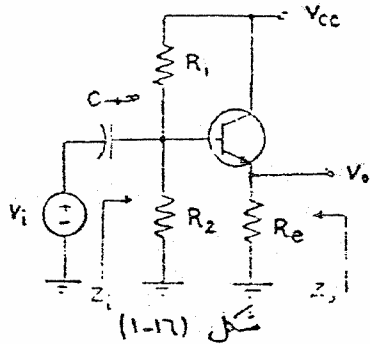
تمرین:

مطهرت محاسبه $A_v = \frac{v_o}{v_i}$ ، Z_o ، Z_i

برای شکل (۱-۱۵) [مشترک] (۱-۱۵)

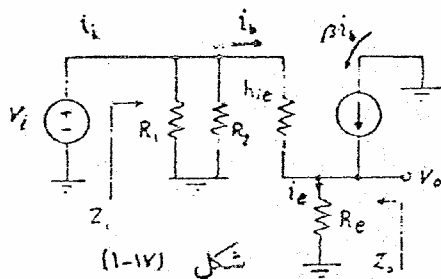
ب- آرایش کلکتور مشترک : (Common Collector Configuration)

یکی دیگر از ترکیب‌های آرایش کلکتور مشترک یا (Emitter follower) می‌باشد، که در شکل (۱-۱۶) نشان داده شده است.



شکل (۱-۱۶)

برای آتالیزر DC منابع AC را صفر کرده و خازنهای کوپلر و bypass را اتصال باز در نظر می‌گیریم و بدین ترتیب با بدست آوردن نقطه کار، h_{ie} را محاسبه کرد. سپس مطابق شکل (۱-۱۷) مدل (small signal) آنرا رسم می‌کنیم.



شکل (۱-۱۷)

- امپدانس در خروجی:

$$V_o = (1 + \beta) i_b R_e \quad (I)$$

$$(II) \quad V_i = h_{ie} i_b + (1 + \beta) i_e R_e \Rightarrow i_b = \frac{V_i}{h_{ie} + (1 + \beta) R_e}$$

$$R_1 \parallel R_2 = R_b \quad i_i = \frac{V_i}{R_b} + i_b = V_i \left(\frac{1}{R_b} + \frac{1}{h_{ie} + (1 + \beta) R_e} \right)$$

$$Z_i = \frac{V_i}{i_i} \Rightarrow \boxed{Z_i = R_b \parallel (h_{ie} + (1 + \beta) R_e)}$$

در حالت کلی R_b مقاومت معادل در بیس، و R_e مقاومت معادل در اسیستر می‌باشد.

- ضریب تنویت ولتاژ:

با توجه به معادلات I و II داریم:

که اگر $h_{ie} \ll (1 + \beta) R_e$ باشد $A_{v0} \approx 1$ می‌شود.

$$\boxed{A_{v0} = \frac{V_o}{V_i} = \frac{(1 + \beta) R_e}{h_{ie} + (1 + \beta) R_e}}$$

- ضریب تقویت جریان :

اگر از رابطه تقسیم جریان استفاده کنیم

$$A_I = \frac{i_e}{i_i} = \frac{(1+\beta)i_b}{i_i} \quad (III)$$

$$i_b = \frac{R_b}{R_b + h_{ie} + (1+\beta)R_e} i_i \quad (IV)$$

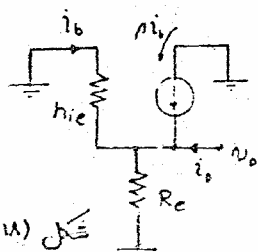
از روابط III و IV نتیجه می گیریم که :

$$A_I = \frac{(1+\beta)R_b}{R_b + h_{ie} + (1+\beta)R_e}$$

- امپدانس خروجی :

برای محاسبه امپدانس خروجی ابتدا V_i را منفرجه کنیم

طابق شکل (۱-۱۸) داریم :



شکل (۱-۱۸)

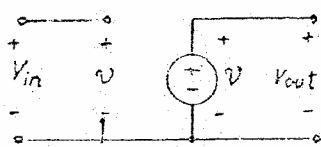
$$Z_o = \left. \frac{V_o}{i_o} \right|_{V_i=0} \quad i_o = \frac{V_o}{R_e} - (1+\beta)i_b \quad i_b = -\frac{V_o}{h_{ie}}$$

$$i_o = \frac{V_o}{R_e} + \frac{V_o(1+\beta)}{h_{ie}} \Rightarrow \frac{i_o}{V_o} = \left(\frac{1}{R_e} + \frac{1}{\left(\frac{h_{ie}}{1+\beta}\right)} \right) \Rightarrow Z_o = R_e \parallel \left(\frac{h_{ie}}{1+\beta} \right)$$

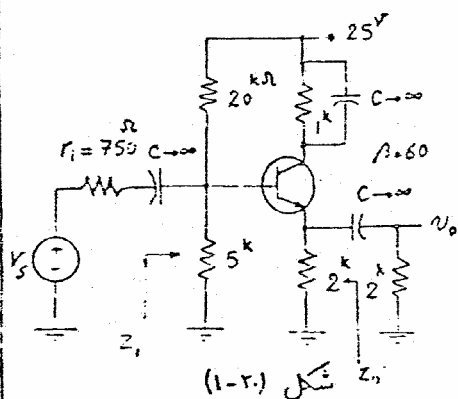
با توجه به محاسبات، مشاهده می شود که مدار C.C. ولتاژ را تقویت نمی کند، یعنی $A_{v \approx 1}$ ولی جریان را تقویت می کند و دارای امپدانس خروجی کوچک و امپدانس ورودی بزرگ است، بنابراین می توان از آن بعنوان مدل امپدانس (Impedance Converter) استفاده کرد

[شکل (۱-۱۹)] در ورودی و خروجی تقویت کننده ای چند

طبقه قرار داد، به علت اینکه در این مدار ولتاژ آنبسته (Emitter follower) متن ولتاژ ورودی را دنبال می کند به آن سیم می گیرند.



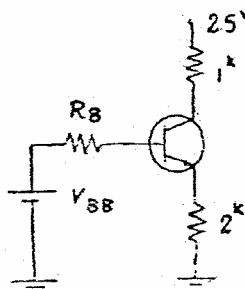
شکل (۱-۱۹)



شکل (۱-۲۰)

مثال) مطلوبست محاسبه $A_v = \frac{v_o}{v_s}$ و Z_i و Z_o برای مدار فوق‌الذکر.
شکل (۱-۲۰).

حل: ابتدا برای بدست آوردن نقطه کار
معادل نون مدار در بیس را بدست
می‌آوریم [شکل (۱-۲۱)]



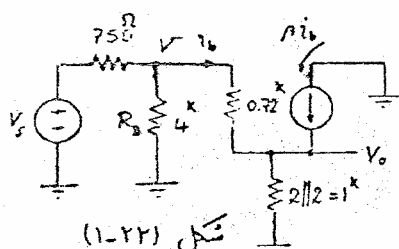
شکل (۱-۲۱)

$$R_B = 5 \parallel 20 = 4^k$$

$$V_{BE} = \frac{5}{20+5} \times 25 = 5V$$

$$I_C \approx I_E = \frac{V_{BE} - 0.7}{R_E + \frac{R_B}{1+\beta}}$$

$$I_C = \frac{5 - 0.7}{2 + \frac{4}{1+60}} = 2.08 \text{ mA} \Rightarrow h_{ie} = \beta \frac{25 \text{ mV}}{I_C} = 60 \frac{25}{2.08} = 0.72^k$$



شکل (۱-۲۲)

حال مدل دینالکی مدار را رسم می‌کنیم [شکل (۱-۲۲)]

- امپدانس درودی:

$$Z_i = R_B \parallel (h_{ie} + (1+\beta)R'_E) = 4 \parallel (0.72 + 61 \times 1) = 3.76^k$$

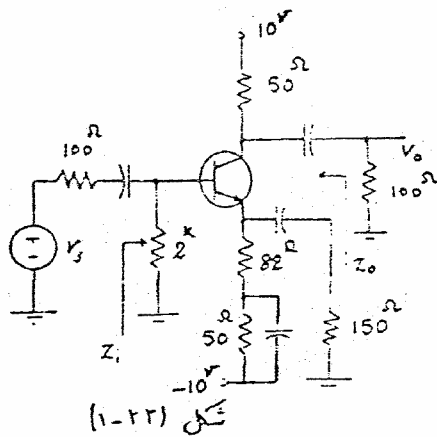
- امپدانس خروجی:

$$Z_o = \frac{v_o}{i_o} \Big|_{v_s=0} = R_E \parallel \left(\frac{h_{ie} + R_B \parallel r_i}{1+\beta} \right) = 2 \parallel \left(\frac{0.72 + 4 \parallel 0.075}{61} \right) = 12.8 \Omega$$

- ضریب تقویت ولتاژ:

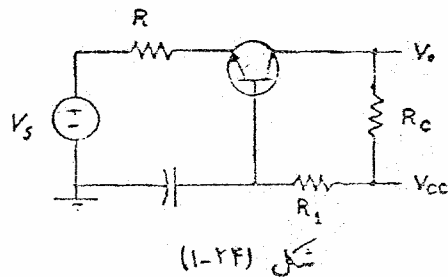
$$A_v = \frac{v_o}{v_s} = \frac{v_o}{V} \frac{V}{v_s} \quad \frac{v_o}{V} = \frac{(1+\beta)R'_E}{h_{ie} + (1+\beta)R'_E} = \frac{(1+60) \times 1}{0.72 + (1+60) \times 1} = 0.988 \approx 1$$

$$\frac{V}{v_s} = \frac{Z_i}{Z_i + r_i} = \frac{3.76}{3.76 + 0.075} = 0.83 \quad A_v = 0.988 \times 0.83 = 0.82$$

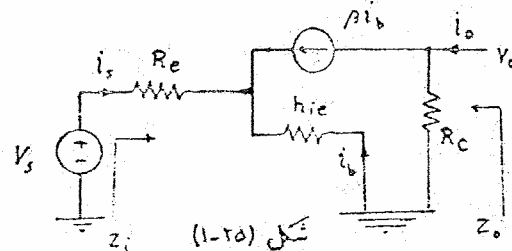


تقریباً
مطلوبست محاسبه امپدانس خروجی،
امپدانس ورودی و ضریب تقویت دشار
برای مدار شکل (۱-۲۳).
($V_{BE} = 0.7V$, $\beta = 50$)

ج: آرایش بیس مشترک: (Common base Configuration)



شکل (۱-۲۴) مدار یک تقویت کننده
بیس مشترک را نشان می دهد.
پس از بدست آوردن h_{ie} مدل
میرید را برای این ترانزیستور رسم می کنیم
[شکل ۱-۲۵]



- امپدانس ورودی:

$$V_s = R_e i_s - h_{ie} i_b \quad (I)$$

$$i_s = -(1+\beta) i_b \quad (II)$$

$$V_s = R_e i_s + \frac{i_s}{1+\beta} h_{ie} = (R_e + \frac{h_{ie}}{1+\beta}) i_s \Rightarrow Z_i = R_e + \frac{h_{ie}}{1+\beta}$$

- امپدانس خروجی:

$$Z_o = \frac{V_o}{i_o} \Big|_{V_s=0} = R_c$$

اگر $V_s = 0$ باشد، $V_o = 0$ می شود در نتیجه:

$$A_v = \frac{v_o}{v_s} = \frac{-R_c \beta i_b}{(R_c + \frac{h_{ie}}{1+\beta}) i_s} = \frac{-R_c \beta \frac{-i_s}{1+\beta}}{(R_c + \frac{h_{ie}}{1+\beta}) i_s}$$

$$\Rightarrow A_v = \frac{\beta R_c}{h_{ie} + (1+\beta) R_c}$$

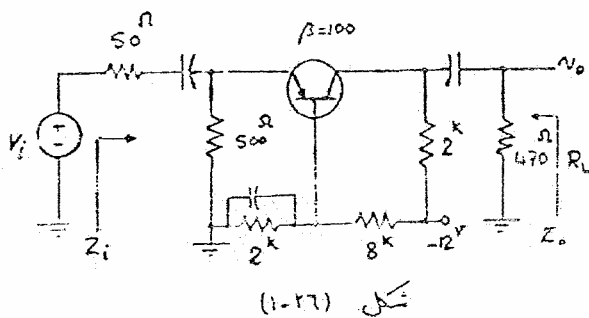
- ضریب تقویت ولتاژ :
اگر از رابطه (۱۱) استفاده کنیم :
مشاهده می شود که خروجی این
تقویت کننده اخلاف نازی بار دردی
ندارد.

- ضریب تقویت جریان :

$$A_I = \left. \frac{-i_c}{i_s} \right|_{i_{o.s.}} = \frac{-\beta i_b}{i_s} = \frac{-\beta \frac{-i_s}{1+\beta}}{i_s} = \frac{\beta}{1+\beta} \approx 1$$

دیده می شود که این آرایش دارای $A_I \approx 1$ و ضریب تقویت ولتاژ آن تقریباً برابر
ضریب تقویت ولتاژ امپدانس مشترک و امپدانس ورودی آن می باشد.

کاربرد عمده آرایش بیس مشترک در فرکانسهای بالای می باشد که در بخش دوم
آزما مطالعه خواهیم کرد.



تشریح :

مطلوبت محاسبه Z_o ، Z_i

$$A_I = \frac{i_o}{i_i} \quad A_v = \frac{v_o}{v_i}$$

در تقویت کننده شکل (۱۰-۲۶)

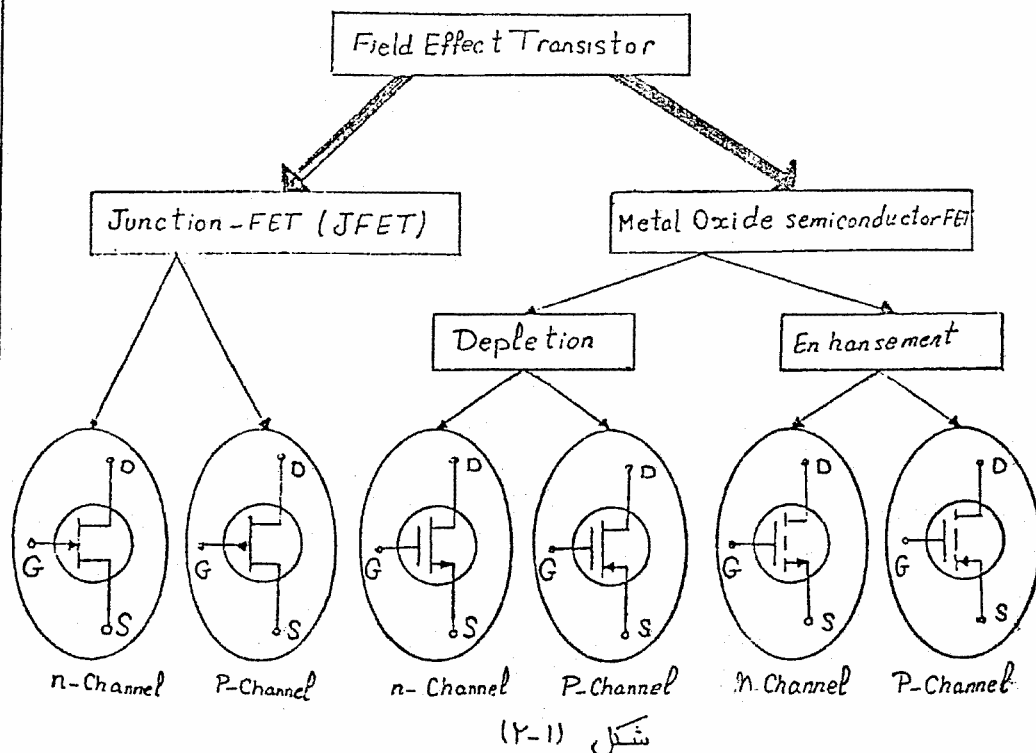
و توان تلفاتی در مقاومت R_L

اگر دامنه ولتاژ ورودی 10^{mv} باشد.

۲- ترانزیستورهای اثر میدان Field Effect Transistors

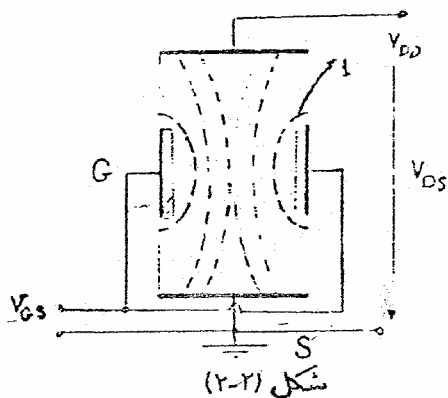
در یک ترانزیستور PNP یا NPN معمولی (جریان بیس)، جریان کلکتور یا ایستر را کنترل می‌نماید. در یک ترانزیستور نوع اثر میدان «FET» و شارژ ورودی جریان خروجی را کنترل می‌نماید. مثالهایی از کاربرد FET عبارتند از: تقویت کننده‌های ولتاژ، Chopper، مدارهای لاجیکی و دستگاههای اندازه‌گیری با اسپدش در دردی بزرگ.

انواع معمول «FET» عبارتند از: FET اتصال یا JFET (Junction-FET) و FET نیمه هادی-اکسید فلز یا «MOSFET» (Metal-Oxide-Semiconductor). شکل (۲-۱) انواع مختلف FET و علامت اختصاری آنها را نمایش می‌دهد.



۲-۱) ساختار و طرز کار J-FET

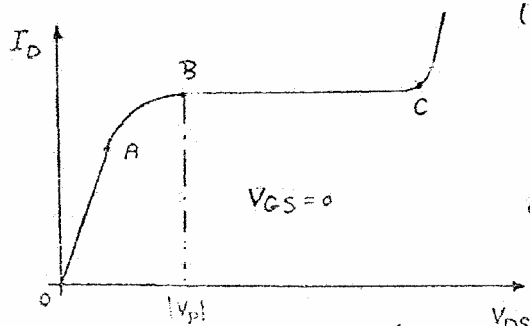
یک نیمه هادی، مثلاً از جنس سیلیسیم و از نوع n را می گیریم و به در سر آن دو اتصال نازی وصل می کنیم هرگاه باین اتصالات دشارژی اعمال شود بهت منادمت اهمی که به هادی در در آن جریانی می گذرد. [شکل ۲-۲]



الکترو دی را که قطب مثبت منبع به آن وصل است (Drain-D)، الکترو د متصل به قطب منفی را (Source-S) یا منبع حاملها و نیمه هادی بین دو الکترو د را که حاملها از آن عبور می کنند (Channel) گویند. در اینجا چون نوع نیمه هادی n است ترانزیستور را n -Channel-FET می نامند.

حال اگر در دو طرف کانال مقداری ناخالصی P اضافه کنیم و در درایم وصل می کنیم اتصال $P-N$ بوجود آورده ایم، به الکترو د جدیدی که بدین طریق بوجود آمده است (Gate-G) گفته می شود در این الکترو دی است که توسط آن جریان حاملها (I_D) کنترل می شود.

طرز کار اتصال S در مرحله اول فرض کنیم G به S اتصال کوتاه شده باشد ($V_{GS}=0$) تا زمانی که V_{DS} کوچک است مقدار I_D توسط منادمت اهمی نیمه هادی که به ابعاد هندسی و میزان ناخالصی کانال بستگی دارد، تعیین می شود بنابراین رابطه I_D و V_{DS} یک رابطه خطی است، شکل (۲-۳) از A تا B که به این قسمت نامیده می شود میانه گفته می شود.



با از یاد V_{DS} عبارت دیگر منحنی شدن گیت نسبت به درین یک میدان الکتریکی می شود در حوالی اتصال $P-N$

برجودی آید [شکل ۲-۲ میدان ۱] که این میدان باعث انحراف حاملها و تنگ تر شدن مسیر آنها می گردد، یعنی سطح مقطع موثر نیمه هادی کمی شود و شب خط منحنی I_D به V_{DS} گسری شود.

اگر باز هم V_{DS} را افزایش دهیم این میدان شدیدتر شده و در نتیجه کانال تنگ تر می شود و شب منحنی باز هم گسری شود [شکل ۲-۳ از A تا B].

در بعضی از موارد که از FET بعنوان مقاومت اهمی استفاده می کنند آنرا در ناحیه A تا O می برند. بالاخره اگر باز هم V_{DS} را افزایش دهیم سطح موثر کانال

مناسب با آن کم و مقاومت کانال زیاد می شود بطوریکه جریان گذرنده از کانال ثابت می ماند [شکل ۲-۳ از B تا C] که به این قسمت، ناحیه اشباع گفته می شود.

دشاری را که در آن FET در آستانه اشباع قرار می گیرد دشار $Pinch-off$ می نامند [نقطه B در شکل ۲-۳] حال اگر V_{DS} را از حدی بیشتر کنیم (نقطه C) سطح کانال بسیار کوچک و میدانهای الکتریکی خیلی شدید خواهند شد بطوریکه ترانزیستور دارد ناحیه شکست یعنی شده و جریان I_D بطور ناگهانی زیاد می شود بطوریکه ترانزیستور آسیب می بیند.

۲-۲) مشخصه های J-FET

بطور کلی برای در قلی لحظه مشخصه اصلی وجود دارد

۱- مشخصه ورودی: که تغییرات جریان ورودی را بر حسب تغییرات دشار ورودی مشخص می کند.

۲- مشخصه خروجی: که تغییرات جریان خروجی را بر حسب تغییرات دشار خروجی نشان می دهد.

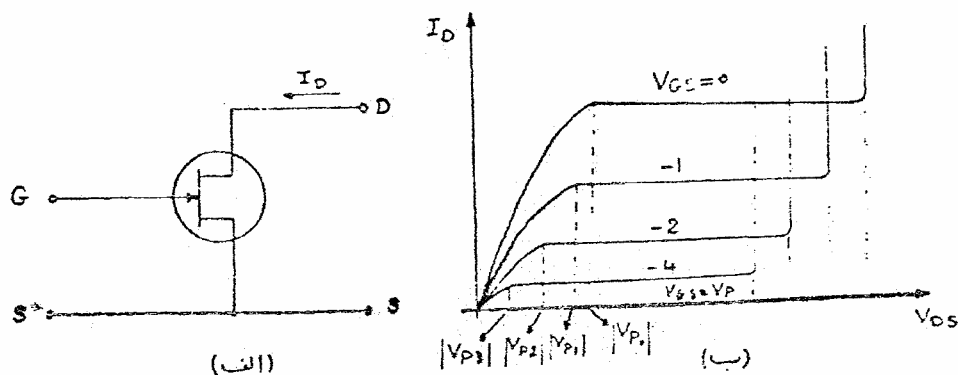
۳- مشخصه انتقالی: که متوالاً تغییرات جریان خروجی و بر حسب دشار (دریافت جریان) ورودی بیان می کند.

۱- مشخصه ورودی: Input Characteristic

در مورد FET صحبت از مشخصه ورودی بی معنی است زیرا در ورودی اتصال GS در حالت عادی همواره در جهت معکوس یکبارگی ورود و معادلت دیود در جهت معکوس خیلی بزرگ و جریان آن نزدیکاً صفر است. بنابراین معنی بر محور V_{GS} منطبق است.

۲- مشخصه خروجی: Output Characteristic

شکل (۲-۴) الف) علاات اختصاری n-ch-FET را نشان می دهد. در شکل (۲-۴) ب) رابطه جریان دیناژ خروجی برای $V_{GS}=0$ رسم شده است، اگر V_{GS} را منفی کنیم در عمل مثل آنستکه میدان الکتریکی بین درین و گیت را بازاء دیناژ ثابت بین درین و سورس، زیادتر کرده باشیم و نتیجه آنستکه بازاء $V_{GS} < 0$ جریان I_D برای دیناژی مشابه V_{DS} کمتر از موتقی است که $V_{GS}=0$ باشد. این مطلب در شکل (۲-۴) ب) نشان داده شده است.



شکل (۲-۴)

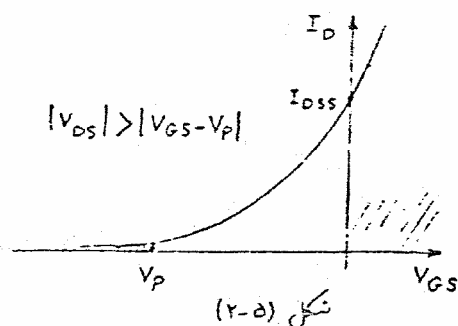
همانطوریکه ملاحظه می شود این معنی با به ازای V_{GS} های مختلف رسم شده است

اگر $V_{GS}=0$ باشد I_D ماکزیم مقدار خود را دارد و اگر $V_{GS} \leq V_P$ شود $I_D \approx 0$ خواهد شد.

در نقطه نقاط V_{P1} که در امتدادی نامعیه اشباع می باشند از رابطه $|V_{P1}| = |V_P - V_{GS}|$ بدست می آید

۳- مشخصه انتقالی: Transfer Characteristic

شکل (۲-۵) مشخصه انتقالی یک J-FET، n-CH را نمایش می دهد.



چون از FET موقتی می توان بعنوان منبع جریان استفاده کرد که

$$|V_{DS}| > |V_{GS} - V_p|$$

در به ازای این مقادیر V_{DS} جریان I_{DS} ثابت می باشد، بنابراین برای این مشخصه اغلب فقط یک منحنی رسم می گردد.

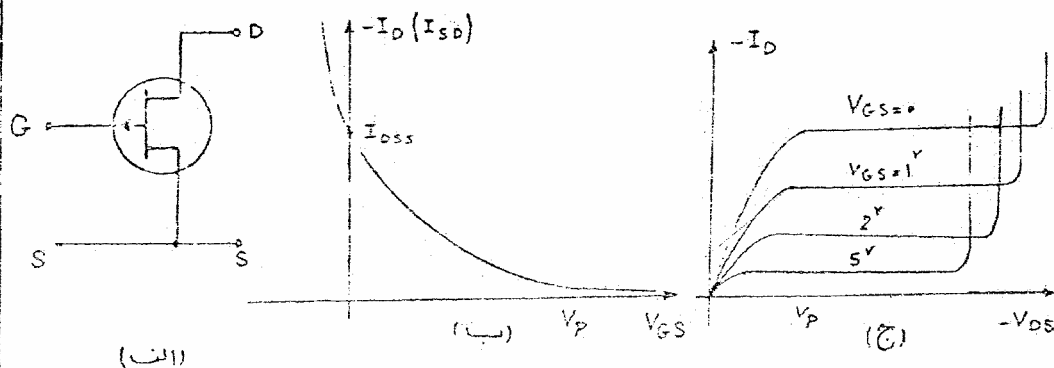
اگر به ازای $|V_{GS}| \geq |V_p|$ جریان I_D را منفر در نظر بگیریم این منحنی را می توان به وسیله یک سهمی تزیب زد. وقتی که $|V_{GS}| < |V_p|$ داریم:

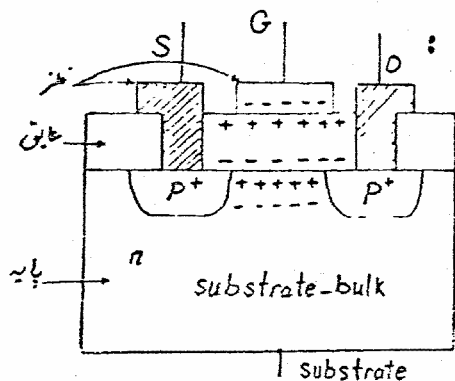
$$I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_p}\right)^2$$

«در ناحیه اشباع»

در به ازای $|V_{GS}| \geq |V_p|$ FET به حالت قطع می رود. برای اغلب J-FET جریان I_{DSS} از 5^{mA} تا 30^{mA} و اندازه V_p از 2^V تا 10^V متغیر است.

شکل (۲-۶) مشخصات یک P-CH-FET را نمایش می دهد.





۲.۳) ساختمان و طرز کار Mos-FET

شکل (۲-۷) مقطع یک

P-Channel-Enhancement-MOSFET

را تأیید می دهد.

بر روی یک قطعه نیمه هادی (معمولاً سیلیکون) (substrate)

شکل (۲-۷)

یا (BULK) دو ناحیه با ناخالصی زیاد از

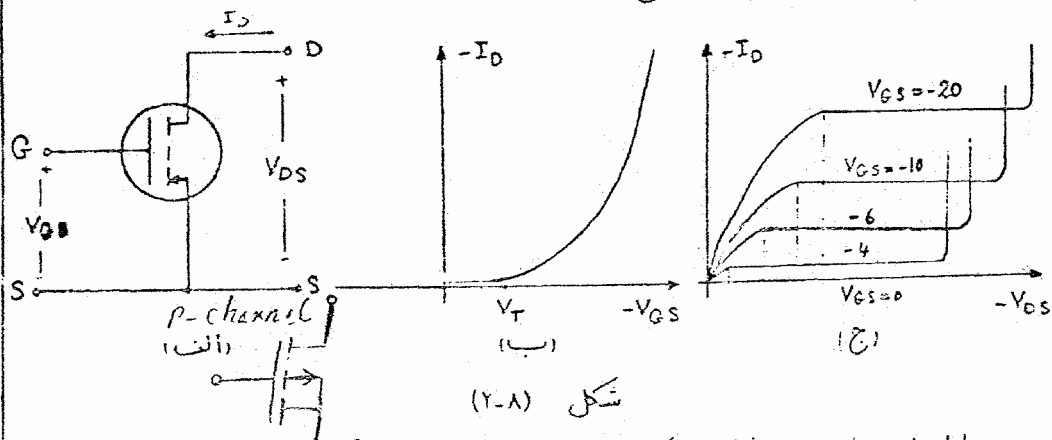
نوع P ایجاد می کنند که یکی از این دو ناحیه درین و دیگری سورس را تشکیل می دهد. یک لایه نازک عایق (معمولاً SiO_2) که بر روی آن یک غشا، نغزی (معمولاً AP) قرار می گیرد، گیت را تشکیل می دهد.

اگر دین از گیت نسبت به پایه منفی باشد بین دو ناحیه P^+ جریانی برقرار

نخواهد شد $I_D = 0$ [شکل ۲-۸ ب]. اگر $V_{GS} < 0$ باشد به دلیل اتصال سورس

و پایه $V_{GS} (gate-bulk) < 0$ است. بنابراین مقداری منفی در محل اتصال پایه و گیت

اتصال خواهد شد و تشکیل یک کانال از نوع P را خواهد داد، تشکیل این کانال عبور جریان بین درین و سورس را ممکن می سازد.



شکل (۲-۸)

با ازدیاد $|V_{GS}|$ ضخامت کانال بیشتر شده و در نتیجه جریان I_D افزایش

می یابد در صورتیکه V_{GS} را ثابت نگه داریم با بالا رفتن $|V_{DS}|$ مندرج ضخامت

کانال کم می شود تا اینکه I_D ثابت ماند.

تذکره: مطالبی را که در مورد ترانزیستورهای $n-ch$ گفته می‌شود در مورد ترانزیستورهای $p-ch$ نیز صادق است و بالعکس.

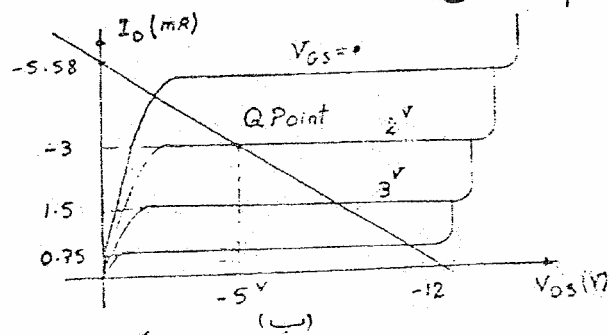
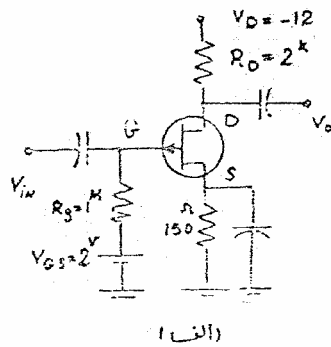
۲.۳) بایاس کردن FET :

همانطوریکه در مورد عناصر (Bipolar-Junction-Tr.) ملاحظه شد برای عملکرد خوب کنتگی FET، باید آنرا در نقطه کار مناسبی بایاس نمود (ناحیه اشباع)؛ که انتخاب نقطه کار معمولاً بر اساس شرایط مداری خواسته شده می‌باشد که مثلاً می‌توان بعضی از شرایط را بصورت زیر بیان کرد.

- ۱- دینار خروجی ماکزیمم
- ۲- بهره دینار ماکزیمم
- ۳- تلفات توان می‌نیم
- ۴- پایداری حرارتی
- ۵- منابع دینار در کمترین.

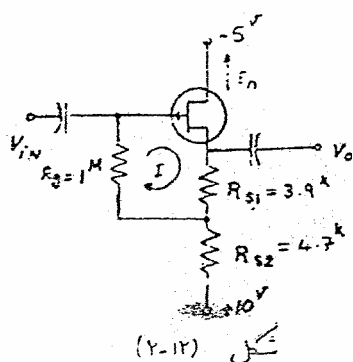
پس از انتخاب نقطه کار با مراجعه به مشخصات FET (مشخصات احتمالی و خروجی) می‌توان لامپهای مدار مورد نظر را محاسبه کرد.

شکل (۲-۱۱) مدار یک $P-ch-J-FET$ را نشان می‌دهد. مدار نشان داده شده بوسیله در منبع دینار، یکی برای ایجاد دینار گیت سورس و دیگری برای ایجاد دینار درین-سورس و جریان درین، بایاس شده است. در شکل (۲-۱۱) خط بار می‌کشد که از KVL خروجی بدست آمده است روی مشخصه خروجی رسم شده است.



شکل (۲-۱۱)

تذکره: چون از گیت جریان نمی‌گذرد مقدار R_g مهم نیست (R_g نقطه معادلت ورودی مدار را مشخص می‌کند) معمولاً R_g را در حدود $M\Omega$ انتخاب می‌کنند. و R_s به نحوی انتخاب می‌شود که I_D مطلوب V_{GS} مورد نظر را بر روی FET ایجاد نماید.



مثال) مطلوبست محاسبه نقطه کار مدار شکل (۲-۱۲) با فرض اینکه

$$(I_{DSS} = 16 \text{ mA} \quad V_p = 6 \text{ V})$$

حل: چونکه از معادلت $1M$ جریانی می‌گذرد در حلقه (I) داریم:

$$V_{GS} = R_{s1} I_D = 3.9 I_D$$

$$I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_p}\right)^2 \Rightarrow I_D = 16 \left(1 - \frac{3.9 I_D}{6}\right)^2$$

$$\Rightarrow 6.76 I_D^2 - 21.8 I_D + 16 = 0 \Rightarrow I_D = \begin{cases} 2.1 \text{ mA} \\ 1.13 \text{ mA} \end{cases}$$

جوابهای بدست آمده هر دو کوچکتر از I_{DSS} می‌باشند

حال باید شرایط دیگر را آزمایش کرد چونکه FET از نوع P-ch می‌باشد پس $V_{DS} < 0$ باید باشد. برای $I_D = 2.1 \text{ mA}$ داریم:

$$15 = (4.7 + 3.9) \times 2.1 - V_{DS} \Rightarrow V_{DS} = 3.06 \text{ V} > 0$$

پس $I_D = 2.1 \text{ mA}$ ناممکن قبول می‌باشد.

$$15 = (4.7 + 3.9) \times 1.13 - V_{DS} \Rightarrow V_{DS} = -5.282 \text{ V} < 0$$

برای $I_D = 1.13 \text{ mA}$ داریم:

مشاهده می‌شود که $I_D = 1.13 \text{ mA}$ ناممکن قبول است.

$$|-5.282| > |3.9 \times 1.13 + 6| = 1.593$$

$$|V_{DS}| > |V_{GS} - V_p|$$

پس برقرار است.

$$\text{نقطه کار} \begin{cases} I_D = 1.13 \text{ mA} \\ V_{GS} = -5.282 \text{ V} \end{cases}$$

۲-۵) مدار معادل FET :

پس از اینکه FET را در نقطه کار مناسبی قرار دادیم برای سگنالهای کوچک این ترانزیستور در حول نقطه کار تقریباً بصورت خطی عمل می کند می توان به جای FET مدل دینامیکی آن را قرار داد.

بطور کلی بدون در نظر گرفتن نوع FET می توان نوشت:

$$i_D = f(v_{GS}, v_{DS})$$

طبق سری تیلور برای توابع دو متغیره داریم:

$$\Delta i_D = \left. \frac{\partial i_D}{\partial v_{GS}} \right|_{v_{DS}} \cdot \Delta v_{GS} + \left. \frac{\partial i_D}{\partial v_{DS}} \right|_{v_{GS}} \cdot \Delta v_{DS}$$

$$\text{حال اگر } \Delta v_{DS} = v_{DS} \quad \Delta v_{GS} = v_{GS} \quad \Delta i_D = i_D \quad \text{داریم:}$$

$$\left. \frac{\partial i_D}{\partial v_{GS}} \right|_{v_{DS}} \approx \left. \frac{\Delta i_D}{\Delta v_{GS}} \right|_{v_{DS}} = \left. \frac{i_D}{v_{GS}} \right|_{v_{DS}} \equiv g_m$$

که g_m را هدایت متقابل

یا انتقالی می نامند (mutual Transfer Conductance) دگامی نیز به آن y_{fs} (Common Source forward transadmittance) گفته می شود.

$$\left. \frac{\partial i_D}{\partial v_{DS}} \right|_{v_{GS}} \approx \left. \frac{\Delta i_D}{\Delta v_{DS}} \right|_{v_{GS}} = \left. \frac{i_D}{v_{DS}} \right|_{v_{GS}} \equiv \frac{1}{r_d} \Rightarrow r_d = \left. \frac{v_{DS}}{i_D} \right|_{v_{GS}}$$

که r_d را (Output Drain Resistance) می گویند.

از روابط گفته شده می توان نتیجه گرفت:

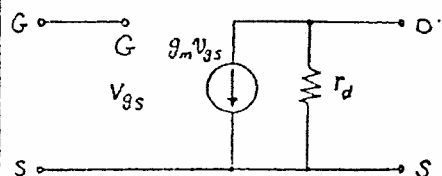
$$i_D = g_m v_{GS} + \frac{1}{r_d} v_{DS}$$

و با توجه به اینکه امپدانس درودی FET

در DC بین 10^8 تا 10^{10} اهم برای J-FET و بین 10^{10} تا 10^{14} اهم برای MOS-FET می باشد می توان بین گیت و سربس را اتصال باز در نظر گرفت.

^{۱۱} اندیس حرف بزرگ سرز نقطه کار و حرف کوچک سرز سیگنال کوچک می باشند.

بنابر این یکی از مدل‌هایی که برای انواع FET در ترانس‌های پایین می‌توان رسم کرد در شکل (۲-۱۳) نشان داده شده است.



رنج تغییرات g_m و r_d برای J-FET و MOSFET در جدول (۲-۱) بیان شده است.

شکل (۲-۱۳)

	J-FET	MOS-FET
g_m	$\frac{\text{mA}}{\text{V}}$ 0.1 — 100	$\frac{\text{mA}}{\text{V}}$ 0.1 — 100
r_d	$k\Omega$ 20 — 500	$k\Omega$ 1 — 100

جدول (۲-۱)

در FET بابت اینکه جریان ورودی خیلی کم است، خروجی فقط توسط ولتاژ ورودی کنترل می‌شود که نسبت

تغییرات ولتاژ خروجی به ورودی را ضریب تقویت ولتاژ FET گویند به μ نمایش می‌دهند.

$$\mu \equiv - \left. \frac{\partial v_{os}}{\partial v_{gs}} \right|_{I_D} \approx - \left. \frac{\Delta v_{os}}{\Delta v_{gs}} \right|_{I_D} = - \left. \frac{v_{ds}}{v_{gs}} \right|_{i_d=0}$$

$$\mu = g_m r_d$$

که

تعریف می‌شود. در رنج تغییرات μ در حدود ۱۰ تا ۲۵۰ می‌باشد.

با توجه به اینکه $g_m = \left. \frac{\partial I_D}{\partial v_{gs}} \right|_{v_{ds}}$ می‌باشد داریم.

$$I_D = I_{DSS} \left(1 - \frac{V_{gs}}{V_P} \right)^2$$

$$g_m = -2 \frac{I_{DSS}}{V_P} \left(1 - \frac{V_{gs}}{V_P} \right) = \frac{-2}{V_P} \sqrt{I_{DSS} I_D}$$

$$g_m = \frac{2}{|V_P|} \sqrt{I_{DSS} I_D}$$

«هدایت متقابل»

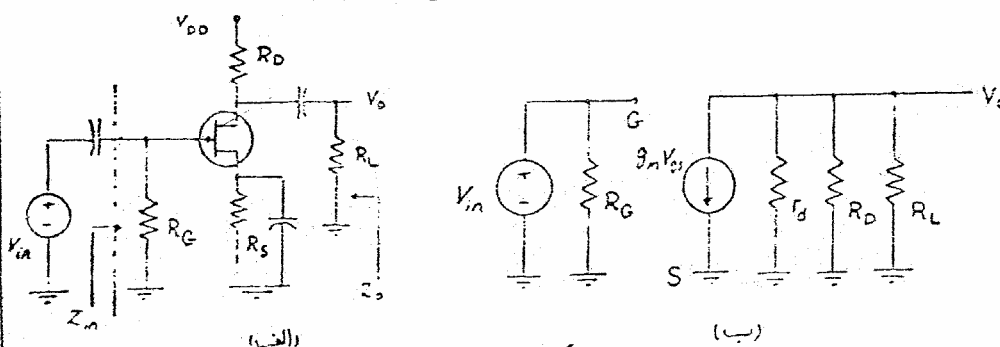
۲-۶) آرایشهای مختلف FET:

برای FET نیز مانند ترانزیستور معمولی بسته به اینکه کدام الکترود در خروجی و در دردی مشترک باشد سه آرایش مختلف وجود دارد.

- الف: آرایش سورس مشترک ب: آرایش درین مشترک
ج: آرایش گیت مشترک که در اینجا بطور خلاصه در مورد هر کدام بحث می‌کنیم:

الف: آرایش سورس مشترک:

مدار نشان داده شده در شکل (الف-۲-۱۴) یک تئویت کننده سورس مشترک FET است که مدار معادل دینامیکی آن در شکل (ب-۲-۱۴) نشان داده شده است.



شکل (۲-۱۴)

حال به بررسی گیت لمی اساسی مداری که باید برای این ترکیب بدست آوریم می‌پردازیم. به علت اینکه گیت جریان قابل ملاحظه‌ای ندارد بنابراین به استثنای جریان کمی که از R_G مداری کند می‌توان گفت که منبع سگیتال جریانی به مدار نمی‌دهد. بنابراین R_i گیت به‌صورت بی‌نهایت میل می‌کند. حال سایر گیت‌های مدار را بصورت زیر می‌نویسیم:

$$Z_i = R_G$$

- امپدانس درودی:

- امپدانس خروجی:

برای بدست آوردن امپدانس خروجی مسج درودی را باید منفر کنیم پس $v_{gs} = 0$

$$Z_o = R_D \parallel (R_S \parallel R_L)$$

می‌شود در نتیجه:

- ضریب فنویت دشار:

$$A_V = \frac{V_o}{V_i} = \frac{V_o}{V_{gs}}$$

برای بدست آوردن این کیت داریم:

$$V_o = -g_m V_{gs} (r_d \parallel R_o \parallel R_L) \quad \text{داز طرنی ی توان نوشت:}$$

$$R_o \parallel R_L = R'_L$$

$$A_V = \frac{V_o}{V_{gs}} = \frac{-g_m r_d R'_L}{r_d + R'_L}$$

$$R'_L \gg r_d \Rightarrow A_V \approx -g_m R'_L$$

مثال) برای مدارشان داده شده در شکل (۲-۱۴) اگر $R_G = 10^6 \Omega$

$$I_{DSS} = 5 \text{ mA} \quad V_P = -6 \text{ V} \quad r_d = 100 \text{ k}\Omega \quad R_L = 15 \text{ k}\Omega \quad R_o = 10 \text{ k}\Omega$$

$I_{DS} = 4 \text{ mA}$ باشد، محاسبه A_V ، Z_i ، Z_o

$$Z_i = R_G = 10^6 \Omega$$

حل: امپدانس ورودی:

$$Z_o = r_d \parallel R_o \parallel R_L = 100 \text{ k} \parallel 10 \text{ k} \parallel 15 \text{ k} = 5.66 \text{ k}\Omega$$

- امپدانس خروجی:

$$A_V = -g_m (r_d \parallel R_o \parallel R_L)$$

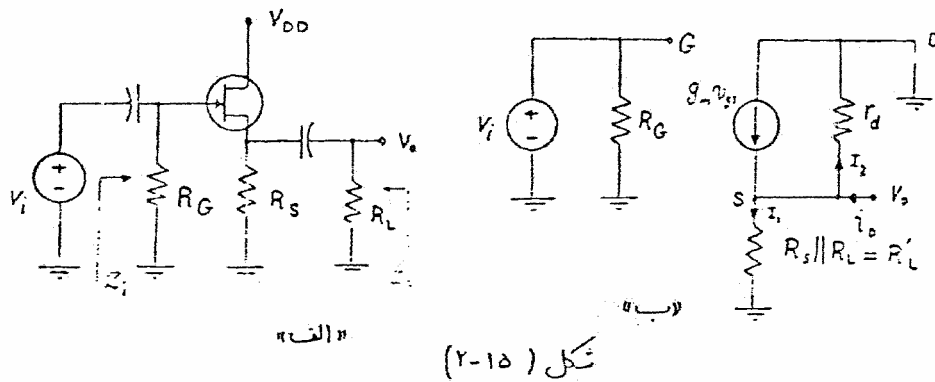
- ضریب فنویت دشار:

$$g_m = \frac{2}{|V_P|} \sqrt{I_{DSS} I_D} = \frac{2}{6} \sqrt{4 \times 5} = 1.5 \text{ mA/V}$$

$$A_V = -1.5 \times 5.66 \Rightarrow A_V = -8.44$$

ب: آرایش درین مشترک:

این آرایش که (Source Follower) نیز نامیده می شود شبیه مدار کلکتور مشترک است شکل (۲-۱۵) مدار درین مشترک و مدار همادل دیباکی آنها نمایش می دهد.



در این حالت درین زمین شده و جهت جریان $g_m v_{gs}$ باعث می شود که هنگامیکه v_i مثبت است v_o نیز مثبت باشد بنابراین در این مدار هیچ اختلاف نازی بین ولتاژهای ورودی و خروجی نخواهد بود. کینتهای اساسی این مدار را به صورت زیر مناسب می کنیم:

$$Z_i = R_G$$

- امپدانس ورودی:

- امپدانس خروجی:

برای بدست آوردن امپدانس خروجی $v_i = 0$ می کنیم داریم:

$$Z_o = \left. \frac{V_o}{i_o} \right|_{v_i=0} \quad V_{gs} = -V_s = -R'_L I_1 \quad (I) \quad V_o = -V_{gs} = V_s \quad (II)$$

$$i_o = I_1 + I_2 - g_m v_{gs} \quad (III) \quad I_2 = \frac{V_o}{r_d} \quad (IV) \quad \text{از روابط I, II, III, IV نتیجه می شود.}$$

$$i_o = \frac{V_o}{R'_L} + \frac{V_o}{r_d} + g_m V_o \Rightarrow Z_o = \frac{V_o}{i_o} = \frac{1}{\left(\frac{1}{R'_L} + \frac{1}{r_d} + g_m\right)} = \frac{r_d}{1+\mu} \parallel R'_L$$

$$Z_o = \frac{R'_L}{1+g_m R'_L}$$

حال اگر $R'_L \gg r_d$ باشد داریم:

- ضریب تقویت ولتاژ:

$$A_v = \left. \frac{v_o}{v_i} \right|_{v_i=0} \quad v_i = v_o + v_{gs} \quad v_o = g_m v_{gs} (r_d \parallel R'_L)$$

$$A_v = \frac{v_o}{v_o + v_{gs}} = \frac{g_m v_{gs} (r_d \parallel R'_L)}{g_m \frac{R'_L r_d}{r_d + R'_L} v_{gs} + v_{gs}} \Rightarrow \boxed{A_v = \frac{g_m (r_d \parallel R'_L)}{g_m R'_L r_d + R'_L + r_d} = \frac{r_d R'_L}{(1 + r_d) R'_L + r_d}}$$

دید می شود که A_v مثبت بوده و کمتر از واحد است.

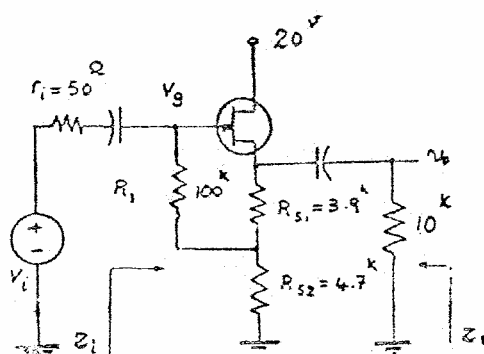
مثال برای مدار نشان داده شده در شکل (۲-۱۵) اگر $R_G = 100 \text{ k}\Omega$ ، $R_S = 10 \text{ k}\Omega$ ، $R_L = 10 \text{ k}\Omega$ ، $g_m = 4 \text{ mS}$ ، $r_d = 200 \text{ k}\Omega$ ، Z_i ، Z_o ، A_v را بدست آورید.

حل: چونکه $r_d \gg R'_L$ پس

$$Z_i = R_G = 100 \text{ k}\Omega$$

$$R'_L = R_S \parallel R_L = 5 \text{ k}\Omega \Rightarrow Z_o = \frac{R'_L}{1 + g_m R'_L} = \frac{5}{1 + 4 \times 5} = 238 \Omega$$

$$A_v = \frac{g_m R'_L}{1 + g_m R'_L} = \frac{1}{1 + \frac{1}{g_m R'_L}} = \frac{1}{1 + \frac{1}{4 \times 5}} = 0.95$$

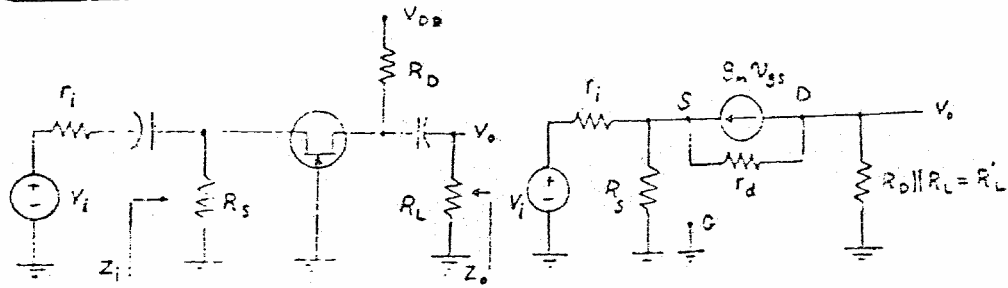


شکل (۲-۱۶)

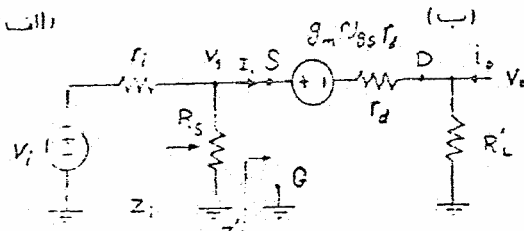
تمرین:
 مطلوبیت محاسبه A_v ، Z_i ، Z_o برای مدار شکل (۲-۱۶).
 ($I_{DSS} = 16 \text{ mA}$ و $V_P = -6 \text{ V}$ ، $r_d = 100 \text{ k}\Omega$)
 (امپدانس درودی بدست آورده را با R_i مقایسه کنید و علت را بیان کنید)

ج: آرایش گیت مشترک:

امپدانس درودی این آرایش نظیر مدار بیس مشترک در ترانزیستورهای (BJT) ، مقدار کم است. یک مدار نمونه از این آرایش در شکل (۲-۱۷) نشان داده شده است و مدار معادل آن نیز در شکل (۲-۱۸) به همراه آرایش بدی این شکل دردی شود.



(الف)



(ب)

شکل (۲-۱۷)

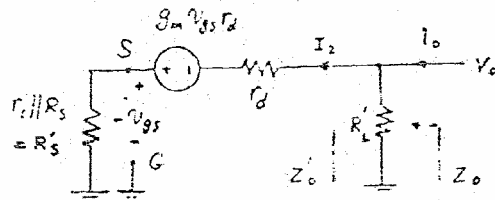
- امپدانس درودی:

$$Z_i = R_s \parallel Z'_i \quad Z'_i = \left. \frac{-V_{gs}}{I_1} \right|_{i_o=0}$$

$$-V_{gs} = g_m V_{gs} r_d + (r_d + R'_L) I_1 \Rightarrow \left. \frac{-V_{gs}}{I_1} \right|_{i_o=0} = \frac{r_d + R'_L}{1 + g_m r_d} = \frac{r_d + R'_L}{1 + \mu}$$

$$Z_i = R_s \parallel \left(\frac{r_d + R'_L}{1 + \mu} \right)$$

- امپدانس خروجی:



شکل (۲-۱۸)

برای محاسبه امپدانس خروجی منبع درودی را منفری کنیم [شکل ۲-۱۸] آزمون داریم:

$$Z_o = R'_L \parallel Z'_o \quad Z'_o = \left. \frac{V_o}{I_2} \right|_{V_i=0}$$

$$V_o = (R'_s + r_d) I_2 - g_m V_{gs} r_d \quad (I) \quad -V_{gs} = R'_s I_2 \quad (II)$$

$$(I), (II) \Rightarrow V_o = (R'_s + r_d) I_2 + g_m r_d R'_s I_2$$

$$\frac{V_o}{I_2} = r_d + (1 + g_m r_d) R'_S = r_d + (1 + \mu)(r_i \parallel R_S)$$

$$Z_o = R'_L \parallel [r_d + (1 + \mu)(r_i \parallel R_S)]$$

- ضریب تقویت ولتاژ:

$$A_v = \frac{V_o}{V_i} \quad V_o = R'_L I_1 \quad \text{با توجه به شکل (۱۷-۲-ج)}$$

$$V_i = -V_{gs} = g_m V_{gs} r_d + (r_d + R'_L) I_1 \Rightarrow V_i = \frac{r_d + R'_L}{1 + \mu} I_1$$

$$A'_v = \frac{R'_L I_1}{\frac{r_d + R'_L}{1 + \mu} I_1} = \frac{(1 + \mu) R'_L}{r_d + R'_L} \quad A_v = \frac{V_o}{V_i} = \frac{V_o}{V_i} \times \frac{V_i}{V_i} = \frac{(1 + \mu) R'_L}{r_d + R'_L} \times \frac{Z_i}{Z_i + r_i}$$

$$\Rightarrow A_v = \frac{(1 + \mu) R'_L}{r_d + R'_L} \times \frac{R_S \parallel \frac{r_d + R'_L}{1 + \mu}}{R_S \parallel \frac{r_d + R'_L}{1 + \mu} + r_i}$$

از این نوع آرایش بیشتر در ترانزیستورهای بالا استفاده می‌شود.

مثال برای مدار نشان داده شده در شکل (۱۷-۲-الف) اگر $r_i = 0$ ، $R_D = 2 \text{ k}\Omega$

Z_i ، $r_d = 100 \text{ k}\Omega$ ، $g_m = 4 \text{ mS}$ ، $R_L = 4 \text{ k}\Omega$ ، $R_S = 10 \text{ k}\Omega$ باشد مطلوبست محاسبه

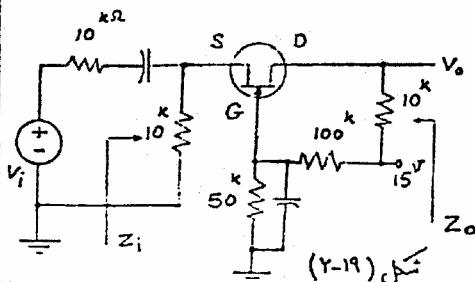
$$A_v = \frac{V_o}{V_i} \quad , \quad Z_o$$

$$R'_L = 2 \parallel 4 = 1.33 \text{ k} \quad \mu = g_m r_d = 100 \times 4 = 400$$

حل:

$$Z_i = R_S \parallel \frac{r_d + R'_L}{1 + \mu} = 10 \text{ k} \parallel \frac{100 \text{ k} + 1.33 \text{ k}}{401} \Rightarrow Z_i = 246 \Omega \quad Z_o = 1.33 \parallel [100 + 401 \times 101] = 1.31 \text{ k}$$

$$r_i = 0 \Rightarrow A_v = \frac{(1 + \mu) R'_L}{r_d + R'_L} = \frac{401 \times 1.33}{100 + 1.33} = 5.26$$



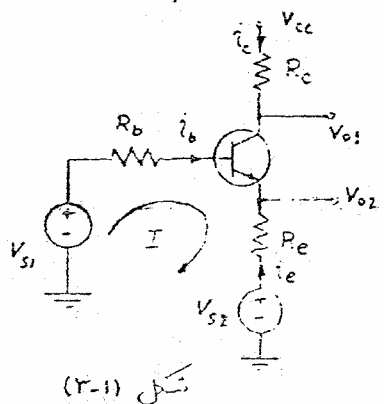
تمرین ۳:
برای تقویت کننده شکل (۱۹-۲) Z_i

Z_o ، A_v را بدست آورید.

($r_d = 20 \text{ k}\Omega$ ، $I_{DSS} = 1 \text{ mA}$ ، $V_p = -1 \text{ V}$)

۳- روش انعکاس امپدانس = Impedance Reflection Methode =

تاکنون آرایشهای مختلف در مورد ترانزیستورهای BJT و FET را بیان کرده و در مورد هر کدام نیز محاسباتی انجام دادیم. می دانیم که یادگیری فرمولهای بدست آمده برای هر کدام از آرایشها تا اندازه ای مشکلی نباشد در اینجا ماسعی می کنیم که روشی ارائه دهیم تا با کمک آن بتوانیم این روابط را به سادگی بدست بیاوریم.



(۳-۱) روش انعکاس امپدانس در مورد (BJT):

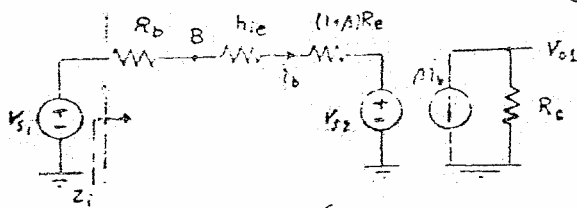
شکل (۳-۱) یک ترانزیستور BJT را نمایش می دهد.

در اینجا R_b ، R_c و R_e مقاومت معادل دیده شده از بیس و کلکتور و اِمیتر می باشند. و V_{s1} و V_{s2} منابع سیگنالهای کوچک و i_b و i_e جریانهای آنها هستند.

از KVL در حلقه (I):

$$I \begin{cases} V_{s1} - V_{s2} = R_b i_b + h_{ie} i_b + (1+\beta) R_e i_b \\ i_c = \beta i_b \end{cases}$$

که مدل مداری معادلات (I) در شکل (۳-۲) نمایش داده شده است.



در این نمایش تمام عناصر بسته به بیس اتصال داده شده است.

داریم:

شکل (۳-۲)

$$Z_i = \left. \frac{V_{s1}}{i_b} \right|_{V_{s2}=0} = R_b + h_{ie} + (1+\beta) R_e$$

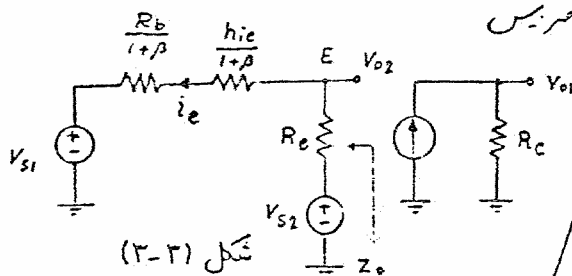
$$A_v = \left. \frac{V_{o1}}{V_{s1}} \right|_{V_{s2}=0} = \frac{-\beta i_b R_c}{Z_i i_b} = \frac{-\beta R_c}{R_b + h_{ie} + (1+\beta) R_e}$$

اگر ایندفعه در KVL حلقه I جریان i_e را در نظر بگیریم، آنگاه:

$$II \begin{cases} V_{s2} - V_{s1} = R_e i_e + R_b \frac{i_e}{1+\beta} + h_{ie} \frac{i_e}{1+\beta} \\ i_c \approx -i_e \end{cases}$$

شکل (۲-۳) مدل مداری معادلات (II)

را نشان می‌دهد. در این نمایش تمام عناصر بیس به‌ایستة منتقل شده‌اند.



$$Z_o = R_e \parallel \left(\frac{h_{ie} + R_b}{1+\beta} \right)$$

در اینجا $A_v = \frac{v_{o2}}{v_{s1}}$ یک تقسیم‌کننده منازعی است که:

$$A_v = \frac{v_{o2}}{v_{s1}} \bigg|_{v_{s2}=0} = \frac{R_e}{R_e + \left(\frac{h_{ie}}{1+\beta} \right) + \left(\frac{R_b}{1+\beta} \right)}$$

$$\Rightarrow A_v = \frac{(1+\beta) R_e}{R_b + h_{ie} + (1+\beta) R_e}$$

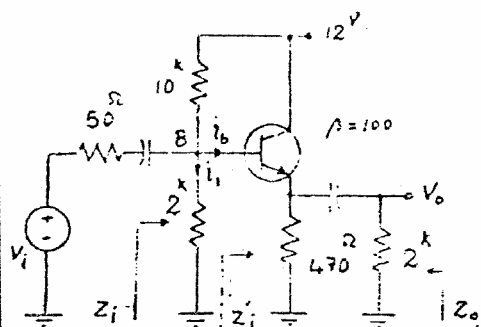
مطاب گفته شده رای توان بصورت منظم زیر بیان کرد.
- قاعده کلی:

الف - از دید بیس:

- ۱- المانهای در بیس بدون تغییر باقی می‌مانند.
- ۲- منازمهای ایستة در $(1+\beta)$ ضرب می‌شوند.
- ۳- منابع ولتاژ در ایستة بدون تغییر انتقال می‌یابند.
- ب- از دید ایستة:

- ۱- المانهای در ایستة بدون تغییر باقی می‌مانند.
- ۲- منازمهای در بیس بر $(1+\beta)$ تقسیم می‌شوند.
- ۳- منابع ولتاژ در بیس بدون تغییر انتقال می‌یابند.

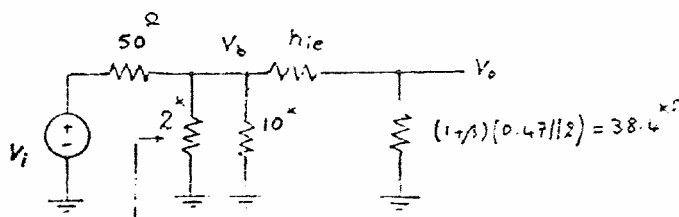
با فهمیدن این مطلب دیگر لازم نیست که روابط محاسبه شده در مورد آرایشهای مختلف را حفظ کرد.
حال به یک مثال در این مورد توجه می‌کنیم:



مثال (۳-۴) مطلوبست Z_o ، Z_i ، A_v برای مدار شکل (۳-۴).

حل: ابتدا نقطه کار را پیدا می‌کنیم
اثر از جریان ها در مقابل، Z_i ، Z_o ، A_v می‌کنیم:

$$V_B = \frac{2}{2+10} \times 12 = 2\text{ V} \quad I_C = \frac{2-0.7}{0.47} = 2.76\text{ mA} \quad h_{ie} = \beta \frac{25\text{ mV}}{I_C} = 0.9\text{ k}\Omega$$



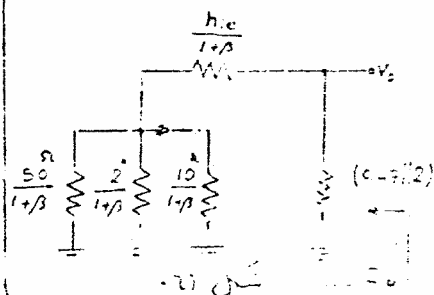
پس شکل (۳-۵) داریم:

شکل (۳-۵)

$$Z_i = (2 \parallel 10) \parallel Z'_i = (2 \parallel 10) \parallel [h_{ie} + (1+\beta)R'_e]$$

$$Z_i = (2 \parallel 10) \parallel [0.9 + 101 \times (0.47 \parallel 2)] = 1.6\text{ k}\Omega$$

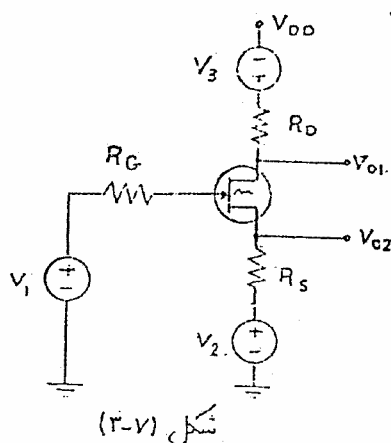
$$A_v = \frac{v_o}{v_i} = \frac{v_o}{v_e} \times \frac{v_b}{v_i} = \frac{38.4}{38.4 + 0.9} \times \frac{Z_i}{Z_i + 0.05} = \frac{38.4}{38.4 + 0.9} \times \frac{1.6}{1.6 + 0.05} \approx 0.98$$



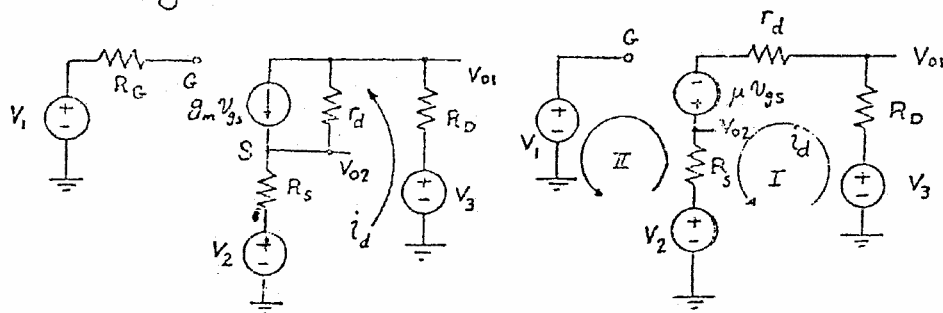
شکل (۳-۶) اتصال عناصر به امپدانس را نشان می‌دهد.

$$Z_o = (0.47 \parallel 2) \parallel \frac{h_{ie} + 0.05 \parallel (2 \parallel 10)}{1+\beta} = 9.1\text{ }\Omega$$

دید می شود که این روش راه حل را چند ساده می کند.
 دانشجویان عزیز با کنی ترین خواهند دید که حتی دیگر احتیاجی به کشیدن مدار
 معادل نیمة ندارند و اهمیت این روش در این است که بدین ترتیب منابع دتاژ
 با جریان وابسته در مدار حذف می گردند.
 از دید کنتور: پس وابسته هیچ تأثیری روی مدار نیست کلاً و نه در معادلاتی که در کنتور با آن بهر دست
 آن قرار می دهیم.
 روش انعکاس امپدانس در مورد FET: (۳-۲)



شکل (۳-۷) یک مدار FET به عنوان تقویت کننده
 نشان می دهد. که V_1 ، V_2 و V_3 منابع دتاژ
 سیگنالهای کوچک هستند. ابتدا مدار معادل AC
 تقویت کننده را در نظری می گیریم. [شکل ۳-۸]



شکل (۳-۸)

از KVL در حلقه (I):

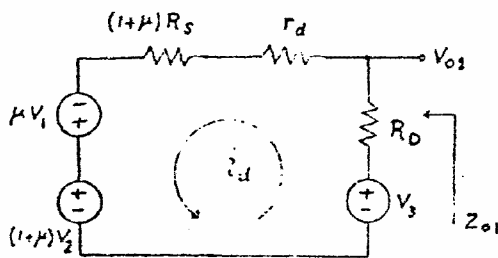
$$V_3 + \mu V_{gs} - V_2 = i_d (R_s + r_d + R_D) \Rightarrow i_d = \frac{V_3 + \mu V_{gs} - V_2}{R_s + r_d + R_D} \quad (1)$$

از KVL در حلقه (II):

$$V_1 = V_{gs} + R_s i_d + V_2 \Rightarrow V_{gs} = V_1 - R_s i_d - V_2 \quad (2)$$

آمرابطه (۲) را در (۱) قرار دهیم:

$$i_d = \frac{V_3 + \mu(V_1 - R_S i_d - V_2) - V_2}{r_d + R_S + R_D} \Rightarrow i_d = \frac{V_3 + \mu V_1 - (1+\mu)V_2}{r_d + R_D + (1+\mu)R_S} \quad (3)$$



شکل (۳-۹) مدار معادل رابطه (۳) را نشان می‌دهد.

با داشتن این مدار کمیت Z_o و A_{v2} بدست می‌آید.

شکل (۳-۹) مدار از دید درین

$$Z_{o1} = R_D \parallel (r_d + (1+\mu)R_S)$$

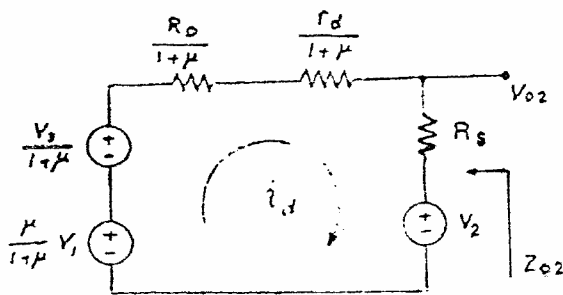
$$A_{v1} = \frac{v_{o1}}{v_i} \bigg|_{v_2=v_3=0} = \mu \frac{v_{o1}}{\mu v_i} \bigg|_{v_2=v_3=0} = \mu \frac{R_D}{R_D + r_d + (1+\mu)R_S} = \frac{\mu R_D}{r_d + R_D + (1+\mu)R_S}$$

اگر صورت و مخرج رابطه (۳) را بر $(1+\mu)$ تقسیم کنیم:

$$i_d = \frac{\frac{V_3}{1+\mu} + \frac{\mu}{1+\mu} V_1 - V_2}{\frac{r_d + R_D}{1+\mu} + R_S} \quad (4)$$

شکل (۳-۱۰) مدار معادل رابطه (۴) را نشان می‌دهد.

برای این شکل نیز داریم:



$$Z_{o2} = R_S \parallel \left(\frac{R_D + r_d}{1+\mu} \right)$$

$$A_{v2} = \frac{v_{o2}}{v_i} \bigg|_{v_2=v_3=0} = \frac{\mu}{1+\mu} \frac{v_{o2}}{\frac{\mu}{1+\mu} V_1}$$

شکل (۳-۱۰) مدار از دید سورس

$$A_{v2} = \frac{\mu}{1+\mu} \times \frac{R_S}{R_S + \frac{R_D + r_d}{1+\mu}} = \frac{\mu R_S}{R_D + r_d + (1+\mu)R_S}$$

دیده می شود که در مدارهای معادل از دید درین و سورس R_o هیچ تأثیر ندارد و به درین سورس اتصال نمی یابد. نتایج گرفته شده را می توان بصورت فاعده کلی زیر بیان کرد.

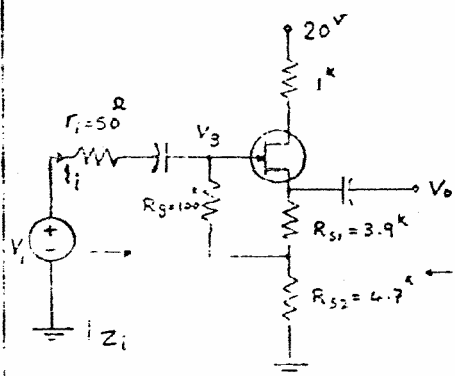
فاعده کلی:

الف - از دید درین:

- ۱- المانهای در درین بدون تغییر باقی می مانند.
- ۲- المانهای در سورس در $(1+\mu)$ ضرب می شوند.
- ۳- منابع دشار در گیت در μ ضرب می شوند.

ب - از دید سورس:

- ۱- المانهای در سورس بدون تغییر باقی می مانند.
- ۲- المانهای در درین در $\frac{1}{1+\mu}$ ضرب می شوند.
- ۳- منابع دشار در گیت در $\frac{\mu}{1+\mu}$ ضرب می شوند. (دیده می شود که اگر ابتدا منبع دشار گیت به درین اتصال پیدا کند در μ ضرب می شود و هر الان در درین وقتی که به سورس اتصال پیدا می کند بر $(1+\mu)$ تقسیم می شود پس الان در گیت با دو اتصال به سورس رفته و در $\frac{\mu}{1+\mu}$ ضرب می شود)



شکل (۳-۱۱)

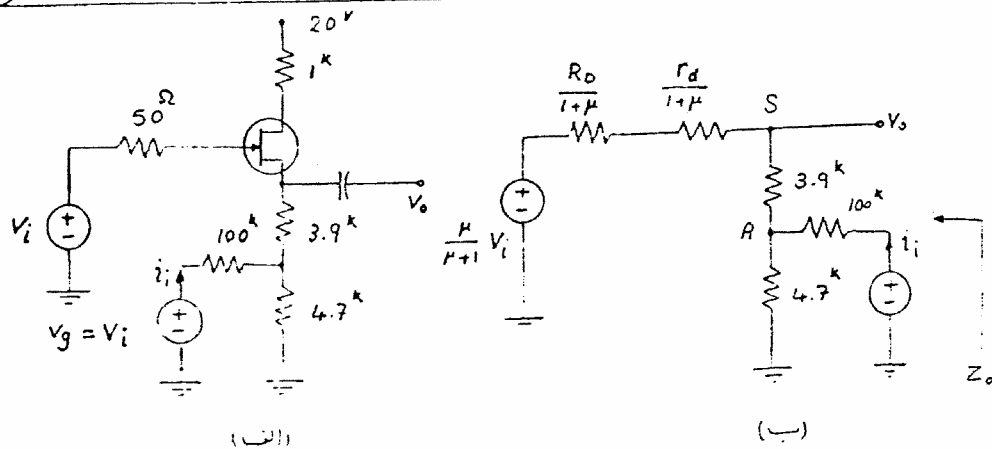
مثال) محاسبات Z_i ، Z_o و A_v بر
تقریب کننده شکل (۳-۱۱).
($g_m = 3.5 \text{ mA/V}$ ، $r_d = 100 \text{ k}$)

حل: چونکه گیت FET جریانی نمی کشد

و $r_i \gg R_g$ است می توان $V_g = V_i$

فرض کرد و مدار را بصورت شکل (۳-۱۲) (الف)

ساده کرد. شکل (۳-۱۲) (ب) مدار معادل از دید سورس را نشان می دهد.



شکل (۳-۱۲)

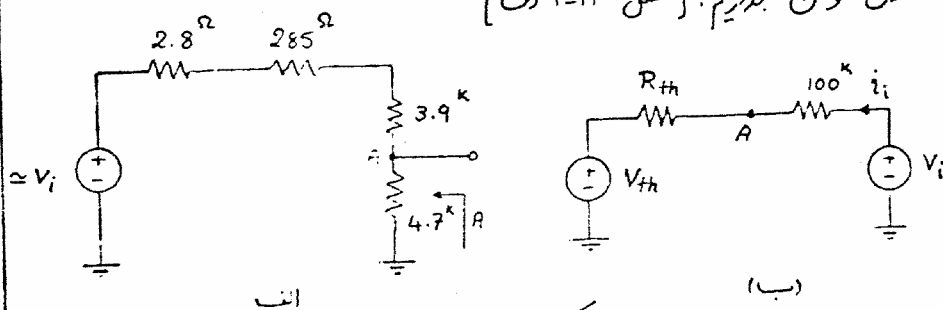
- امپدانس خروجی:

$$Z_o = [3.9 + (4.7 \parallel 100)] \parallel \left(\frac{R_D}{1+\mu} + \frac{r_d}{1+\mu} \right) \quad \mu = g_m r_d = 3.5 \times 100 = 350$$

$$Z_o = [3.9 + (4.7 \parallel 100)] \parallel \left(\frac{1}{351} + \frac{100}{351} \right) = 277 \Omega$$

- امپدانس ورودی:

برای بدست آوردن امپدانس ورودی باید نسبت $\frac{V_i}{i_i}$ را بدست آوریم. اگر در نقطه A معادل تونن بگیریم. [شکل ۳-۱۳ الف]



شکل (۳-۱۳)

$$R_{th} = 4.7 \parallel (3.9 + 285 + 2.8) = 2.21 \text{ k} \quad V_{th} = \frac{4.7 \times V_i}{4.7 + 3.9 + 285 + 2.8} = 0.53 V$$

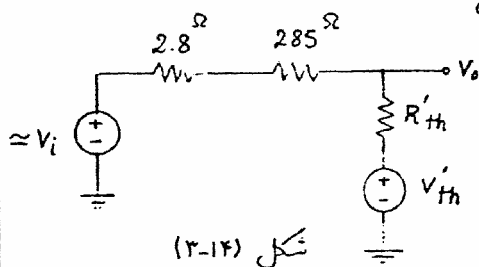
$$V_i - V_{th} = (100 + R_{th}) i_i \quad V_i - 0.53 V_i = (100 + 2.21) i_i$$

$$i_i = \frac{0.47}{102.21} V_i \Rightarrow$$

$$Z_i = \frac{V_i}{i_i} = 217.46 \text{ k}\Omega$$

دید می شود که
امپدانس ورودی بالا رفته است.

- ضریب تقویت ولتاژ: با توجه به شکل (۱۲-۳) ب) اگر در نقطه S برای منبع V_i معادل نونز بگیریم شکل (۱۴-۳) بدست می آید.



$$R'_{th} = 3.9 + 100 // 4.7 = 8.4 \text{ k}\Omega$$

$$V'_{th} = \frac{4.7}{4.7 + 100} V_i = 0.045 V_i$$

شکل (۱۴-۳)

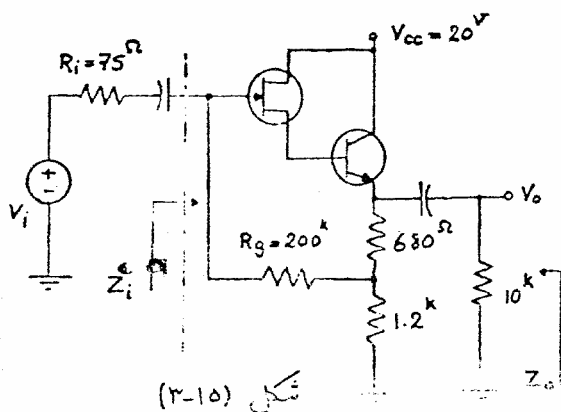
حال اگر از امل جمع آثار استفاده کنیم:

$$V_o = \frac{R'_{th}}{R'_{th} + 285 \Omega + 2.8 \Omega} V_i + \frac{2.8 \Omega + 285 \Omega}{2.8 \Omega + 285 \Omega + R'_{th}} V'_{th}$$

$$V_o = \frac{8.4 \text{ k}}{8.4 \text{ k} + 287.8 \Omega} V_i + \frac{287.8 \Omega}{287.8 \Omega + 8.4 \text{ k}} 0.045 V_i \Rightarrow$$

$$A_{vj} = 0.968$$

مشاهده می شود که حل این مسئله بطور مستقیم دشوار خواهد بود.



شکل (۱۵-۳)

تقریباً :

مطلوبت محاسبه Z_i و Z_o
و A_v برای مدار شکل (۱۵-۳)

$$I_{DSS} = 14 \text{ mA}, V_P = -5 \text{ V}, \beta = 100$$

$$(r_d = 100 \text{ k}\Omega)$$

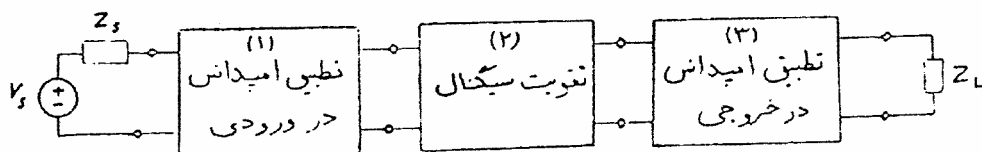
۴- تقویت کننده های چند طبقه Multistage Amplifiers

در اغلب موارد دیده می شود که مشخصات یک تقویت کننده خواسته شده نظیر، ضریب تقویت، توان خروجی، امپدانس درودی، امپدانس خروجی و پهنای باند را نمی توان بوسیله یک ترانزیستور بدست آورد، برای بدست آوردن مشخصات مورد نظر می توان از یک تقویت کننده چند طبقه استفاده کرد.

طبقات مختلف می توانند به سه طریق به یکدیگر متصل شوند.

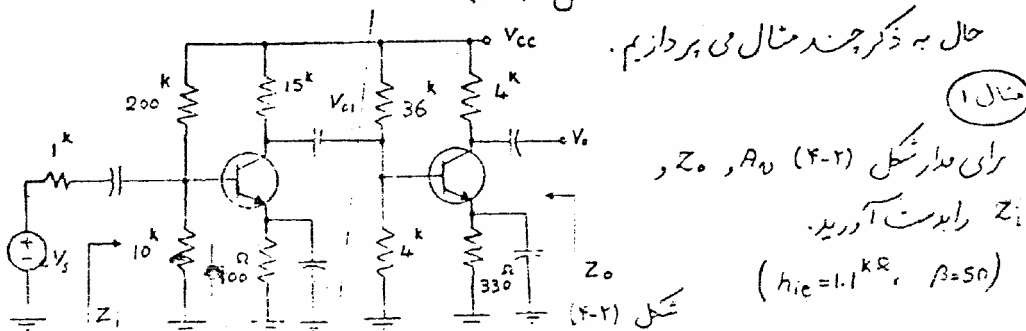
- ۱- اتصال مستقیم
 - ۲- اتصال بوسیله خازن کوپلتر
 - ۳- اتصال بوسیله ترانسفورماتور
- در اتصال مستقیم تقویت کننده در فرکانسهای پایین و صفر تا در به کار خودی باشد در صورتیکه در اتصال با خازن و یا ترانس فرکانس باید از حد معینی کمتر نشود.*

شکل (۴-۱) مراحل کلی یک نمونه از تقویت کننده را نمایش می دهد که هر مرحله می تواند شامل چندین طبقه از ترانزیستور باشد و یا اینکه چند مرحله می تواند در یک طبقه ادغام شود.



شکل (۴-۱)

حال به ذکر چند مثال می پردازیم.



مثال ۱

رای مدار شکل (۴-۲) Z_o ، A_v و

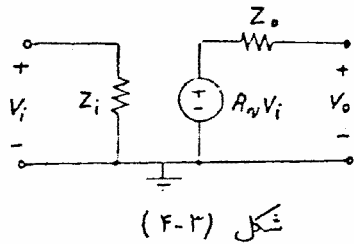
Z_i را بدست آورید.

($h_{ie} = 1.1k\Omega$, $\beta = 50$)

شکل (۴-۲)

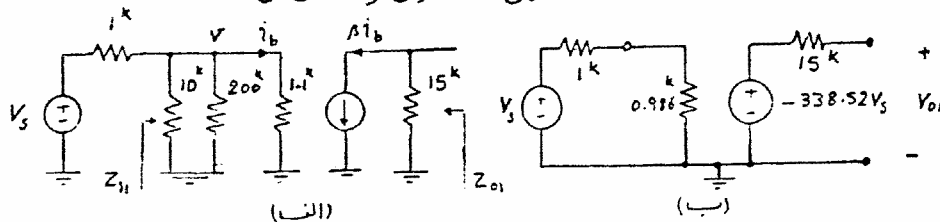
* در این مورد در بخش دوم بحث خواهد شد.

حل: این مسأله را می توان به در روش حل کرد یکی اینکه طبقات را از یکدیگر جدا فرض کرده. اثر بارگذاری را در نظر بگیریم و هر طبقه را مانند شکل (۴-۳) مدل کنیم و سپس اینها را به دنبال هم بگذاریم و مسأله را حل کنیم، روش دوم اینکه اثر بارگذاری طبقات روی یکدیگر را در نظر گرفته و مسأله را یکجا حل نمائیم.



- روش اول:

شکل (۴-۴ الف) مدل دینامیکی طبقه اول را نشان می دهد.



شکل (۴-۴)

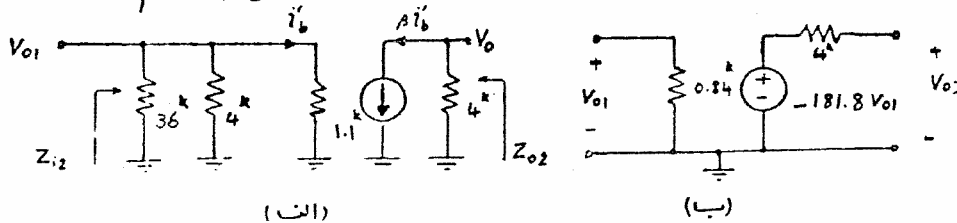
$$Z_{i1} = 10 \parallel 200 \parallel 1.1 = 0.986 \text{ k}\Omega$$

$$A'_{v1} = \frac{v_{c1}}{v_i} = \frac{v_{c1}}{v} \cdot \frac{v}{v_i} = \frac{-\beta \times 15}{h_{ie}} \cdot \frac{Z_i}{Z_i + 1 \text{ k}}$$

$$A'_{v1} = \frac{-50 \times 15}{1.1} \times \frac{0.986}{0.986 + 1} = -338.52$$

شکل (۴-۴ ب) مدل ساده

طبقه اول را نشان می دهد. شکل (۴-۵ الف) مدل دینامیکی طبقه دوم است.



شکل (۴-۵)

$$Z_{i2} = 36 \parallel 4 \parallel 1.1 \text{ k} = 0.84 \text{ k}$$

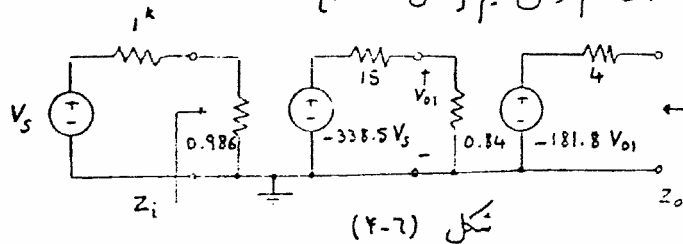
$$Z_{o2} = 4 \text{ k}\Omega$$

شکل (۴-۵ ب)

$$A'_{v2} = \frac{v_{o2}}{v_{o1}} = \frac{-\beta \times 4}{h_{ie}} = -181.8$$

مدار ساده شده طبقه دوم را نشان می دهد.

حال اگر این در طبقه را به دنبال هم وصل کنیم [شکل (۴-۶)].



شکل (۴-۶)

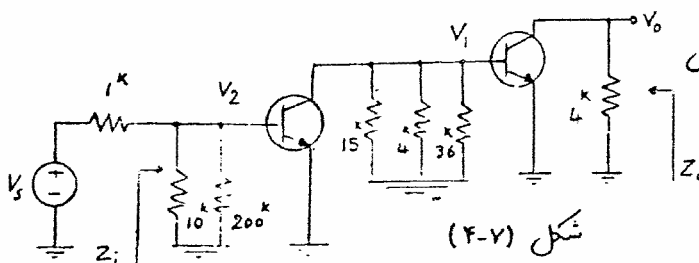
در این حالت داریم:

$$Z_i = 986 \Omega$$

$$Z_o = 4 \text{ k}\Omega$$

$$A_v = \frac{v_o}{v_s} = \frac{v_o}{v_{o1}} \times \frac{v_{o1}}{v_s} = \frac{-181.8 V_{o1}}{V_{o1}} \times \frac{0.84}{0.84 + 15} \times (-338.5) \frac{V_s}{V_s} = 3273.2$$

- ردش دوم:



شکل (۴-۷)

شکل (۴-۷) مدل دینامیکی

مدار اصلی است.

با توجه به اثر بارگذاری

طبقات ورودی بکده گیر

داریم؟

$$Z_i = 10 \parallel 200 \parallel 1.1 = 0.986 \text{ k}\Omega$$

$$Z_o = 4 \text{ k}\Omega$$

$$A_v = \frac{v_o}{v_s} = \frac{v_o}{v_1} \times \frac{v_1}{v_2} \times \frac{v_2}{v_s} = \frac{-\beta \times 4}{1.1} \times \frac{-\beta (15 \parallel 4 \parallel 36 \parallel 1.1)}{1.1} \times \frac{Z_i}{Z_i + 1}$$

\Rightarrow

$$A_v = 3273.2$$

در این مثال دیده می شود که هر دو ردش نتایج یکسانی می دهند ولی ما

همیشه در حل مسائل برای سهولت از ردش دوم استفاده می کنیم.

$$(h_{ie2} + (1+\beta)R_{e2}) \gg R_c$$

در جملین معمولاً:

پس مثلاً اگر $R_c = 10^k \Omega$ انتخاب شود

$$|A_v| \approx \frac{\beta R_c}{h_{ie1}} \Rightarrow h_{ie1} < \frac{\beta R_c}{|A_v|} = \frac{200 \times 10}{100} = 20^k \Omega$$

$$h_{ie1} > Z_i = 10^k \Omega$$

و از طرفی:

اگر $h_{ie1} = 15^k \Omega$ انتخاب شود داریم:

$$h_{ie1} = \beta \frac{V_T}{I_{C1}} \Rightarrow I_{C1} = \frac{200 \times 25}{15^k} = 0.33^{\text{mA}}$$

$$V_{R_c} = I_{C1} \cdot R_c = 0.33 \times 10^k = 3.3^{\text{V}}$$

بدلیل اینکه $V_{CC} = 12^{\text{V}}$ است برای

انتخاب R_{e1} کمترین مقدار عملی بیشتر داریم زیرا هر قدر V_E بعبارت دیگر R_e بزرگتر باشد، پایداری مدار بیشتر خواهد شد.

چونکه ما کمترین دامنه دینامیکی مد نظر است پس نقطه کار باید وسط خط بار AC باشد یعنی $V_{CE1} = V_{R_c}$ انتخاب می شود.

$$V_{E1} = V_{CC} - V_{R_c} - V_{CE1} = 12 - 2 \times 3.33 = 5.34^{\text{V}}$$

$$R_{e1} = \frac{V_{E1}}{I_{C1}} = \frac{5.34}{0.333} \approx 16^k \Omega \Rightarrow$$

$$R_{e1} = 15^k \Omega$$

مقاومت استاندارد

حال مقادیر R_1 و R_2 را محاسبه می نمایم

$$Z_i = R_1 \parallel R_2 \parallel 15^k \Omega \geq 10^k \Rightarrow R_1 \parallel R_2 \geq 30^k \Omega$$

$$I_{B1} = \frac{0.333}{200} = 1.67^{\mu\text{A}}$$

اگر $I_{B1} \gg I_{B2}$ از جریانی می توان

در مقابل جریان مقاومت R_1 و R_2 صرف نظر کرد.

$$V_{B1} = R_{e1} \times I_{C1} + 0.6 = 15 \times 0.333 + 0.6 = 5.6^{\text{V}}$$

در این محاسبات «خیلی بزرگتر» را ۱۰ برابر در نظر می گیریم.

$$I_{R_2} \gg I_{B_1} \Rightarrow I_{R_2} \geq 10 I_{B_1} = 16.7 \mu A \quad R_2 = \frac{5.6^V}{16.7 \mu A} = 335.3 \text{ k}\Omega$$

$$\boxed{R_2 = 330 \text{ k}\Omega} \quad \text{مقاومت استاندارد} \quad I_{R_2} = I_{R_1} = \frac{5.6}{330} = 16.96 \mu A$$

$$R_1 = \frac{12 - 5.6}{16.9 \mu A} = 377.1 \text{ k}\Omega \Rightarrow \boxed{R_1 = 390 \text{ k}\Omega} \quad \text{استاندارد}$$

$$R_1 \parallel R_2 = 178.75 \text{ k}\Omega > 30 \text{ k}\Omega$$

مشاهده می شود که :

- برای مناسب R_{e2} :

$$Z_o = \frac{R_c + h_{ie2}}{1 + \beta} \parallel R_{e2} \leq 100 \Omega$$

$$\frac{R_c + h_{ie2}}{1 + \beta} \ll R_{e2} \Rightarrow (R_c + h_{ie2}) \leq 100 \times (1 + \beta) = 20^k$$

اگر :

$$\Rightarrow h_{ie2} \leq 20 - 10^k = 10^k \quad I_{C2} = \frac{\beta \times 25}{h_{ie2}} \geq 0.5 \text{ mA} \Rightarrow I_{B2} \geq 2.5 \mu A$$

$$I_{B2} \ll I_{C1} \Rightarrow V_{B2} = 12 - 10 \times 0.333 = 8.67$$

$$R_{e2} = \frac{8.67 - 0.6}{0.5} = 16.4 \text{ k}\Omega \Rightarrow \boxed{R_{e2} = 16 \text{ k}\Omega}$$

با توجه به
انتخابی که مناسب کردم.

$$Z_o = 16 \parallel \left(\frac{10^k + 10}{201} \right) = \boxed{99 \Omega}$$

$$Z_i = 330^k \parallel 390^k \parallel 15 = \boxed{13.83 \text{ k}\Omega}$$

$$A_v = \frac{-\beta [R_c \parallel (h_{ie2} + (1 + \beta) R_{e2})]}{15} \Rightarrow \boxed{A_v = -133}$$

مثال ۳) مداری با مشخصات $V_{CE} = 6V$ ، $Z_o \leq 1^k$ ، $Z_i \geq 100^k\Omega$ ، $|A_v| \geq 100$ طراحی کنید ($V_{BE} = 0.7V$ ، $\beta \geq 200$) . $V_{CC} = 12V$

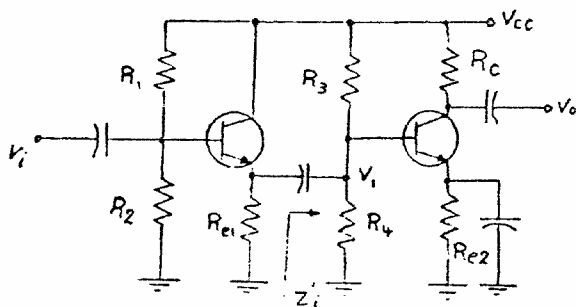
حل: این مثال را هم می توان از راه مثال قبل حل کرد . راه دیگر این است که ابتدا امپدانس خروجی را محاسبه کنیم ، مثلاً اگر یک C-E در نظر بگیریم:

$$Z_o \leq 1^k , Z_o = R_c \Rightarrow R_c = 1^k\Omega \quad |A_v| = \frac{\beta R_c}{h_{ie}}$$

$$h_{ie} = \frac{200 \times 1}{100} = 2^k\Omega \quad Z_i = R_1 \parallel R_2 \parallel h_{ie} < 2^k\Omega$$

پس شرط $Z_i \geq 100^k$

نقض شده است . بدین منظور برای بالا بردن امپدانس می توان از C.C در طبقه اول استفاده کرد . [شکل ۴-۱۰]



شکل (۴-۱۰)

برای امپدانس خروجی:

$$Z_o \leq 1^k \Rightarrow R_c = 1^k\Omega$$

بدلیل اینکه ضریب تقویت ولتاژ طبقه اول تقریباً برابر واحد است در نتیجه برای طبقه دوم:

$$|A_v| = \frac{\beta R_c}{h_{ie2}} \geq 100 \Rightarrow h_{ie2} \leq \frac{200 \times 1}{100} = 2^k\Omega$$

$$I_{C2} \geq \frac{\beta_{min} \times 25^{\mu V}}{h_{ie2}} = \frac{200 \times 25^{\mu V}}{2^k} = 2.5^{\mu A} \Rightarrow I_{C2} = 3^{\mu A} \quad h_{ie2} = \frac{200 \times 25^{\mu V}}{3} = 1.67^k$$

$$V_{E2} = 12 - R_c I_{C2} - V_{CE2} = 12 - 1 \times 3 - 6 = 3V \Rightarrow R_{E2} = \frac{3}{3^{\mu A}} = 1^k\Omega$$

$$I_{B2} = \frac{3^{mA}}{200} = 15^{mA} \Rightarrow I_{R4} \gg I_{B2} \Rightarrow I_{R4} = 10 \times 15^{mA} = 0.15^{mA}$$

$$V_{B2} = 3 + 0.7 = 3.7^V \quad R_4 = \frac{3.7}{0.15} = 24.67^k \Rightarrow \boxed{R_4 = 22^{k\Omega}}$$

$$\Rightarrow I_{R4} = \frac{3.7}{22} = 0.168^{mA} \quad R_3 = \frac{12 - 3.7}{0.168} = 49.4^{k\Omega} \Rightarrow \boxed{R_3 = 47^k + 2.2^k}$$

$$Z_i = R_1 \parallel R_2 \parallel (h_{ie1} + (1+\beta)(R_{e1} \parallel Z'_i)) \geq 100^{k\Omega} \quad \text{برای طبقه اول داریم:}$$

$$Z'_i = R_3 \parallel R_4 \parallel h_{ie2} = 49.2 \parallel 22 \parallel 1.67^k = 1.5^{k\Omega}$$

با فرض اینکه:

$$(h_{ie1} + 201(R_{e1} \parallel 1.5^k)) > 200^{k\Omega} \Rightarrow \begin{cases} R_{e1} \parallel 1.5^k > 1^k \\ R_1 \parallel R_2 > 200^k \Rightarrow R_{e1} > 3^k \end{cases}$$

$$\Rightarrow \boxed{R_{e1} = 3.3^{k\Omega}}$$

چونکه رتاز V_{CE} برابر 6^V در نظر گرفته شده است، داریم:

$$V_{E1} = 12 - 6 = 6^V \quad I_{C1} = \frac{6}{3.3} = 1.8^{mA} \quad h_{ie1} = \frac{200 \times 25}{1.8^{mA}} = 2.75^{k\Omega}$$

$$I_{B1} = \frac{1.8^{mA}}{201} = 9^{mA} \Rightarrow I_{R2} = 90^{mA} \quad \text{برای بایرداری مدار نسبت به دما و حرارت،}$$

جریان مقاومت R_1 ، R_2 را 10 برابر جریان

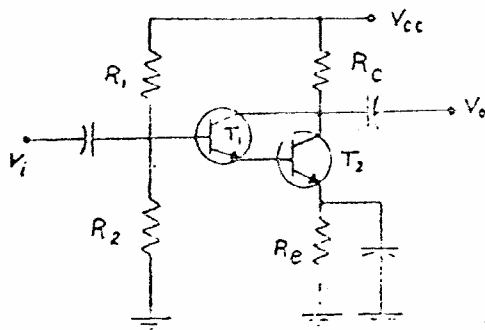
$$\Rightarrow V_{B1} = 6 + 0.7 = 6.7^V \quad \text{بیس ترانزیستور T_1 می گیریم.}$$

$$R_2 = \frac{6.7}{90^{mA}} = 74.4^{k\Omega} \Rightarrow R_1 \parallel R_2 < 200^{k\Omega} \quad \text{دیگه می شود که شرط}$$

$Z_i \geq 100^{k\Omega}$ تنفیض می شود.

چونکه امپدانس ورودی بالا و ضریب تقویت و نشان نسبتاً بالا می خواهیم می توانیم از زوج دارلینگتون * استفاده کنیم. [شکل ۱۱-۴].

* ضمیمه (I) را مطالعه نمایید.



به جای ترانزیستورهای T_1 و T_2 می‌توانیم
یک ترانزیستور با مشخصات
 $\beta = \beta_1 \beta_2$
 $h_{ie} = 2h_{ie1}$
قرار دهیم.
رای این حالت داریم:

$$R_C = 1 \text{ k}\Omega$$

شکل (۴-۱۱)

$$|A_v| = \frac{\beta' R_C}{h_{ie}} = \frac{\beta^2 R_C}{2h_{ie1}} > 100 \Rightarrow h_{ie1} = \frac{200^2 \times 1}{200} = 200 \text{ k}\Omega$$

$$I_{C1} = \frac{\beta \times 25}{200 \text{ k}\Omega} = 0.025 \text{ mA} \quad I_{B1} = \frac{0.025}{200} = 0.125 \text{ }\mu\text{A}$$

$$I_{R2} = 10 \times 0.125 \text{ }\mu\text{A} = 1.25 \text{ }\mu\text{A} \quad I_{C2} = \beta \times 0.025 = 5 \text{ mA}$$

$$V_{E2} = 12 - V_{CE2} - R_C I_{C2} = 12 - 6 - 1 \times 5 = 1 \text{ V}$$

رای مقاومت R_E داریم:

$$R_E = \frac{1 \text{ V}}{5 \text{ mA}} = 200 \Omega \Rightarrow R_E = 220 \Omega$$

$$V_{B1} = 2V_{BE} + R_E I_{C2} = 2 \times 0.7 + 0.22 \times 5 = 2.5 \text{ V} \quad R_2 \leq \frac{2.5}{1.25 \text{ }\mu\text{A}} = 2 \text{ k}\Omega$$

$$R_2 = 470 \text{ k}\Omega$$

$$I_{R2} = \frac{2.5}{470} = 5.3 \text{ }\mu\text{A}$$

$$R_1 = \frac{12 - 2.5}{5.3 \text{ }\mu\text{A}} = 1792 \text{ k}\Omega$$

$$\Rightarrow R_1 = 1.8 \text{ M}\Omega$$

با توجه به المانهای محاسبه شده داریم:

$$Z_i = R_1 \parallel R_2 \parallel 2h_{ie1} = 1.8 \text{ M}\Omega \parallel 470 \text{ k}\Omega \parallel (5 \times 200 \text{ k}\Omega) = 193 \text{ k}\Omega$$

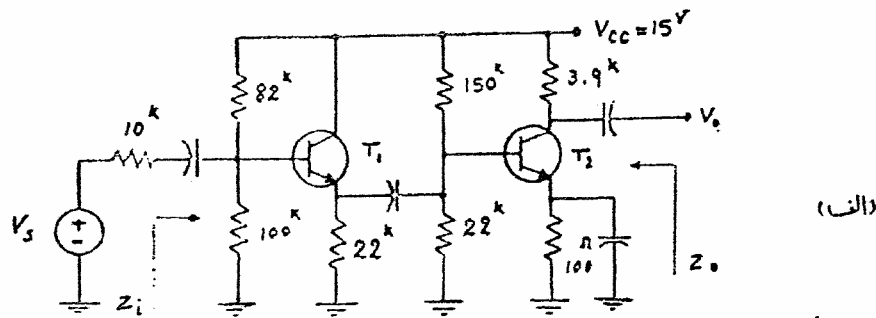
$$Z_o = 1 \text{ k}\Omega$$

$$A_v = \frac{-200 \times 1}{200} = -100$$

شماره ۳

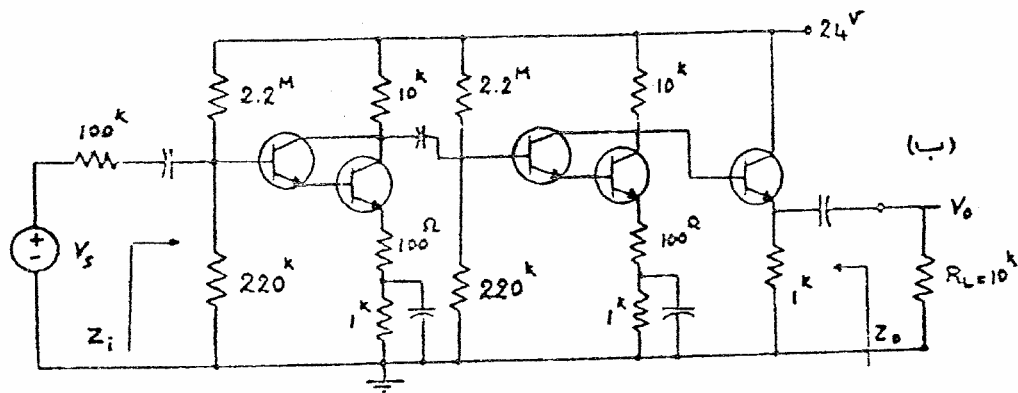
۱. مطلوبست طرح تنوید کننده ای با $Z_o = 50 \Omega$ و $Z_i = 100 k\Omega$ ، $A_v \approx 250$ ترانزیستورهای موجود ($V_{BE} = 0.7V$ ، $\beta_{min} = 100$) .

۲. مطلوبست مناسبه A_v ، Z_o و Z_i برای مدارهای شکل (۴-۱۲) . مشخصات ترانزیستور ($V_{BE} = 0.7V$ ، $\beta = 100$) .

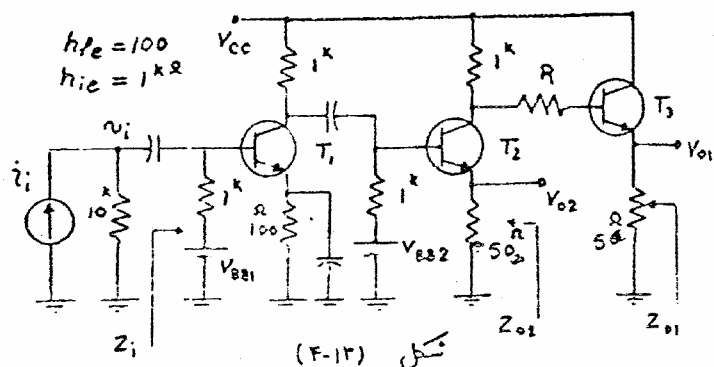


(الف)

شکل (۴-۱۲)



(ب)



شکل (۴-۱۳)

۳. مقاومت R را در مدار شکل (۴-۱۳) طوری پیدا کنید

$$\frac{v_{o1}}{i_i} = - \frac{v_{o2}}{i_i}$$

شود سپس Z_{o1} ، Z_{o2} ، Z_i و

و $A_v = \frac{v_{o1}}{v_i}$ را بدست آورید.

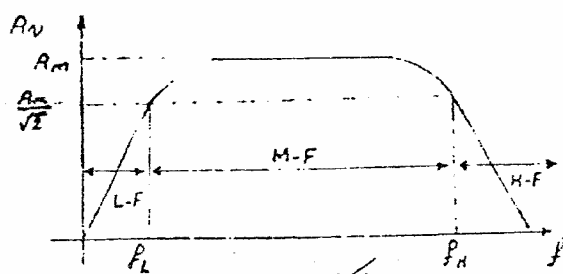
بخش ۲

بررسی فرکانسی تقویت کننده ها

در فصلهای قبلی دیدیم که بوسید خازن کوپلاژ طغیانات مختلف یک مدار را به یکدیگر منتقل، و با در تقویت کننده امپدانس مشترک بوسید خازن "bypass" مناد است. امپدانس را اتصال کوتاه می کردیم و در محاسباتمان این خازنها را اتصال کوتاه، در نظریه گرینیم در صورتیکه در فرکانسهای پایین، امپدانس این خازنها زیاد می شود و باعث کاهش ضریب تقویت می گردد.

شکل (۱) تغییرات ضریب تقویت و دماز یا جریان یک مدار نمونه که از خازنهای کوپلاژ و "bypass" در آن استفاده شده است را نسبت به فرکانس نشان می دهد، که f_L و f_H فرکانسهای هستند که

ضریب تقویت به $\frac{1}{\sqrt{2}}$ برابر مقدار ماکزیمم کاهش می یابد.



شکل (۱)

$B = f_H - f_L$ را بهای ماند یک تقویت کننده می نامند.

کاهش ضریب تقویت در فرکانسهای پایین را خازنهای "bypass" سب می شوند.

از آنجا که اتصال های داخلی، امپدانس - کلکتور، خازنهای کوپلاژ را

تشکیل می دهند که امپدانس آنها در فرکانسهای بالا مطرح می شود، کاهش ضریب تقویت در فرکانسهای بالا ناشی از تأثیر این خازنهاست.

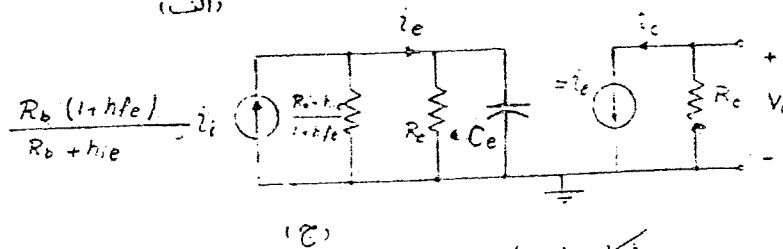
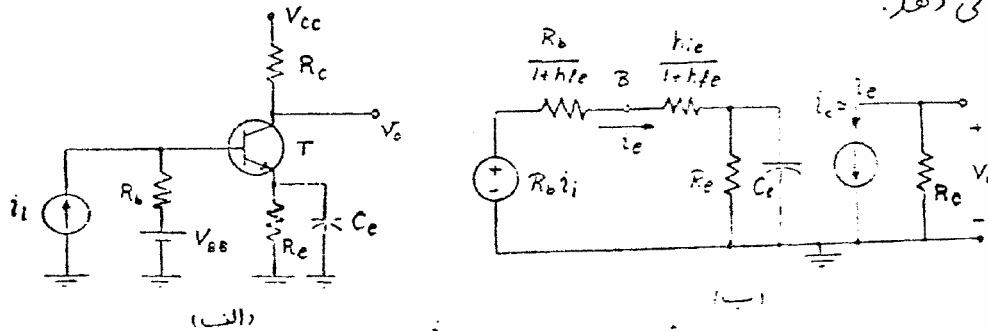
با توجه به این مطالب می توان در هرنامیه ای از فرکانس، یک مدل مداری برای تقویت کننده در نظر گرفت. در فرکانسهای پایین ($f < f_H$) خازنهای داخلی ترانزیستور، اتصال باز و خازنهای کوپلاژ و "bypass" در مدل گنجانده می شود، در فرکانسهای میانی ($f_H < f < f_H$) تمامی خازنهای داخلی ترانزیستور اتصال باز و خازنهای کوپلاژ و "bypass" اتصال کوتاه در نظر گرفته می شود و در فرکانسهای بالا ($f > f_H$) فقط خازنهای داخلی ترانزیستور مطرح می شود و بقیه خازنهای کوپلاژ و "bypass" اتصال کوتاه می باشند.

۱- فرکانسهای پایین Low Frequency Range

با توجه به کاربردهای مختلف یک ترانزیستور کننده می دانیم که فرکانس قطع پایین آن نقش مهمی در طراحی آن ایفا می کند، در اینجا ما از محاسبات زیاد بهره می گیریم و مدار ترانزیستور کننده خود را شامل ترانزیستور، خازن و مقاومت در نظر می گیریم و فرکانس قطع پایین را برای این مدار در نظر گرفته و خازنهای کوپلاژ و "bypass" را بطور تزیینی محاسبه می کنیم.

(۱-۱) خازن bypass در امیتر: The Emitter bypass Capacitor:

شکل (۱-۱-الف) یک ترانزیستور کننده یک طبقه را نشان می دهد، در اینجا خازنهای کوپلاژ حذف شده و خازن در امیتر را مورد بررسی قرار می دهیم؛ شکل (۱-۱-ب) مدل AC مدار که طبق روش انعکاس امپدانس، آنهای در بیس به امیتر انتقال داده شدند و شکل (۱-۱-ج) مدار ساده شده آنرا نمایش می دهد.



شکل (۱-۱)

با توجه به شکل (۱-۱-ج) داریم:

$$A_i = \frac{i_c}{i_i} \approx \frac{i_e}{i_i} = \left(\frac{R_b(1+h_{fe})}{R_b+h_{ie}} \right) \left(\frac{\frac{R_b+h_{ie}}{1+h_{fe}}}{\frac{R_b+h_{ie}}{1+h_{fe}} + \frac{1}{R_e} + C_e S} \right)$$

$$A_i \approx \left[\frac{R_b(1+h_{fe})}{R_b+h_{ie}} \right] \left(\frac{S + \frac{1}{R_e C_e}}{S + \frac{1}{[Re \parallel (\frac{R_b+h_{ie}}{1+h_{fe}})] C_e}} \right)$$

دفعه که ω خیلی بزرگ باشد
 A_i به سمت A_{im} که همان ضرب

تقویت در فرکانسهای میانی است میل می کند.

$$A_{im} = \left| \frac{i_c}{i_i} \right|_{\omega \rightarrow \infty} \approx \frac{(1+h_{fe})R_b}{R_b+h_{ie}}$$

دید می شود که A_i دلرایی یک منفر در

فرکانس $\omega_1 = \frac{1}{R_e C_e}$ و یک قطب در فرکانس $\omega_2 = \frac{1}{[Re \parallel (\frac{R_b+h_{ie}}{1+h_{fe}})] C_e}$ می باشد.

اگر بخواهیم که نامده این قطب دمنر از یکدیگر زیاد باشد یعنی $\omega_2 \gg \omega_1$ شود باید:

$$Re \gg \frac{R_b+h_{ie}}{1+h_{fe}} \quad (I)$$

با در نظر گرفتن شرط (I) داریم:

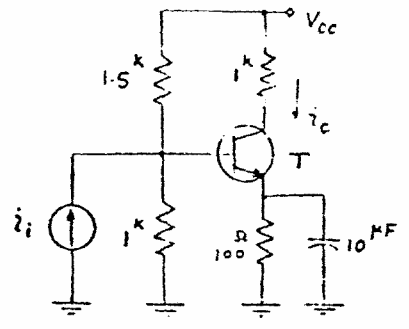
$$|A_i| = A_{im} \left| \frac{j\omega + \omega_1}{j\omega + \omega_2} \right| \approx \frac{A_{im}\omega}{\sqrt{\omega^4 + \omega_2^4}} \quad \omega > \omega_1$$

برای بدست آوردن فرکانس $f = f_L$ که در این فرکانس ضرب تقویت جریان 3dB کاهش میدادی کند داریم:

$$|A_i| = \frac{A_{im}}{\sqrt{2}} \approx A_{im} \left(\frac{\omega_L}{\sqrt{\omega_L^2 + \omega_2^2}} \right) \Rightarrow f_L = f_2$$

سبجه ی گیریم که خازن bypass در اینتریک فرکانس قطع پایین در

$f_L = \frac{1}{2\pi R'_e C_e}$ (که R'_e معادلت در سر C_e است) برمودی آرد.



شکل (۱-۲)

مثال
بازخوبه به شکل (۱-۲) مطلوبیت رسم

$|A_i| = \left| \frac{i_c}{i_i} \right|$
($h_{ie} = 1k\Omega$, $h_{fe} = 200$)

$R_b = 1k \parallel 1.5k = 0.6k\Omega$

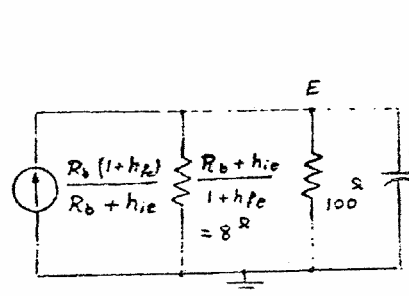
حل:

مطابق رابطه بدست آمده در درس:

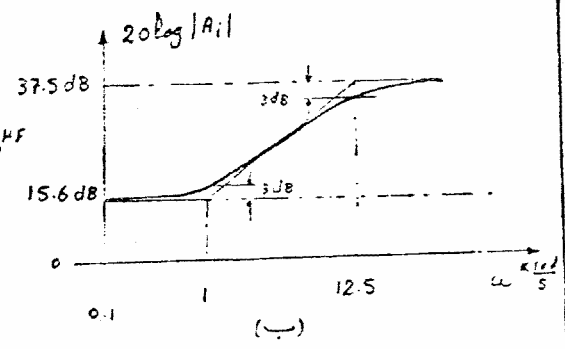
$A_i = \frac{i_e}{i_i} = \left[\frac{(1+200) \times 0.6}{1+0.6} \right] \left(\frac{j\omega + \frac{1}{100 \times 10^{-6}}}{j\omega + \frac{1}{100 \parallel \left(\frac{1+0.6}{201} \right)}} \right)$

$\Rightarrow A_i = 6 \left(\frac{1+j10^{-3}\omega}{1+j80 \times 10^{-6}\omega} \right)$

شکل (۱-۲-الف) مدار معادل AC در
شکل (۱-۲-ب) $|A_i|$ را نمایش می دهد.



(الف)



(ب)

شکل (۱-۳)

$f_L = \frac{12.5}{2\pi} = 2 kHz$

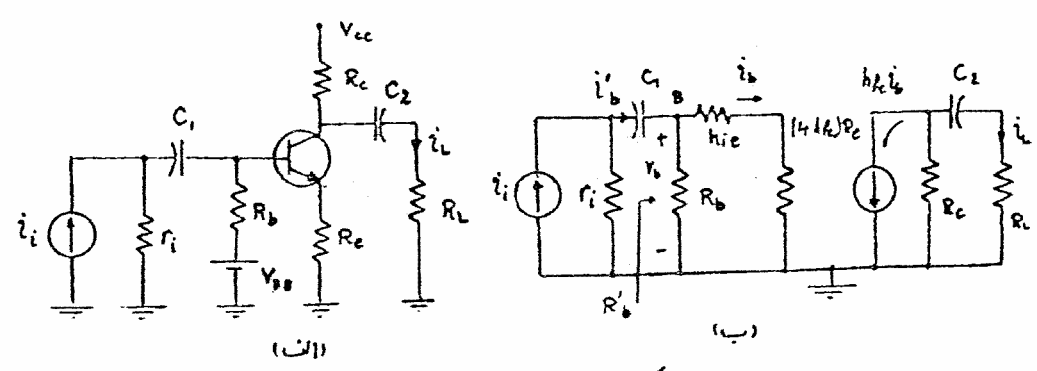
فرکانس قطع
پایین
چونکه $\omega_2 > 10\omega_1$ در نتیجه:

(۱-۲) خازن کوپلاژ در کلکتور د بیس :

The Base and Collector Coupling Capacitor:

حل در خازن کپی در ورودی و یکی در خروجی قرار می دهیم و اثر آنرا در فرکانسهای پایین بررسی می کنیم.

شکل (۱-۴ الف) مدار با در خازن کوپلاژ را نمایش می دهد، و شکل (۱-۴ ب) مدار معادل AC که ولتاژهای آمپتر به بیس انتقال یافته اند را نمایش می دهد.



شکل (۱-۴)

مطابق شکل (۱-۲):

$$R'_b = R_b \parallel [h_{ie} + (1+h_{fe})R_e]$$

$$A_i = \frac{i_L}{i_i} = \left(\frac{i_L}{i_b} \right) \left(\frac{i_b}{i'_b} \right) \left(\frac{i'_b}{i_i} \right) = -h_{fe} \left(\frac{R_c}{R_c + R_L + \frac{1}{sC_2}} \right) \left[\frac{R_b}{R_b + h_{ie} + (1+h_{fe})R_e} \right]$$

$$\times \left(\frac{r_i}{1 + R'_b + \frac{1}{C_1 s}} \right) \Rightarrow A_i \approx - \left(\frac{R_c}{R_c + R_L} \right) \left(\frac{r_i \parallel R'_b}{\frac{h_{ie}}{1+h_{fe}} + R_c} \right) \left[\frac{S}{S + \frac{1}{(r_i + R'_b)C_1}} \right]$$

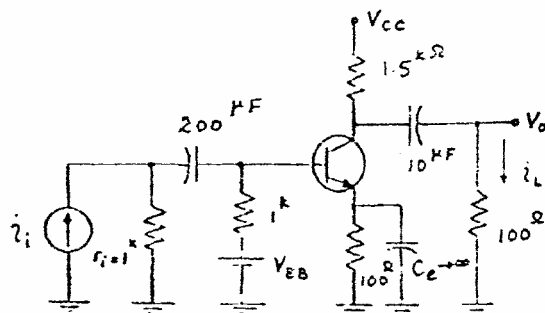
$$\times \left[\frac{S}{S + \frac{1}{(R_c + R_L)C_2}} \right] \quad (II)$$

از معادله (II) و شکل (۱-۴ ب) نتیجه گرفته می شود که در مدار ورودی و خروجی روی هم تأثیر ندارند و در اینجا ما دو قطب در فرکانسهای داریم.

$$\omega_1 = \frac{1}{R'_1 C_1}$$

$$\omega_2 = \frac{1}{R'_2 C_2}$$

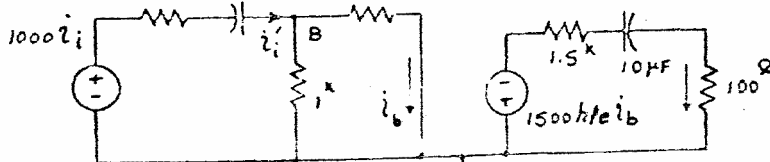
که R'_1 و R'_2 مدارهای معادل قرار گرفته در دو سر خازنهای C_1 و C_2 می باشند.



شکل (۱-۵)

مثال) مطلوبست رسم $|A_i|$ برای تقویت کننده شکل (۱-۵) ($h_{ie} = 1k\Omega$, $h_{fe} = 100$)

حل: ابتدا مدار معادل AC را برای ترکانهای پایین بدست می آوریم شکل (۱-۶).

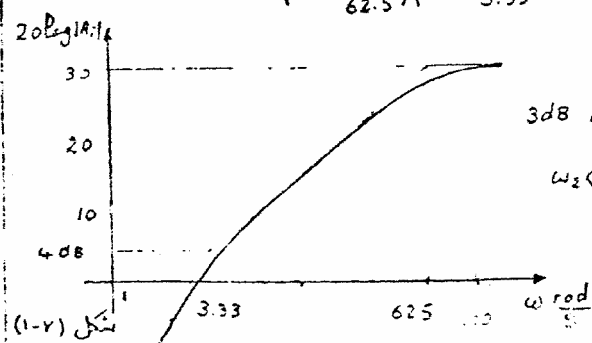


شکل (۱-۶)

$$A_i = \frac{i_L}{i_i} = \left(\frac{i_L}{i_b} \right) \left(\frac{i_b}{i_i} \right) = \left(\frac{-1500 h_{fe}}{1600 + 1/j\omega 10^{-5}} \right) \left[\frac{1}{2} \right] \left[\frac{1000}{1500 + 1/j\omega 2 \times 10^{-4}} \right]$$

$$\Rightarrow A_i = (-75 \times 10^6) \frac{(j\omega 10^{-5})(j\omega 2 \times 10^{-4})}{(1 + j\frac{\omega}{62.5})(1 + j\frac{\omega}{3.33})} \Rightarrow \omega_1 = 62.5 \quad \omega_2 = 3.33$$

شکل (۱-۷) اندازه A_i را بر حسب ترکانی نشان می دهد.

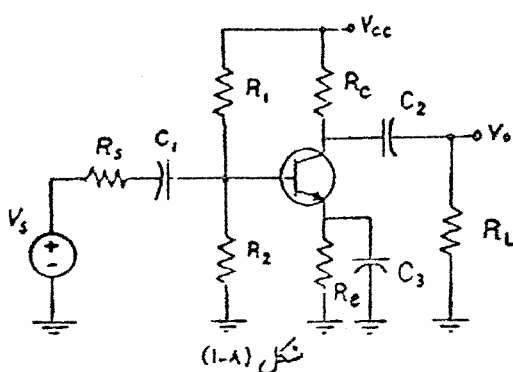


شکل (۱-۷)

در اینجا دیگر کاهش ضرب تقویت به اندازه 3dB در 62.5 نمی باشد ولی چونکه $\omega_2 \ll \omega_1$ است. $\omega = 62.5$ تقویت خوبی برای ترکان قطع پایین می باشد.

۱-۳) محاسبه تقریبی خازنهای کوپلاز و bypass

در قسمتهای قبلی دیدیم که هر خازن بطور جداگانه تشکیل یک قطب در تابع شبکه (system function) می دهد و اگر سعی شود که این قطبها از هم دور واقع شوند فرکانس قطع 3dB را می توان با تقریب خوبی به یکی از آنها نسبت داد و فرکانس های قطع بقیه خازنهارا خیلی کمتر از آن فرکانس در نظر گرفت.



شکل (۱-۸) یک مدار C.E. معمولی را نشان می دهد. ابتدا فرض می کنیم f_{3dB} داده شده باشد پس:

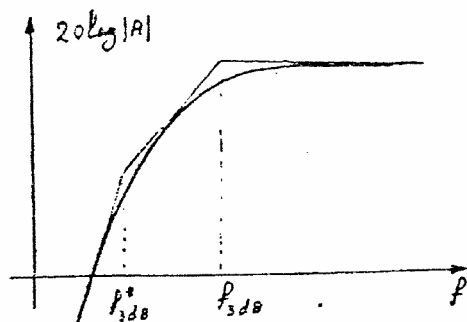
$$f_{3dB} = \frac{1}{2\pi RC}$$

که در آن

R معادلت معادل فرارگرفته در در سر C است. (خازنی است که فرکانس قطع پایین به آن نسبت داده می شود) دیده می شود که هر چه R کوچکتر باشد خازن C باید بزرگتر شود، بدلیل اینکه ما می خواهیم قطبهای تابع شبکه از هم دور باشند پس باید خازنهای C_1 و C_2 و C_3 را بگونه ای محاسبه کنیم که فرکانس های قطع آنها با یکدیگر مختلف باشند. از نظر اقتصادی بهترین است که f_{3dB} داده شده را به خازنی که معادلت معادل

دیده شده از در سر آن کمترین است اختصاص دهیم. می توان دید که اغلب خازن در امپدانس کمترین مقدار معادلت معادل در در سر آن فرارگرفته است در نتیجه f_{3dB} را به خازن در امپدانس کمین می دهیم و $f_{3dB}^* = \frac{1}{10} f_{3dB}$ را به خازنهای C_1 و C_2 اختصاص می دهیم [شکل ۱-۹].

در نتیجه موقع محاسبه معادلت معادل در سر امپدانس، خازنهای C_1 و C_2 اتصال کوتاه می باشند و در موقع محاسبه خازنهای C_1 و C_2 خازن C_3 اتصال باز می باشد.



شکل (۱-۹)

اگر R'_1 ، R'_2 و R'_3 معادلهای
معادل در سری خازنهای C_1 ، C_2 و C_3
باشند، داریم:

$$R'_1 = R_s + R_1 \parallel R_2 \parallel [h_{ie} + (1+\beta)R_e]$$

$$R'_2 = R_L + R_c$$

$$R'_3 = R_e \parallel \left(\frac{h_{ie} + R_s \parallel R_1 \parallel R_2}{1+\beta} \right)$$

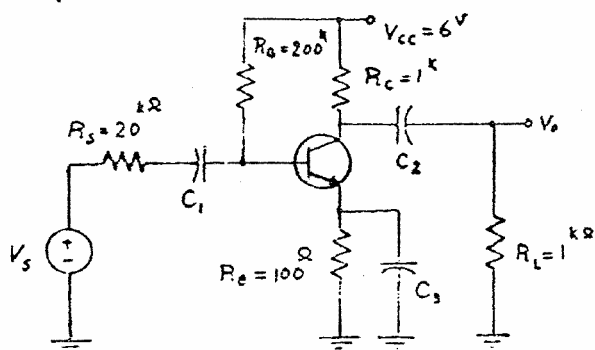
$$C_1 = \frac{1}{2\pi f_{3dB}^* R'_1}$$

$$C_2 = \frac{1}{2\pi f_{3dB}^* R'_2}$$

$$C_3 = \frac{1}{2\pi f_{3dB}^* R'_3}$$

روش پیشنهادی روشی است کاملاً عملی که با تقریب بسیار خوبی خازنهای مورد نظر را می توان
محاسبه کرد. این روش را می توان در مورد تقویت کننده های مبتنی بر FET نیز به کار برد.

مثال ۱۱) برای تقویت کننده شکل (۱-۱۰) خازنهای C_1 ، C_2 و C_3 را چنان
نویسید که فرکانس قطع پایین از ۱۰ Hz کمتر باشد. ($\beta = 200$ ، $V_{BE} = 0.7$).



شکل (۱-۱۰)

حل: ابتدا نقطه کار را محاسبه
می نمایم:

$$I_C = \frac{6 - 0.7}{0.1 + \frac{200}{1+\beta}} = 4.8 \text{ mA}$$

$$h_{ie} = \beta \frac{25 \text{ mV}}{I_C} = 200 \frac{25 \text{ mV}}{4.8 \text{ mA}} = 1.04 \text{ k}\Omega$$

$$R'_1 = R_s + R_B \parallel (h_{ie} + (1+\beta)R_E) = 20 \text{ k}\Omega + 200 \text{ k}\Omega \parallel [1.04 \text{ k}\Omega + 201 \times 0.1] = 39 \text{ k}\Omega$$

$$R'_2 = R_L + R_C = 1 + 1 = 2 \text{ k}\Omega$$

$$R'_3 = R_E \parallel \left(\frac{h_{ie} + R_s \parallel R_B}{1 + \beta} \right) = 0.1 \parallel \left(\frac{1.04 + 20 \parallel 200}{201} \right) = 49 \Omega$$

اگر f_{3dB} را به C_3 اختصاص دهیم.

$$C_3 = \frac{1}{2\pi f_3 R'_3} = \frac{1}{2\pi \times 10 \times 49} = 325 \mu F \Rightarrow \boxed{C_3 = 330 \mu F} \quad \text{استاندارد}$$

$$f_{3dB}^* = \frac{1}{10} f_{3dB} = 1 \text{ Hz} \quad C_2 = \frac{1}{2\pi f_{3dB}^* R'_2} = \frac{1}{2\pi \times 1 \times 2000} = 80 \mu F$$

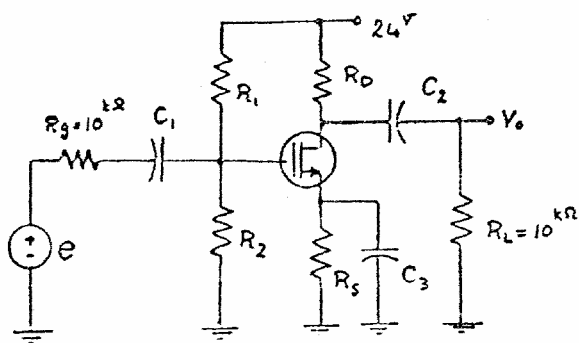
$$\Rightarrow \boxed{C_2 = 82 \mu F}$$

$$C_1 = \frac{1}{2\pi f_{3dB}^* R'_1} = \frac{1}{2\pi \times 1 \times 39000} = 4.1 \mu F \Rightarrow \boxed{C_1 = 4.7 \mu F}$$

تذکره: خازنهای انتخاب شده استاندارد نباشند.

مثال ۲) تقویت کننده شکل (۱-۱۱) را در نظر بگیرید. متادیر بار استرایی MOSFET

$$V_T = -1.4 \text{ V} \quad I_{DSS} = 4 \text{ mA} \quad r_{ds} = 20 \text{ k}\Omega$$



الف. معادلات برای R_D , R_1 , R_2 و R_3 را چنان تعیین کنید که:

۱- نقطه کار ترانزیستور

($V_{DS} = 4 \text{ V}$, $I_D = 5 \text{ mA}$) باشد.

۲- فریب تقویت دهنده

شکل (۱-۱۱)

فرکانسهای متوسط $A_v = \frac{V_o}{V_e} = -10$ باشد.

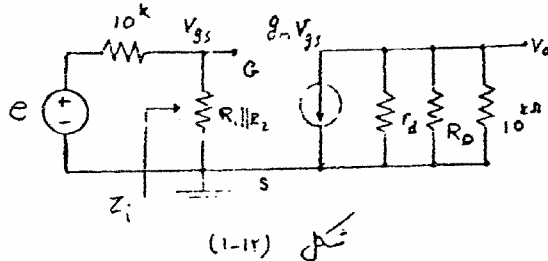
ب- خازنهای C_1 , C_2 و C_3 را چنان تعیین کنید که فرکانس قطع پایینتر از فریب تقویت کننده

کنترل از 5 kHz شود.

حل: انت: $I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_T}\right)^2 \Rightarrow 5 = 4 \left(1 - \frac{V_{GS}}{-1.4}\right)^2 \Rightarrow V_{GS} = 0.16V$

$g_m = \frac{2}{|V_T|} \sqrt{I_D I_{DSS}} = \frac{2}{1.4} \sqrt{5 \times 4} = 6.4 \text{ mS}$

حال اگر مدل دینامیکی را برای مدار
شکل (۱-۱۱) رسم کنیم، شکل
(۱-۱۲) بدست می آید



- بازخورد غریب نزدیک :

$Z_i = R_1 \parallel R_2 \approx 1 \text{ M}\Omega$ $\frac{v_{gs}}{v_i} \approx \frac{Z_i}{Z_i + 10^4} \approx 1 \Rightarrow A_v = \frac{v_o}{v_{gs}}$

$A_v = -g_m (r_d \parallel R_D \parallel R_L) \Rightarrow -10 = -6.4 \times (20^k \parallel R_D \parallel 10^k)$

$\Rightarrow R_D = 2^k \Omega$ از KVL در حلقه خروجی: $V_{DD} = V_{DS} + (R_S + R_D) I_D$

$\Rightarrow 24 = 4 + (R_S + 2^k) \times 5^{-A} \Rightarrow R_S = 2^k \Omega$

از KVL در حلقه ورودی:

$V_G = R_S I_D + V_{GS} = 2 \times 5 + 0.16 = 10.16$

$V_G = \frac{R_2}{R_1 + R_2} V_{DD} \Rightarrow 10.16 = \frac{R_2}{R_1 + R_2} 24$, $R_1 \parallel R_2 \approx 1 \text{ M}\Omega$

$\Rightarrow \begin{cases} R_1 = 2.36 \text{ M}\Omega \\ R_2 = 1.73 \text{ M}\Omega \end{cases}$

ب: برای محاسبه خازنهای C_1 ، C_2 و C_3 به ترتیب داریم:
 $f_{3dB}^* = 0.1 f_{3dB}$ را به جای f_{3dB} در محاسبات دهیم در این صورت با توجه به
 روش انعکاس امپدانس در FET داریم:

$$R'_1 = R_g + R_1 \parallel R_2 = 10^k + 1^M \approx 1^M \Omega$$

$$R'_2 = R_L + R_D \parallel (r_d + (1+\mu)R_S) = 10^k + 2^k \parallel (20^k + (1+6.4 \times 20)2^k) = 11.8^k \Omega$$

$$R'_3 = R_S \parallel \left(\frac{r_d + R_D \parallel R_L}{1+\mu} \right) = 2^k \parallel \left(\frac{2 + 20 \parallel 10}{1 + 6.4 \times 20} \right) = 50^{\Omega}$$

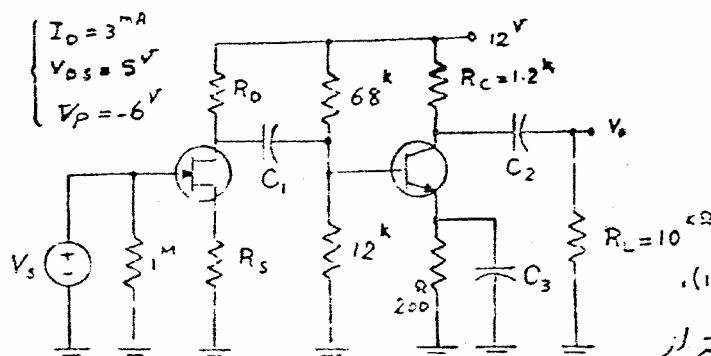
بدین ترتیب خازنهای C_1 ، C_2 و C_3 بدست می آیند.

$$C_1 = \frac{1}{2\pi f_{3dB}^* R'_1} = \frac{1}{2\pi \times 0.5 \times 10^6} = 0.32 \mu F \Rightarrow C_1 = 330 nF$$

$$C_2 = \frac{1}{2\pi f_{3dB}^* R'_2} = \frac{1}{2\pi \times 0.5 \times 11.8 \times 10^3} = 27 \mu F \Rightarrow C_2 = 27 \mu F$$

$$C_3 = \frac{1}{2\pi f_{3dB}^* R'_3} = \frac{1}{2\pi \times 0.5 \times 50} = 200 \mu F \Rightarrow C_3 = 220 \mu F$$

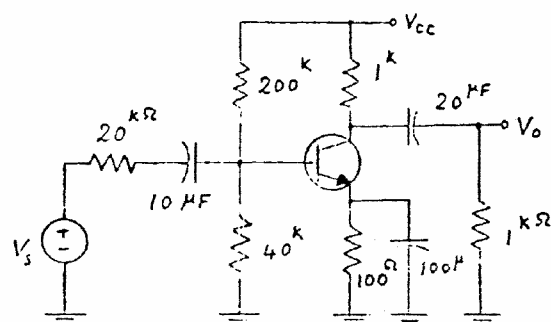
تصویرین:



شکل (۱-۱۳)

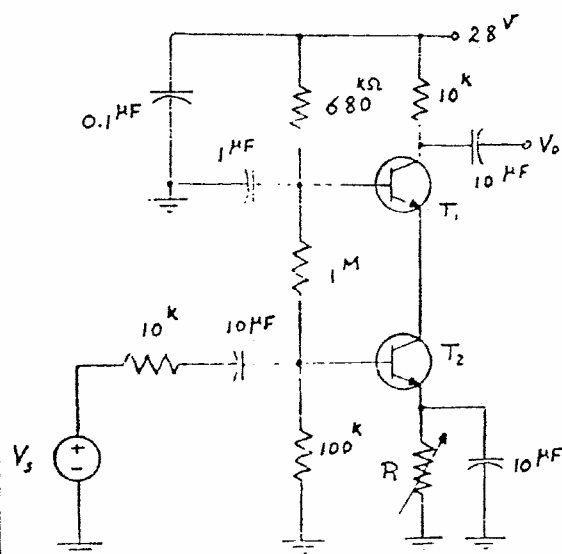
$(r_d = 50^k, I_{DSS} = 5^mA, \beta = 50)$ نشود. 10^H

۱. مطلوبت محاسبه
 خازنهای کوپلر و
 bypass در مدار شکل (۱-۱۳).
 برای آنکه فرکانس قطع پایین تر باشد.



شکل (۱-۱۴)

۲- مطلوبست رسم $1A_v$ و محاسبه
فرکانس قطع پایین برای
تئویت کننده شکل (۱-۱۴).
($h_{ie}=1\text{ k}$, $h_{fe}=200$)

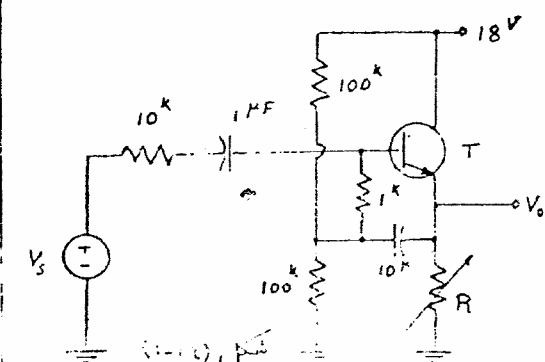


شکل (۱-۱۵)

۳- تئویت کننده شکل (۱-۱۵) را
در نظر بگیرید.

الف: مقادیر R را طوری
بدست آورید که جریان کلکتور ترانزیستورها
برابر 0.1 mA شود.

ب: $1A_v$ را رسم کرده و فرکانس
قطع پایین را محاسبه نمایید.
($h_{fe}=250$)



شکل (۱-۱۶)

۴- تئویت کننده شکل (۱-۱۶) را
در نظر بگیرید.

الف: مقادیر R را برای $I_C=1\text{ mA}$
تعیین نمایید.

ب: فرکانس قطع پایین را
محاسبه کنید.

فرکانسهای میانی $\equiv \equiv \equiv$ Mid Frequency Range $\equiv \equiv \equiv$

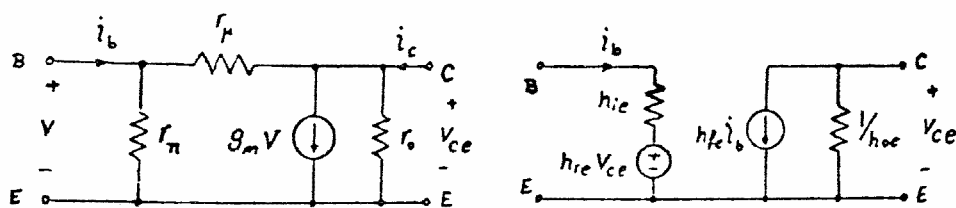
در فرکانسهای میانی همانطور که گفته شد تمام خازنهای bypass، دکوپلاژ، اتصال کوتاه و خازنهای داخلی ترانزیستور اتصال باز در نظر گرفته می شود. تمامی محاسبات در حل مسائلی که قبلاً داشتیم در فرکانسهای میانی بوده است. لذا دانشجویان آشنایی کامل با این آنالیز داشته و دیگر بخشی در این مورد لازم نیست.

تا حال در فرکانسهای پایین و میانی مدل هیبرید را برای آنالیز سیگنالهای کوچک بکار می بردیم حال بایستی دیگر از مدلهای «small signal» که مدل π (PI) نامیده می شود آشنایی شویم.

مدل π ترانزیستور در فرکانسهای میانی و پایین:

The hybrid- π equivalent circuit in low and mid frequency:

شکل (۲-۱-الف) مدل π و شکل (۲-۱-ب) مدل هیبرید یک ترانزیستور را نشان می دهد.



(الف)

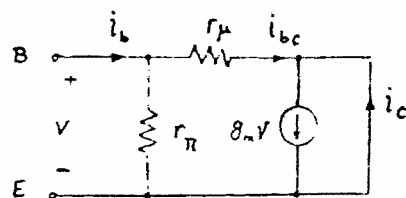
(ب)

شکل (۲-۱)

$$\begin{cases} V_{be} = h_{ie} i_b + h_{re} V_{ce} \\ i_c = h_{fe} i_b + h_{oe} V_{ce} \end{cases}$$

حال پارامترهای مدل π را برپایه تعاریف مدل H بدست می آوریم.

$$h_{ie} = \left. \frac{V_{be}}{i_b} \right|_{V_{ce}=0} = r_{\pi} \parallel r_{\mu} = \frac{r_{\pi} r_{\mu}}{r_{\pi} + r_{\mu}} \quad h_{re} = \left. \frac{V_{be}}{V_{ce}} \right|_{i_b=0} = \frac{r_{\pi}}{r_{\pi} + r_{\mu}}$$



شکل (۲-۲)

شکل (۲-۲) مدل دینایی، رفتی که $V_{ce}=0$ را نشان می دهد.

$$i_c = g_m V - i_{bc} \quad (I)$$

$$i_{bc} = \frac{V}{r_{\mu}} \quad (II) \quad i_b = \frac{V}{r_{\pi}} + i_{bc} \quad (III) \quad h_{fe} = \left. \frac{i_c}{i_b} \right|_{V_{ce}=0}$$

$$(I), (II), (III) \Rightarrow h_{fe} = \frac{g_m V - \frac{V}{r_{\mu}}}{\frac{V}{r_{\pi}} + \frac{V}{r_{\mu}}} = \frac{r_{\pi} (r_{\mu} g_m - 1)}{r_{\mu} + r_{\pi}}$$

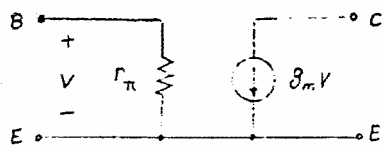
$$h_{oe} = \left. \frac{i_c}{V_{ce}} \right|_{i_b=0} \quad i_c = \frac{V_{ce}}{r_o} + g_m V + \frac{V_{ce}}{r_{\pi} + r_{\mu}} \quad V = \frac{r_{\pi}}{r_{\pi} + r_{\mu}} V_{ce}$$

$$\Rightarrow h_{oe} = \frac{r_{\pi} + r_{\mu} + r_o + g_m r_{\pi} r_o}{r_o (r_{\pi} + r_{\mu})}$$

در عمل سعی می شود که در موقع ساخت ترانزیستور r_{μ} خیلی بزرگ شود در

اینصورت : $\left\{ \begin{array}{l} h_{ie} = r_{\pi}, h_{re} = 0 \\ h_{fe} = r_{\pi} g_m, h_{oe} = \frac{1}{r_o} \end{array} \right. \Rightarrow r_{\mu} \rightarrow \infty \Rightarrow \left\{ \begin{array}{l} V_{be} = r_{\pi} i_b \\ i_c = r_{\pi} g_m i_b + \frac{1}{r_o} V_{ce} \end{array} \right.$

$$r_{\pi} = h_{ie} = h_{fe} \frac{25^{mV}}{I_c} \Rightarrow g_m = \frac{I_c}{25^{mV}} \Rightarrow g_m = 40 I_c$$



شکل (۲-۳)

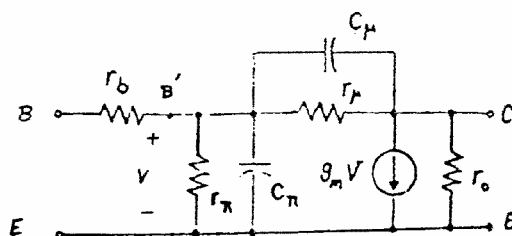
در بعضی از مواقع از r_o نیز صرف نظر می شود و مدار بصورت شکل (۲-۳) ساده می شود.

۳. فرکانسهای بالا $\text{High Frequency Range}$

دیدیم که در فرکانسهای پایین خازنهای کوپلار و bypass رفتار مدار تقویت کننده را تعیین می کرد. ولی در فرکانسهای بالا محدودیت فرکانس را خازنهای داخلی ترانزیستور تعیین می کنند در اینجا ما ابتدا مدل ترانزیستور در این فرکانسها را گستره و سپس به آرایشهای مختلف ترانزیستور در این فرکانسهای پردازیم.

(۳-۱) مدل ترانزیستورهای BJT و FET در فرکانسهای بالا :

شکل (۳-۱) مدل π ترانزیستور در فرکانسهای بالا را نشان می دهد.



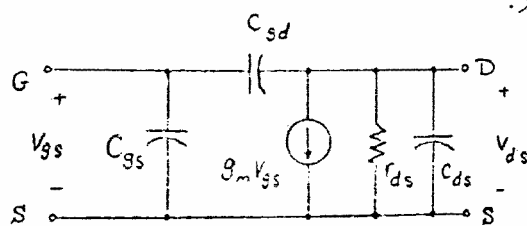
شکل (۳-۱)

که C_π خازن بین بیس و امیتر
و C_μ خازن بین کلکتور و بیس
هستند.

معمولاً $C_\mu \ll C_\pi$ که

C_μ در حدود چندین پیکو فاراد و C_π
در حدود چند صد پیکو فاراد می باشد.

r_b مقاومت کوچکی است که در فرکانسهای خیلی بالا که C_π بصورت اتصال کوتاه عمل می کند مقاومت ورودی را تعیین می کند. در ضمن در اغلب مواقع بهت کوچک بودن r_b از آن صرف نظر می شود.



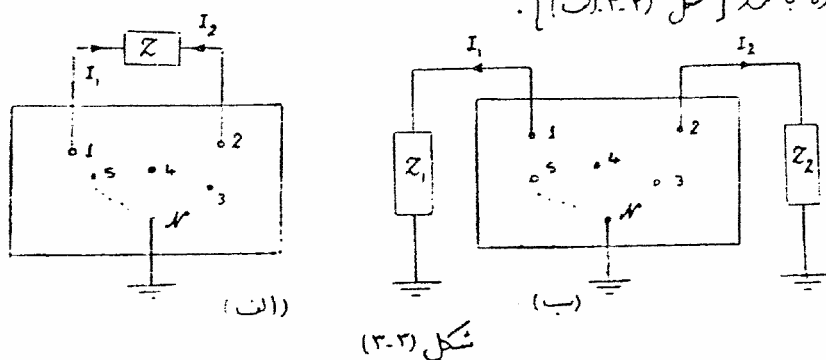
شکل (۳-۲)

شکل (۳-۲) مدل FET را در
فرکانسهای بالا نمایش می دهد.

که C_{gs} خازن بین گیت و سورس و C_{gd} خازن بین گیت و درین و C_{ds} خازن بین درین و سورس می باشند.
 بدلیل اینکه امپدانس ورودی FET شامل قسمت معادمتی نمی باشد در فرکانسهای بالا خازن معادل ورودی FET اهمیت فراوانی در فریب نتویت دارد. در مورد FET در فرکانسهای بالا بیشتر از این بحث نمی کنیم و غایب نتایج مشابه ترانزیستورهای معمولی بدست می آید.

قضیه میلر: (۳-۲) Miller's Theorem:

هرگاه یک شبکه دارای n گره باشد، اگر یکی از این گره ها بعنوان مرجع (زمین) در نظر گرفته شود و بقیه در گره شلای (۱)، (۲) امپدانس Z وصل شده باشد [شکل (۳-۲) (ب)].



ی توان بجای Z در امپدانس Z_1 ، Z_2 را از نقاط (۱)، (۲) به زمین وصل کرد [شکل (۳-۲) (ب)] و تقییری در مدار رخ ندهد، در صورتیکه

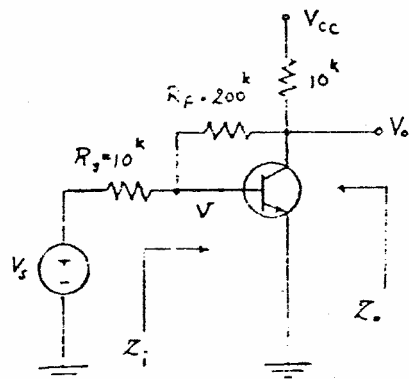
$$k = \frac{V_2}{V_1} \quad , \quad Z_1 = \frac{Z}{1-k} \quad , \quad Z_2 = \frac{kZ}{k-1} \quad \text{باشد.}$$

اثبات:

$$Z_1 = \frac{V_1}{I_1} = \frac{V_1}{\frac{V_1 - V_2}{Z}} = \frac{Z}{1 - \frac{V_2}{V_1}} \Rightarrow \boxed{Z_1 = \frac{Z}{1-k}}$$

$$Z_2 = \frac{V_2}{I_2} = \frac{V_2}{\frac{V_2 - V_1}{Z}} = \frac{Z}{1 - 1/k} \Rightarrow \boxed{Z_2 = \frac{kZ}{k-1}}$$

نوجه ۱ در این روش مقدار تزییس k را باید داشته باشیم.



شکل (۳-۴)

مثال در تزییت کنند. شکل (۳-۴)،

مطوبت Z_i ، Z_o ، A_v
 $(r_{\pi} = 1.1 \text{ k}\Omega, g_m = 50 \text{ mS})$

حل: اگر بخواهیم از روش مستقیم استفاده را حل
 نایم، محاسبات آن کمی پیچیده می باشد. در نتیجه از
 قضیه میلر استفاده می کنیم

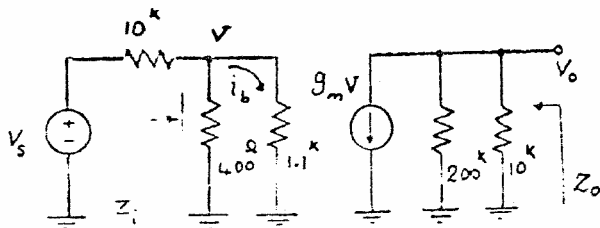
اگر ابتدا از مقاومت $R_F = 200 \text{ k}\Omega$ در خروجی صرظر کنیم

$$k = \frac{V_o}{V} \approx -g_m R_C \quad k \approx -50 \times 10 = -500 \Rightarrow Z_i = \frac{R_F}{1 - k} = \frac{200 \text{ k}}{1 - (-500)} \approx 400 \Omega$$

$$Z_2 = \frac{kZ}{k-1} = 200 \text{ k}\Omega$$

شکل (۳-۵) مدار معادل ساده شده.

نوسا قضیه میلر را نشان می دهد.



شکل (۳-۵)

$$Z_i = 400 \Omega \parallel 1.1 \text{ k} = 293.3 \Omega$$

$$Z_o = 200 \text{ k} \parallel 10 \text{ k} = 9.52 \text{ k}\Omega$$

$$A_v = \frac{v_o}{v_s} = \frac{v_o}{V} \frac{V}{v_s} = -g_m (200 \parallel 10) \frac{Z_i}{Z_i + 10} = -50 \times 9.52 \times \frac{293.3}{293.3 + 10} = -13.56$$

حال اگر در باره مقدار k را بدست آوریم

$$k = -g_m (200 \parallel R_c) = -476.2$$

دید می شود که $k \approx -500$ تقریب خوبی بوده است.

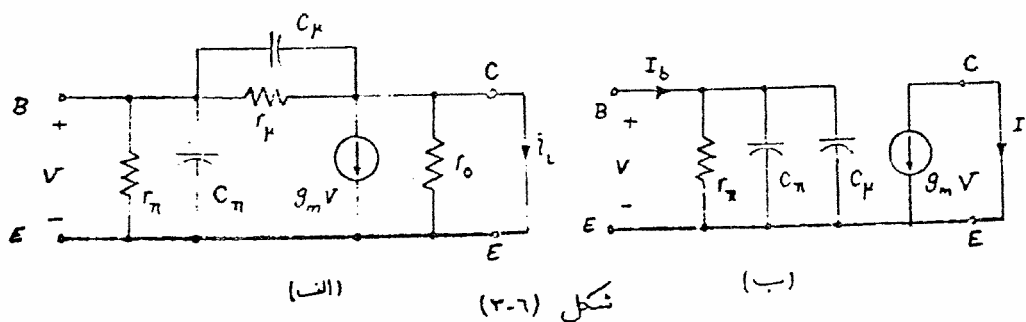
۳-۳) آرایشهای مختلف ترانزیستور در فرکانسهای بالا :

الف: آرایش امیتر مشترک: The Common Emitter Configuration:

این آرایش را در فرکانسهای پایین بررسی کردیم حال به خواص این آرایش در فرکانسهای بالایی پردازیم:

- ضریب تقویت جریان اتصال کوتاه در C.E.

برای آنالیز فرکانسی ابتدا یک مدار تقویت کننده C.E. در نظر گرفته که کلاً در - امیتر اتصال کوتاه ($R_L = 0$) باشد. مدل دینامیکی این مدار در شکل (۳-۶-الف) نشان داده شده است.



اگر r_μ را به خاطر بزرگ بودن آن در نظر نگیریم و از جریان C_μ در مقابل $g_m v$ صرف نظر کنیم شکل تقریبی (۳-۶-ب) بدست می آید که I_b ، I_L دامنه جریانهای سینوسی می باشند.

$$V = I_b \left[r_{\pi} \parallel (C_{\pi} + C_{\mu})^* \right] = \frac{\frac{r_{\pi}}{j\omega(C_{\pi} + C_{\mu})} I_b}{r_{\pi} + \frac{1}{j\omega(C_{\pi} + C_{\mu})}} \Rightarrow V = \frac{r_{\pi}}{1 + j\omega(C_{\pi} + C_{\mu})r_{\pi}} I_b$$

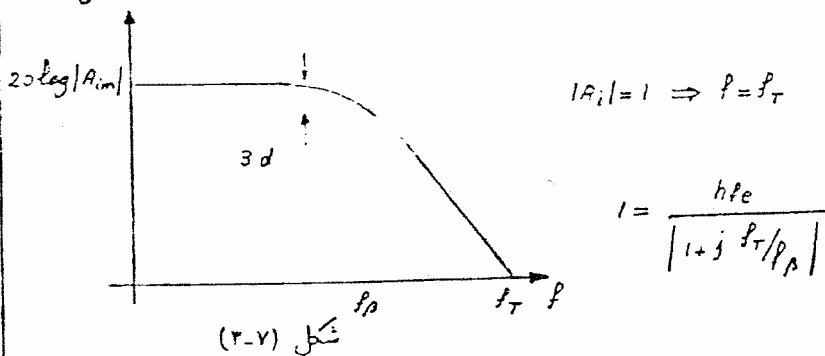
$$A_i = \frac{I_L}{I_b} = \frac{-g_m V}{I_b} = \frac{-g_m r_{\pi}}{1 + j\omega(C_{\pi} + C_{\mu})r_{\pi}} = \frac{-h_{fe}}{1 + j f/f_{\beta}} \Rightarrow \boxed{f_{\beta} = \frac{1}{2\pi(C_{\pi} + C_{\mu})r_{\pi}}}$$

فرکانس قطع 3dB مدار اتصال کوتاه C.E. را f_{β} می نامند.

(Cut of frequency)

و فرکانسی که در آن ضرب تقویت جریان اتصال کوتاه مدار C.E. برابر واحد شود را فرکانس f_T می نامند. [شکل (۲-۷)]

در نتیجه:



شکل (۲-۷)

$$\Rightarrow \left| 1 + j \frac{f_T}{f_{\beta}} \right| = h_{fe} \quad h_{fe} \gg 1 \Rightarrow \frac{f_T}{f_{\beta}} \approx h_{fe} \Rightarrow \boxed{f_T = h_{fe} f_{\beta}}$$

به f_T حاصلضرب ضرب تقویت جریان اتصال کوتاه در پهنای باند می گویند.

(Short circuit current-gain-bandwidth product)

با فرض $C_{\mu} \ll C_{\pi}$:

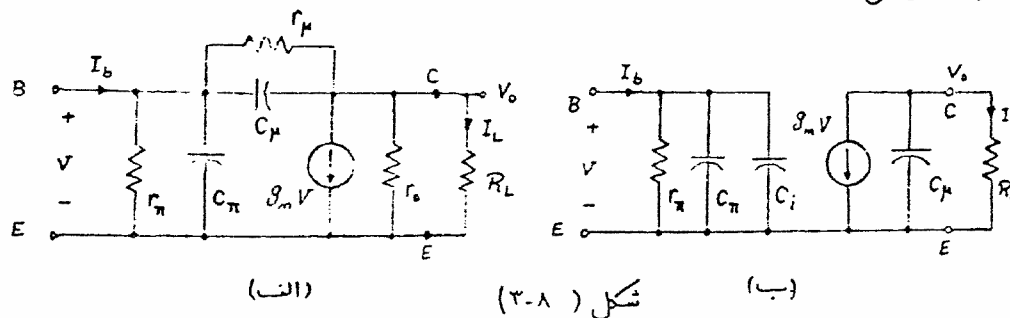
$$f_T = h_{fe} f_{\beta} = \frac{h_{fe}}{2\pi(C_{\pi} + C_{\mu})r_{\pi}} = \frac{g_m r_{\pi}}{2\pi(C_{\pi} + C_{\mu})r_{\pi}} \approx \frac{g_m}{2\pi C_{\pi}}$$

پس با داشتن f_T می توان C_{π} را محاسبه کرد.

توجه: منظور ما از C_{π} همان $(C_{\pi} + C_{\mu})$ می باشد.

- ضریب تقویت جریان با بار اهمی:

شکل (۳-۸-الف) مدار معادل فرکانس بالا یک تقویت کننده C.E. با بار R_L را نشان می دهد.



از r_o ، r_π ، C_μ بخاطر بزرگ بودنشان صرف نظر می کنیم. زاکر قضیه میلر برای خازن C_μ استفاده می کنیم:

$$k = \frac{V_o}{V} \approx \frac{-g_m V R_L}{V} = -g_m R_L$$

$$Z_i = \frac{Z}{1-k} = \frac{\frac{1}{j\omega C_\mu}}{1+g_m R_L} = \frac{1}{j\omega (1+g_m R_L) C_\mu} \Rightarrow \boxed{C_i = (1+g_m R_L) C_\mu}$$

$$Z_o = \frac{kZ}{k-1} = \frac{\frac{g_m R_L}{j\omega C_\mu}}{g_m R_L + 1} \Rightarrow \boxed{C_o = \frac{1+g_m R_L}{g_m R_L} C_\mu}$$

اگر $g_m R_L \gg 1$ آنگاه: $\boxed{C_o \approx C_\mu}$

شکل (۳-۸-ب) مدل دینامیکی ساده شده توسط قضیه میلر را نشان می دهد. چونکه ثابت زمانی که توسط C_μ در خروجی بوجود می آید $\tau_o = R_L C_\mu$ خیلی کوچک است، معمولاً می توان از آن در مقابل ثابت زمانی ورودی (τ_i) صرف نظر کرد. در اینصورت خواهیم داشت:

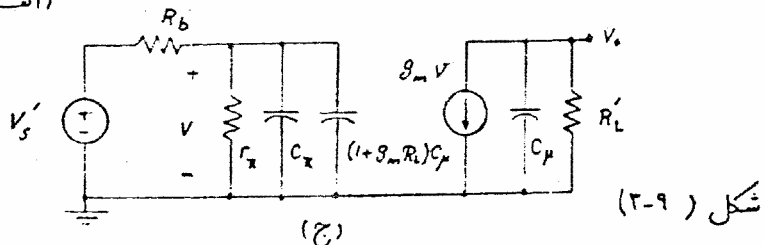
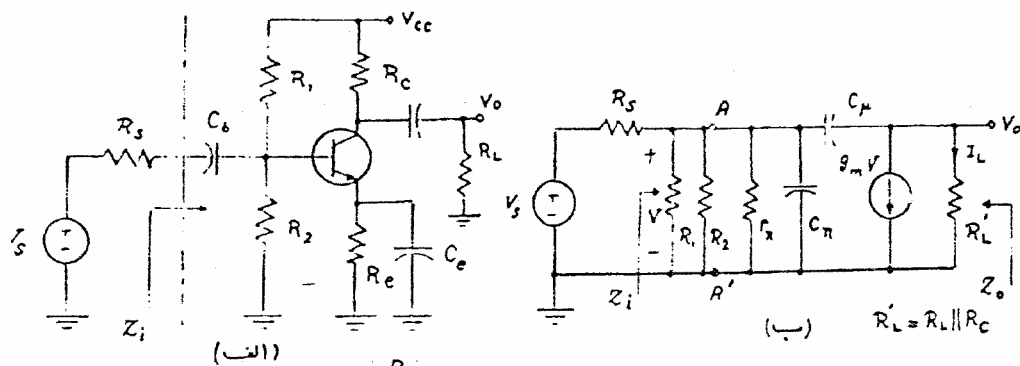
$$V = I_b \left\{ r_\pi \parallel [C_\pi + (1+g_m R_L) C_\mu] \right\}, \quad A_i = \frac{I_L}{I_b} = \frac{-g_m V}{I_b} = \frac{-hfe}{1+j\omega r_\pi [C_\pi + C_\mu (1+g_m R_L)]}$$

$$A_i = \frac{-hfe}{1 + j f/f_H} \Rightarrow \boxed{f_H = \frac{1}{2\pi r_n [C_n + (1 + g_m R_L) C_\mu]}} \Rightarrow f_H < f_\beta$$

که f_H فرکانس قطع 3dB برای این مدار می باشد.

- آنالیز یک مدار کامل C.E. :

شکل (۳-۹-الف) مدار یک تقویت کننده C.E. را نشان می دهد.



اگر از مدار معادل تونین AA' بگذاریم:

$$R_b = R_1 \parallel R_2 \parallel R_s \quad V_s' = \frac{R_1 \parallel R_2}{R_1 \parallel R_2 + R_s} V_s$$

شکل (۳-۹-ب) مدل ریاضیکی در فرکانس بالا و شکل (۳-۹-ج) مدل ساده شده مدار را نشان می دهد. با توجه به شکل (۳-۹-ب) داریم:

- امپدانس ورودی:

$$Z_i = (R_1 \parallel R_2 \parallel r_n) \parallel [C_n + (1 + g_m R_L') C_\mu]$$

- امپدانس خروجی:

$$Z_o = R_L' \parallel C_\mu$$

- ضریب تقویت ولتاژ:

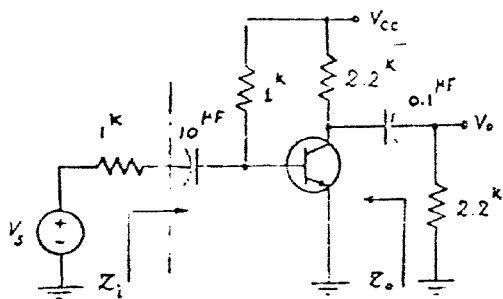
بازجه به شکل (۹-۳-ج)، اگر از اثر خازن C_μ در خروجی صرف نظر کنیم:

$$V = \frac{\frac{r_\pi}{r_\pi + R_b} \rightarrow \text{تقسیم دشار در فرکانس صفر}}{1 + j\omega (R_b \parallel r_\pi) [C_\pi + C_\mu (1 + g_m R'_L)]} V_s$$

ثابت زمانی ورودی مدار

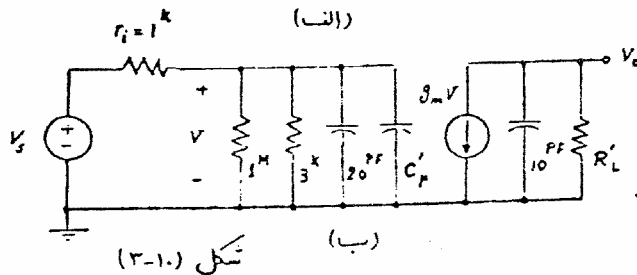
$$A_V = \frac{V_o}{V_s} = \frac{-g_m R'_L V}{V_s} = \frac{-g_m R'_L V}{V_s} \times \frac{V_s}{V_s} = \frac{R_1 \parallel R_2}{R_1 \parallel R_2 + R_s} \times \frac{-g_m \frac{r_\pi}{r_\pi + R_b} R'_L}{1 + j\omega (R_b \parallel r_\pi) [C_\pi + C_\mu (1 + g_m R'_L)]}$$

$$\Rightarrow A_V = \frac{A_{V_o}}{1 + j f / f_H} \Rightarrow f_H = \frac{1}{2\pi (r_\pi \parallel R_b) [C_\pi + C_\mu (1 + g_m R'_L)]}$$



مثال: مطلوبست فرکانس قطع بالا و Z_i ، A_V ، Z_o برای مدار تقویت کننده شکل (۳-۱۰-ب)

$$(r_\pi = 3 \text{ k}\Omega, C_\mu = 10 \text{ pF}, C_\pi = 20 \text{ pF}, \beta = 300)$$



حل: شکل (۳-۱۰-ب) مدار معادل دینامیکی تقویت کننده را در فرکانسهای بالا نمایش می دهد.

$$g_m = \frac{\beta}{r_\pi} = \frac{300}{3} = 100 \text{ mS} \quad R'_L = 2.2 \parallel 2.2 = 1.1 \text{ k}\Omega$$

$$C'_\mu = C_\mu (1 + g_m R'_L) = 10 \text{ pF} (1 + 100 \times 1.1) = 1.11 \text{ nF}$$

$$Z_i = (1 \text{ M} \parallel 3 \text{ k}) \parallel (20 \text{ pF} + 1.11 \text{ nF}) = \frac{3 \times 10^3 \times \frac{1}{j\omega 1.13 \text{ nF}}}{3 \times 10^3 + \frac{1}{j\omega 1.13 \text{ nF}}} = \frac{3000}{1 + j\omega 3.39 \times 10^{-6}}$$

$$Z_o = R_L \parallel C_\mu = \frac{2200}{1 + j\omega 2.2 \times 10^{-8}}$$

$$A_v = \frac{\frac{r_\pi}{r_\pi + r_i} \times (-g_m R_L')}{1 + j\omega (C_\mu' + C_\pi)(r_\pi \parallel r_i)}$$

$$\Rightarrow A_v = \frac{\frac{3}{3+1} (-100 \times 1.1)}{1 - j\omega 1.13 \times 10^{-9} \times 0.75 \times 10^3} = \frac{-82.5}{1 + j\omega 8.475 \times 10^{-7}}$$

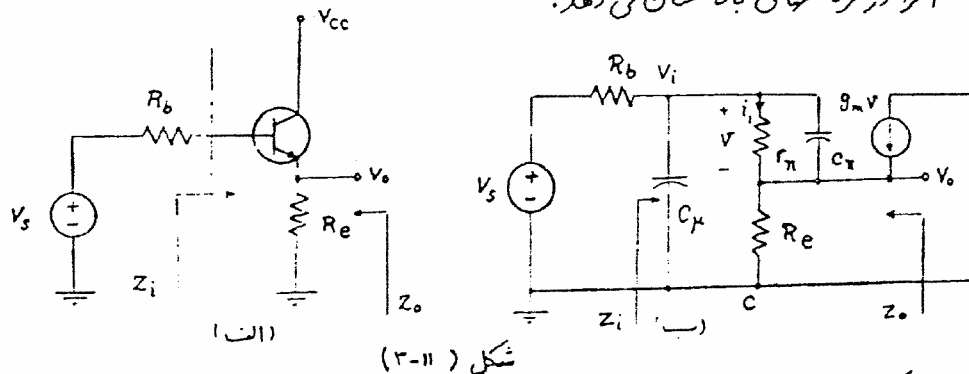
$$f_h = \frac{1}{2\pi \times 8.475 \times 10^{-7}} = 188 \text{ kHz}$$

برای بدست آوردن A_v از اثر
خازن C_μ در خروجی صریحاً می‌کنیم:

فرکانس قطع بالا:

ب- آرایش کلکتور مشترک: The Common Collector configuration:

شکل (۳-۱۱) مدار یک تقویت کننده C.C. و شکل (۳-۱۲) مدار معادل آنرا در فرکانسهای بالا نشان می‌دهد.



شکل (۳-۱۱)

از آنجا که بررسی دقیق این مدار مستلزم محاسبات زیادی است لذا بر سید محاسبات
تقریبی مدار را مورد بررسی قرار می‌دهیم.

در فرکانسهای مورد نظر جریان خازن C_π خیلی کمتر از جریان r_π می‌باشد
در نتیجه جریان معادست R_e تقریباً برابر $i_b(1+\beta)$ می‌شود.

$$Z_\pi = C_\pi \parallel r_\pi$$

$$\beta = g_m Z_\pi = g_m (C_\pi \parallel r_\pi) \approx g_m r_\pi$$

$$Z_i = C_\mu \parallel [r_\pi \parallel C_\pi + (1+\beta) R_e]$$

- امپدانس ورودی:

$$Z_o \approx R_e \parallel \left[\frac{(R_b \parallel C_\mu) + (r_\pi \parallel C_\pi)}{1+\beta} \right]$$

- امپدانس خروجی:

$$A_v = \frac{v_o}{v_s} = \frac{v_o}{v_i} \frac{v_i}{v_s}$$

- ضریب تقویت ولتاژ:

$$\frac{v_o}{v_i} = \frac{(1+\beta) R_e}{(1+\beta) R_e + (r_\pi \parallel C_\pi)}$$

$$A_v = \frac{(1+\beta) R_e}{(1+\beta) R_e + (r_\pi \parallel C_\pi)} \times \frac{Z_i}{Z_i + R_b}$$

بهت بزرگ بودن اثر R_e نسبت به $(r_\pi \parallel C_\pi)$ می توان از اثر C_π در مقابل C_μ صرف نظر کرد. در نتیجه داریم:

$$A_v = \frac{C_\mu \parallel (1+\beta) R_e}{C_\mu \parallel (1+\beta) R_e + R_b} = \frac{\frac{(1+\beta) R_e}{j\omega C_\mu}}{\frac{(1+\beta) R_e}{j\omega C_\mu} + R_b}$$

$$A_v \approx \frac{(1+\beta) R_e}{R_b + (1+\beta) R_e + R_b (1+\beta) R_e j\omega C_\mu} = \frac{\frac{(1+\beta) R_e}{R_b + (1+\beta) R_e}}{1 + j\omega [R_b \parallel (1+\beta) R_e] C_\mu} = \frac{A_{v_0}}{1 + j f/f_H}$$

$$\Rightarrow f_H = \frac{1}{2\pi C_\mu [R_b \parallel (1+\beta) R_e]}$$

که f_H نزدیک خوبی برای فرکانس قطع 3dB می باشد.

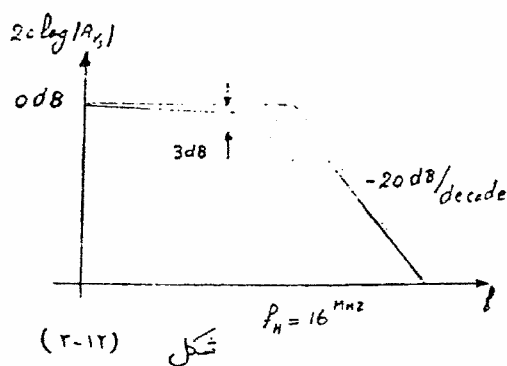
(مثال) در صورتیکه در مدار شکل (۱۱-۳-۱) $r_\pi = 3 \text{ k}\Omega$ ، $R_e = 1 \text{ k}\Omega$ ، $R_b = 1 \text{ k}\Omega$ ، $C_\mu = 10 \text{ pF}$ ، $C_\pi = 20 \text{ pF}$ ، $\beta = 300$ باشد. مطلوب است رسم $|A_v| = \frac{|v_o|}{|v_s|}$ بر حسب فرکانس دهی.

حل: چون مدار خازن کربلاژ دارد bypass ندارد در نتیجه ضرب تئویت دناز مدار برای فرکانسهای پایین و فرکانسهای میان برابر است.

$$A_{V_o} = \frac{(1+\beta) R_e}{R_b + (1+\beta) R_e} = \frac{(1+300) \times 1^k}{3^k + (1+300) \times 1^k} = 0.99$$

$$f_H = \frac{1}{2\pi \times 10^6 \text{PF} \times [1^k \parallel (1+300) \times 1^k] \times 1000} = 16 \text{ MHz}$$

فرکانس قطع بالا

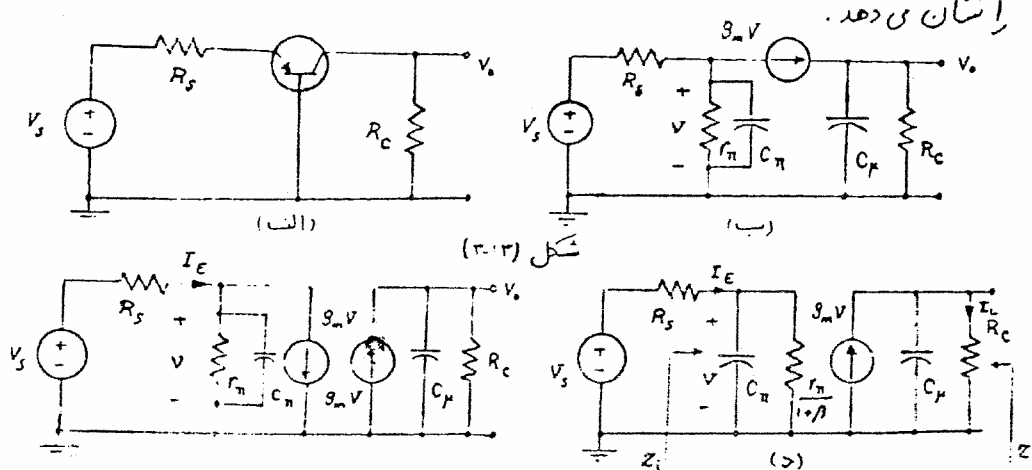


$$A_{v_j} = \frac{0.99}{1 + j f / 16 \times 10^6}$$

شکل (۳-۱۲) $20 \log |A_{v_j}|$ را بر حسب f نشان می دهد.

ج - مدار بیس مشترک: The common Base configuration:

شکل (۳-۱۳) مدار یک تئویت کننده C.B. بدون در نظر گرفتن بایاسینگ نشان می دهد.



و شکلهای (۳-۱۳ ب، ج، د) هر یک مدار معادل ساده شده دیگری می باشند.
ابتدا فریب تنوید جریان اتصال کوتاه. ($R_C = 0$) را بدست می آوریم:

$$V = I_E \left[C_{\pi} \parallel \left(\frac{r_{\pi}}{1+\beta} \right) \right] \quad A_I = \frac{I_L}{I_E} = \frac{g_m V}{I_E} = \frac{g_m \frac{r_{\pi}}{1+\beta}}{1 + j\omega C_{\pi} \frac{r_{\pi}}{1+\beta}}$$

$$A_I = \frac{\alpha}{1 + j\omega \frac{C_{\pi} r_{\pi}}{1+\beta}} = \frac{\alpha}{1 + j \frac{f}{f_{\alpha}}} \Rightarrow \boxed{f_{\alpha} = \frac{1+\beta}{2\pi C_{\pi} r_{\pi}}}$$

که f_{α} ، فرکانس قطع 3dB فریب تنوید جریان اتصال کوتاه، مدار بیس مشترک می باشد.

$$\boxed{f_{\alpha} = (1+\beta) f_{\beta} \approx f_T}$$

دیده می شود که فرکانس قطع مدار C.B. $(1+\beta)$ برابر فرکانس قطع مدار

C.E. است در نتیجه آرایش C.B. بهای باند بیشتری نسبت به C.E. دارد. و به همین دلیل اغلب مدار C.B. در فرکانسهای بالا استفاده می شود.

حال با توجه به شکل (۳-۱۳ د) با فرض ($R_C \neq 0$) داریم:

$$Z_i = \left(\frac{r_{\pi}}{1+\beta} \right) \parallel C_{\pi}$$

$$Z_o = C_{\mu} \parallel R_C$$

$$A_V = \frac{V_o}{V_s} = \frac{V_o}{V} \frac{V}{V_s} = g_m Z_o \times \frac{Z_i}{Z_i + R_s} = \frac{\frac{\beta R_C}{r_{\pi} + (1+\beta) R_s}}{(1 + j\omega R_C C_{\mu}) \left[1 + j\omega C_{\pi} \left(R_s \parallel \frac{r_{\pi}}{1+\beta} \right) \right]}$$

$$A_V = \frac{A_{V_0}}{(1 + j \frac{f}{f_1}) (1 + j \frac{f}{f_2})}$$

که قطبهای تابع شبکه در فرکانسهای f_1 و f_2 می باشند.

و فرکانس قطع 3dB

با توجه به f_1 و f_2 بدست می آید.

$$\boxed{f_1 = \frac{1}{2\pi R_C C_{\mu}}}$$

$$\boxed{f_2 = \frac{1}{2\pi C_{\pi} \left[R_s \parallel \left(\frac{r_{\pi}}{1+\beta} \right) \right]}}$$

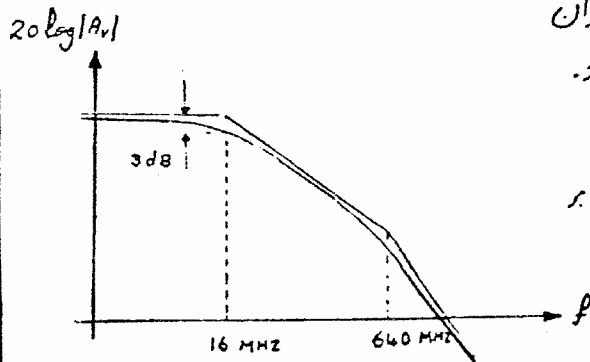
مثال) مطلوبست محاسبه فرکانس قطع بالا برای مدار شکل (۳-۱۳) در صورتی که $\beta = 100$ ، $C_\mu = 10^{PF}$ ، $C_\pi = 20^{PF}$ ، $R_C = 1^{k\Omega}$ ، $r_\pi = 2.5^{k\Omega}$ ، $R_S = 25 \Omega$ باشد

حل:

$$f_1 = \frac{1}{2\pi R_C C_\mu} = \frac{1}{2\pi \times 1000 \times 10^{PF}} = 16 \text{ MHz}$$

$$f_2 = \frac{1}{2\pi C_\pi (R_S \parallel \frac{r_\pi}{1+\beta})} = \frac{1}{2\pi \times 20^{PF} (25 \parallel \frac{2500}{101})} = 640 \text{ MHz}$$

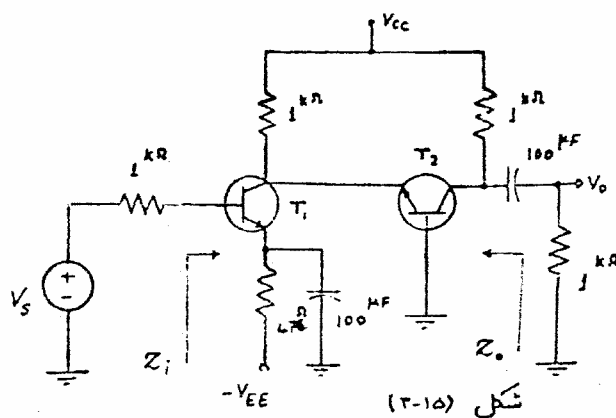
باتوجه به اینکه $f_1 \ll f_2$ است در نتیجه قطبها به اندازه کافی از هم دور هستند پس فرکانس قطع بالا را با تقریب بسیار خوبی می توان به $f_1 = 16 \text{ MHz}$ اختصاص داد.



شکل (۳-۱۴) $20 \log |A_v|$ را بر حسب f نشان می دهد.

شکل (۳-۱۴)

تشریح:



شکل (۳-۱۵)

مطلوبست رسم $|A_v(\omega)|$ ، $|Z_i(\omega)|$ ، $|Z_o(\omega)|$ بر حسب f ، برای شکل (۳-۱۵) و بدست آوردن فرکانس قطع پایین و فرکانس قطع بالا.
 ($\mu = 20$ ، $r_\pi = 1^k$ ، $C_\mu = 5^{PF}$ ، $C_\pi = 50^{PF}$)

این مدار، تقویت کننده Cascode می گویند که در فرکانسهای بالا اثر آبراهامسون را خنثی می کند.

تقریب : « بررسی کلی مشخصه فرکانسی یک تقویت کننده »

تقویت کننده شکل (۳-۱۶) را در نظر بگیرید. مقادیر المانهای این تقویت کننده عبارتند از:

$$V_{CC} = 8V \quad R_1 = 750\Omega \quad R_2 = 1k\Omega \quad R_3 = 1k\Omega \quad R_8 = 370k\Omega$$

$$C_1 = 20\mu F \quad C_2 = 10\mu F \quad C_3 = 20PF$$

مقادیر المانهای مدار معادل « π » ترانزیستور در نقطه کار این تقویت کننده عبارتند از:

$$r_{\pi} = 0 \quad r_{\pi} = 1250\Omega \quad \beta = 100 \quad r_{\mu} = \infty \quad r_o = \infty \quad C_{\pi} = 200PF \quad C_{\mu} = 10PF$$

۱- نقطه کار ترانزیستور را بدست آورید. ($V_{BE} = 0.6$)

۲- ضریب تقویت ($A_{v_o} = \frac{v_o}{v_i}$ ، $A_{v_i} = \frac{v_o}{v_i}$ ، امپدانس ورودی (Z_i) و امپدانس خروجی (Z_o) این تقویت کننده را برای فرکانسهای میانی بدست آورید.

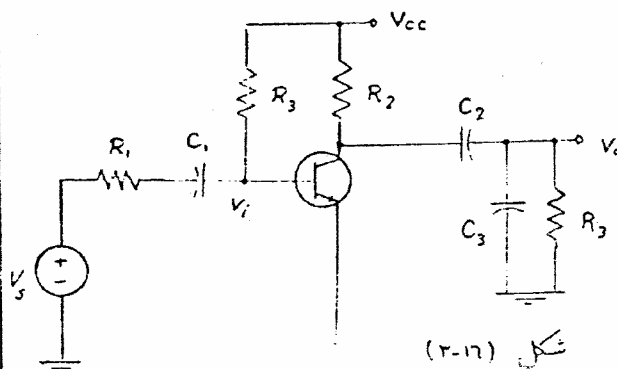
۳- مدار معادل تقویت کننده را برای فرکانسهای پایین رسم کرده و عبارت $A_v(s)$ را بدست آورید و معنی $|A_v(s)|_{s=j\omega}$ را بر حسب ω رسم کنید و فرکانس قطع پایین را محاسبه نمایید.

۴- مدار معادل تقویت کننده را برای فرکانسهای بالا رسم کرده و عبارت

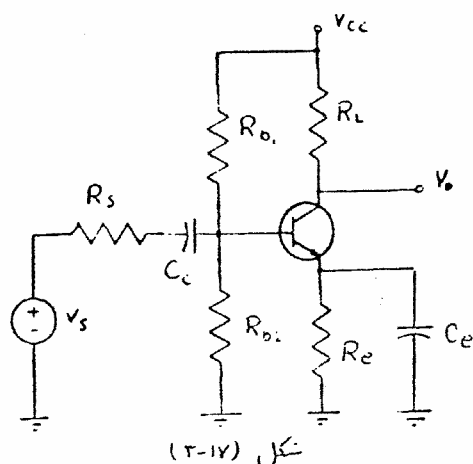
$A_v(s)$ را بدست آورید و معنی

$|A_v(s)|_{s=j\omega}$ را رسم نموده و فرکانس

قطع بالا را دقیقاً محاسبه نمایید.



شماره‌های مختلف :



شکل (۳-۱۷)

۱. مدار تقویت کننده شکل (۳-۱۷) را در نظر بگیرید. مقادیر الیافها در مشخصات ترانزیستور عبارتند از:

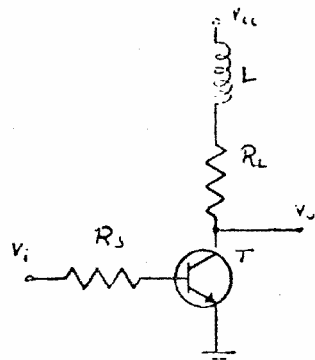
$$R_{b1} \cdot R_{b2} \parallel R_{b2} = 10^4 \Omega \quad R_{c1} = 0.3^k \Omega$$

$$R_s = 1^k \Omega \quad C_{\mu} = 10^p f \quad f_T = 300^m Hz$$

$$\beta_o = 40 \quad I_{CQ} = 2.3 mA \quad V_{CE} = 5^v$$

خازنهای \$C_c\$ و \$C_e\$ و مقاومت \$R_L\$ این تقویت کننده را طوری محاسبه نمایید که فرکانس قطع پایین برابر \$f_L = 50^m Hz\$ و فرکانس قطع بالا \$f_H = 1^m Hz\$ گردد.

۲. شکل (۳-۱۸) مدل ساده تقویت کننده امپدانس مشترک را نشان می دهد. برای آنکه بهای این تقویت کننده را افزایش دهیم از یک سلف سری در مدار استفاده شده است.



شکل (۳-۱۸)

الف. بطور کیفی توضیح دهید که چگونه سلف سری اضافه شده به بار می تواند پاسخ فرکانس را بهبود دهد.

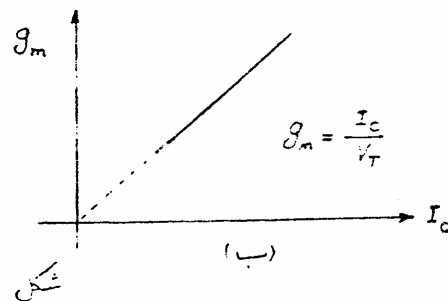
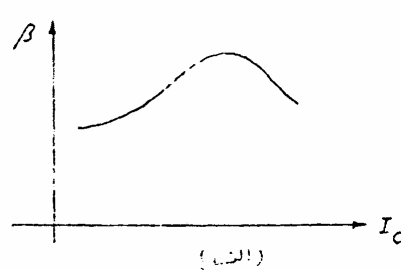
ب. تابع تبدیل \$V_o/V_i\$ را بطور دقیق بر حسب پارامترهای مدار محاسبه نمایید. رعایت افزایش بهای باند را با توجه به منحنی دقتهای تابع تبدیل در محاسبه نمایید.

بخش ۳

تقویت کننده های (قدرت)

تمام تقویت کننده های که تاکنون بررسی شده اند، در اصل تقویت کننده توان هستند زیرا ولتاژ یا جریان دیا هر دو، ربا به عبارت دیگر توان را تقویت می کنند ولی منظور از تقویت کننده توان با تقویت کننده قدرت، تقویت کننده ای است که بر روی معادمت بار توان قابل ملاحظه ای مثل کند.

معمولاً اگر قدرت خروجی تقویت کننده ای بیش از چند ده میلی وات باشد جزو تقویت کننده توان بحساب می آید. تقویت کننده های قدرت برای ایند حد اکثر توان ممکن را مثل کند، باید دارای ولتاژ و جریان خروجی بادامنه ماکزیم باشند بنابراین این تقویت کننده ها جزو تقویت کننده های سیگنال بزرگ (Large Signal) بشمار می آیند. از آنجائیکه در این حالت تغییرات جریان کلکتور نسبت به جریان نقطه کار قابل اغماض نیست در نتیجه مشخصات ترانزیستور مورد نظر، از نظیر β و g_m با جریان خروجی تغییر می کنند. [شکل (۳-۱)]



اعوجاج طبقات قدرت امراً زیاد است که بار در نهایی این اعوجاج را به حدائق می‌رسانند.

تقویت کننده‌های قدرت معمولاً در طبقه نهایی یک تقویت کننده قرار می‌گیرند و فرب تقویت دهنده آنها معمولاً در حدود واحد است.

- خواصی که تقویت کننده‌های قدرت باید دارا باشند:

- ۱- اعوجاج کم
- ۲- امپدانس خروجی کوچک
- ۳- راندمان بالا
- ۴- هتضه فرکانسی خوب

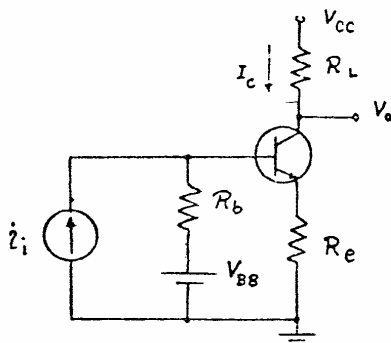
در این فصل ما تقویت کننده‌های کلاس A، کلاس B (PUSH-PULL) و کلاس AB را مورد بررسی قرار می‌دهیم.

۱- تقویت کننده کلاس A $\text{The class 'A' Power Amplifier}$

به تقویت کننده ای که تمام موج ورودی را به طور کامل عبور دهند و همواره در ناحیه آکتیو کار کنند، تقویت کننده ای کلاس "A" گفته می شود این تقویت کننده ای تواندهی و بهره آرایشهای آن - امپدانس مشترک - ب - کلکتور مشترک - ج - بیس مشترک - باشند.

(۱-۱) بررسی یک تقویت کننده ساده کلاس A :

شکل (۱-۱) یک مدار ساده امپدانس مشترک که بار R_L در کلکتور آن قرار گرفته است را نشان می دهد.



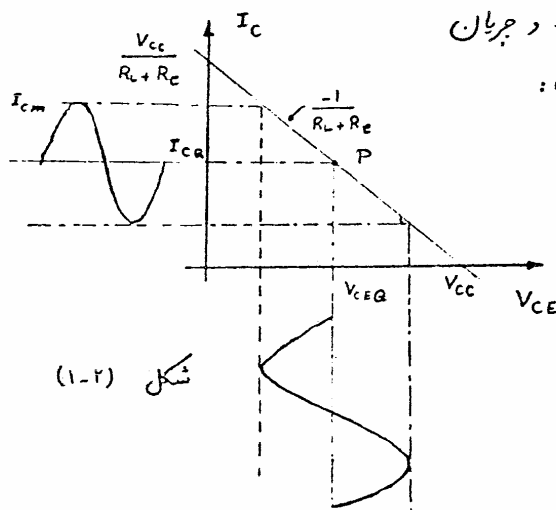
شکل (۱-۱)

گذاشتن مقاومت R_e (هرچند هم کوچک باشد) به پایداری مدار کمک می کند و از طرنفی می خواهیم که توان مصرفی در R_L ماکزیمم شود در نتیجه $R_e \ll R_L$ در نظر می گیریم. و بدلیل اینکه حداکثر دامنه و شارژ جریان در خروجی را می خواهیم نقطه کار ترانزیستور را وسط خط بار (AC) قرار می دهیم [شکل (۱-۲)].

اگر جریان نقطه کار را I_{CQ} و جریان بیسی را به صورت i_c نمایش دهیم، آنوقت:

$$I_c = I_{CQ} + i_c$$

$$i_c = I_{cm} \sin \omega t$$



شکل (۱-۲)

$$V_{CEQ} = \frac{V_{CC}}{2} \Rightarrow I_{CQ} = \frac{V_{CC}}{2(R_L + R_e)}$$

- توان AC مصرفی در بار:

$$P_{Lac} = \frac{1}{2} R_L I_{cm}^2 \quad I_{cm} \Big|_{\max} = I_{ca} = \frac{V_{cc}}{2(R_L + R_e)}$$

$$(P_{Lac})_{\max} = \frac{1}{2} R_L I_{ca}^2 = \frac{1}{2} R_L \left(\frac{V_{cc}}{2(R_L + R_e)} \right)^2 = \frac{1}{8} \frac{R_L V_{cc}^2}{(R_L + R_e)^2} \approx \frac{1}{8} \frac{V_{cc}^2}{R_L}$$

- توان داده شده توسط منبع:

اگر توانی که منبع به شبکه تحویل می‌دهد را P_{cc} بنامیم داریم:

$$P_{cc} = \frac{1}{T} \int_0^T V_{cc} (I_{ca} + i_c) dt = \boxed{V_{cc} I_{ca}}$$

دید می‌شود که توان تحویل داده

شده توسط منبع تقذیه ثابت می‌باشد و به دامنه و سائز و جریان خروجی بستگی ندارد.

$$\boxed{P_{cc} = \frac{V_{cc}^2}{2(R_L + R_e)} \approx \frac{V_{cc}^2}{2 R_L}}$$

- توان مصرفی در ترانزیستور:

اگر از توان مصرفی در بیس ترانزیستور صرف نظر کنیم، آنوقت:

$$\begin{aligned} P_c &= \frac{1}{T} \int_0^T V_{ce} \cdot I_c dt = \frac{1}{T} \int_0^T [V_{cc} - (R_L + R_e)(I_{ca} + I_{cm} \sin t)] (I_{ca} + I_{cm} \sin t) dt \\ &= \frac{1}{T} \int_0^T V_{cc} I_{ca} dt + \frac{1}{T} \int_0^T V_{cc} I_{cm} \sin t dt - \frac{1}{T} \int_0^T (R_L + R_e) I_{ca}^2 dt \\ &\quad - \frac{2}{T} \int_0^T (R_L + R_e) I_{cm} I_{ca} \cos t dt - \frac{1}{T} \int_0^T (R_L + R_e) I_{cm}^2 \sin^2 t dt \\ &= V_{cc} I_{ca} - (R_L + R_e) I_{ca}^2 - (R_L + R_e) \frac{I_{cm}^2}{2} \end{aligned}$$

توان مصرفی در ترانزیستور:

$$P_c = P_{cc} - \frac{V_{cc}^2}{4(R_L + R_e)^2} - \frac{1}{2} (R_L + R_e) I_{cm}^2$$

$$P_{cmax} = P_{cc} - \frac{V_{cc}^2}{4(R_L + R_e)} = \frac{1}{2} \frac{V_{cc}^2}{(R_L + R_e)} - \frac{V_{cc}^2}{4(R_L + R_e)} = \frac{V_{cc}^2}{4R_L}$$

- رانندگی:

$$\eta = \frac{\text{توان AC مصرفی در بار}}{\text{توان داده شده توسط منبع}} = \frac{P_{Lac}}{P_{cc}} = \frac{\frac{1}{2} R_L I_{cm}^2}{\frac{1}{2} \frac{V_{cc}^2}{R_L}} = \frac{R_L^2}{V_{cc}^2} I_{cm}^2$$

$$\eta_{max} = \eta \Big|_{I_{cm} = I_{ca}} = \frac{R_L^2}{V_{cc}^2} \times I_{ca}^2 = \frac{R_L^2}{V_{cc}^2} \left(\frac{V_{cc}}{2R_L} \right)^2 = 0.25$$

دیده می شود که رانندگی این

مدار باین است و از نظر عملی به صرفه نیست. در واقع برای یک دات توان منفی 4W توان مصرفی داریم.

- ضریب شایستگی:

$$\text{Figure of merit} = \frac{P_{cmax}}{P_{Lmax}}$$

ضریب شایستگی بهریت فون تعریف می شود.

$$\text{ضریب شایستگی} = \frac{P_{cmax}}{P_{Lmax}} = \frac{\frac{1}{4} \frac{V_{cc}^2}{R_L}}{\frac{1}{8} \frac{V_{cc}^2}{R_L}} = 2$$

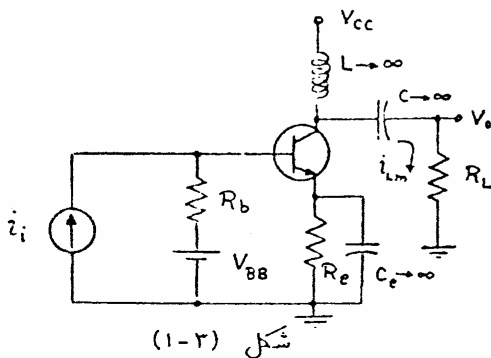
مشاهده می شود که به ازای یک دات توان

مصرفی در بار، 2W در ترانزیستور مصرف می شود که اگر توان مصرفی بار چند ده دات باشد، توان ترانزیستور قابل ملاحظه خواهد بود.

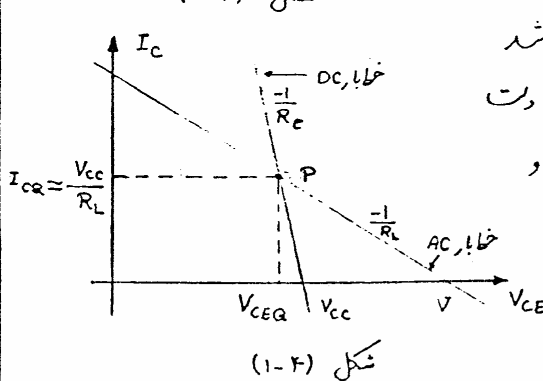
در صورتیکه کلاسبات فون را برای تقویت کننده ای بیس مشترک و کلکتور مشترک در کلاس A تکرار کنیم به نتایج بدست آمده برای حالت امیتر مشترک خواهیم رسید. می توان نشان داد که در صورتیکه تقویت کننده کلاس A در حالت کلکتور-مشترک بکار رود نسبت به در حالت دیگر دارای امواج بسیار کمتری در خروجی خواهد بود.

(۱-۲) استفاده از سلف در تقویت کننده کلاس A:

دیدیم که مدار قبلی دارای رانندگی پائینی بود، حال برای بهبود بخشیدن به رانندگی می توانیم در کلکتور ترانزیستور یک سلف با اندکتانس زیاد قرار دهیم بطوریکه در فرکانسهای مورد نظر این سلف بصورت اتصال باز عمل کند. شکل (۱-۳) این مدار را نشان می دهد.



بدلیل اینکه می خواهیم، دامنه ولتاژ و جریان خروجی ماکزیمم شود بنا بر این نقطه کار باید وسط خط بار AC قرار گیرد. [شکل (۱-۴)]



- معمولاً مقدار R_E خیلی کوچک می باشد و مدار را طوری طراحی می کنند که در حدود یک دت روی مقاومت R_E لنت ولتاژ داشته باشیم و $R_E \ll R_L$

$$\frac{V_{CEQ}}{I_{CQ}} = R_L = R_{ac}$$

$$\frac{V_{CC} - V_{CEQ}}{I_{CQ}} = R_E = R_{dc}$$

$$\Rightarrow V_{CEQ} = \frac{R_L}{R_L + R_E} V_{CC} \approx V_{CC}$$

$$I_{CQ} = \frac{V_{CC}}{R_L + R_E} \approx \frac{V_{CC}}{R_L}$$

$$V = 2V_{CEQ} \approx 2V_{CC}$$

دید می شود که ترانزیستور بکار رفته باید بتواند تا ولتاژ $2V_{CC}$ را تحمل کند.

- توان مصرفی در بار:

$$P_L = P_{Lac} = \frac{1}{2} R_L I_{Lm}^2 \quad P_{Lmax} = \frac{1}{2} R_L I_{CQ}^2 = \frac{1}{2} R_L \frac{V_{CC}^2}{(R_L + R_E)^2} \approx \frac{1}{2} \frac{V_{CC}^2}{R_L}$$

- توان P_{cc} شده توسط منبع:

بدلیل اینکه سلف بزرگی در کلکتور ترانزیستور داریم پس جریانی که منبع می دهد یک جریان ثابت I_{CQ} می باشد.

$$P_{cc} = \frac{1}{T} \int_0^T V_{cc} I_{CQ} dt = V_{cc} I_{CQ}$$

\Rightarrow

$$P_{cc} = V_{cc} \frac{V_{cc}}{R_L + R_e} \approx \frac{V_{cc}^2}{R_L}$$

- توان مصرفی در ترانزیستور:

$$P_c = P_{cc} - P_L \approx \frac{V_{cc}^2}{R_L} - \frac{1}{2} R_L I_{Lm}^2 \quad \text{اگر از توان مصرفی در } R_e \text{ صرف نظر کنیم، داریم:}$$

$$P_{cmax} \Big|_{I_{Lm} \approx 0} \approx \frac{V_{cc}^2}{R_L}$$

- راندمان:

$$\eta = \frac{P_L}{P_{cc}} = \frac{\frac{1}{2} R_L I_{Lm}^2}{V_{cc} I_{CQ}} \quad \eta_{max} \Big|_{I_{Lm} = I_{CQ}} = \frac{\frac{1}{2} R_L I_{CQ}^2}{V_{cc} I_{CQ}} = 50\%$$

مشاهده می شود که با استفاده از سلف راندمان مدار در برابر شده است.

- ضریب شایستگی:

$$\text{ضریب شایستگی} = \frac{P_{cmax}}{P_{Lmax}} = \frac{\frac{V_{cc}^2}{R_L}}{\frac{1}{2} \frac{V_{cc}^2}{R_L}} = 2$$

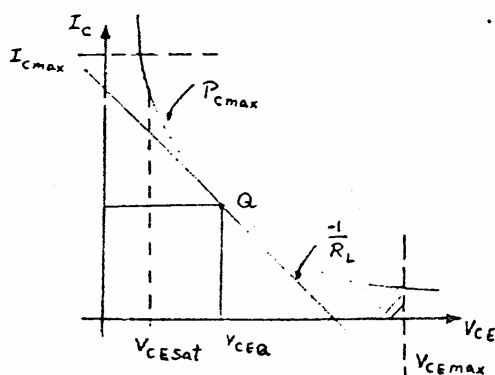
تذکره: باید توجه کنید که در اینجا

P_{cmax} و P_{Lmax} در یک جریان I_{Lm} اتفاق می افتند:

(۱-۲) بررسی محدودیت های توان، جریان و ولتاژ یک ترانزیستور:

می دانیم که هر ترانزیستور دارای مشخصاتی است که این مشخصات توسط کارخانه سازنده داده می شوند. وقتی که ما طراحی خود را پایان رسانیم، می توانیم جریان ماکزیم کلکتور، ولتاژ ماکزیم که کلکتور می تواند در ترانزیستور

مصرف می شود را محاسبه نمایم. حال با توجه به این محاسبات به دنبال ترانزیستوری می رویم که بتواند این جریان و ولتاژ در توان را تحمل کند. شکل (۱-۵) ناحیه کار مجاز یک ترانزیستور را نشان می دهد.



شکل (۱-۵)

مثلاً برای مدار شکل (۱-۳) داریم:

$$2I_{CQ} \leq I_{Cmax}$$

$$V_{CEmax} = 2V_{CC} \leq BV_{CE0}$$

معمولاً برای اینکه بتوانیم از حداکثر امکانات یک ترانزیستور استفاده کنیم $P_C = P_{Cmax}$ در نظر می گیریم. یعنی نقطه کار را روی خط توانی قرار می دهیم:

$$P_{Cmax} = V_{CEQ} I_{CQ} \quad (I)$$

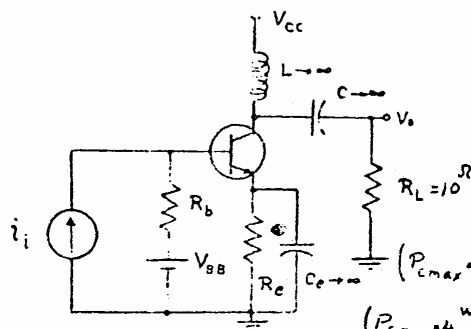
$$I_{CQ} = \left(\frac{1}{R_L}\right) V_{CEQ} \quad (II) \quad \text{اگر ماکزیم دامنه جریان و ولتاژ را در بار بخواهیم پس:}$$

$$(I), (II) \Rightarrow \boxed{I_{CQ} = \sqrt{\frac{P_{Cmax}}{R_L}}} \quad , \quad \boxed{V_{CEQ} = \sqrt{P_{Cmax} R_L}} \quad \text{اگر شب منحنی (II)}$$

$$I_{CQ} = \frac{P_{Cmax}}{V_{CEQ}} \Rightarrow \frac{\partial I_{CQ}}{\partial V_{CEQ}} = - \frac{I_{CQ}}{V_{CEQ}} = - \frac{1}{R_L}$$

رادر نقطه Q بدست آوردیم، داریم:

پس هرگاه ماکزیم دامنه در خودی را بخواهیم، ضرب زادیه منحنی در نقطه Q همان ضرب زادیه خط بار AC است.



شکل (۱-۶)

مثال) مطلوبیت نقطه کار برای مدار شکل (۱-۶)

بطوریکه حداکثر توان در بار R_L

مصرف شود. ($R_E \ll R_L$)

ان: مشخصات ترانزیستور ($P_{Cmax} = 4W, BV_{CE0} = 40V, I_{Cmax} = 2A$)
ب: ($P_{Cmax} = 4W, BV_{CE0} = 40V, I_{Cmax} = 1A$)

حل الف: $P_{Cmax} = V_{CEQ} I_{CQ} \quad I_{CQ} \approx \frac{V_{CC}}{R_L} \Rightarrow I_{CQ} = \sqrt{\frac{P_{Cmax}}{R_L}}$

$V_{CEQ} = \sqrt{R_L P_{Cmax}} \Rightarrow I_{CQ} = \sqrt{\frac{4}{10}} = 0.63^A \quad V_{CEQ} = \sqrt{4 \times 10} = 6.3^V$

حالا محدودیت های دیگر را بررسی می کنیم:

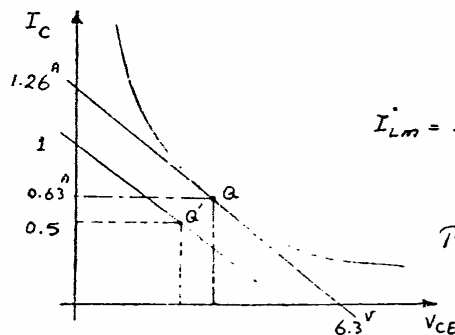
$P_{Lmax} = \frac{1}{2} R_L (I_{Lm})_{max}^2 = \frac{1}{2} \times 10 \times 0.63^2 = 2W$

$2I_{CQ} \leq I_{Cmax} \Rightarrow 2 \times 0.63 = 1.26^A < 2^A$

$2V_{CEQ} \leq BV_{CEO} \Rightarrow 2 \times 6.3^V = 12.6^V < 40^V$

$V_{CC} \approx V_{CEQ} = 6.3^V$

حل (ب) - با توجه به نقطه کار در "ان" اگر بخواهیم توان ماکزیم را در بابت کنیم دید، می شود که محدودیت $2I_{CQ} \leq I_{Cmax}$ نقض می شود. یعنی دامنه جریان خروجی باید $I_{Lm} < I_{CQ}$ شود. با توجه به شکل (۱-۷)



$I_{Lm} = I_{Cmax} - I_{CQ} = 1 - 0.63^A = 0.37^A$

$P_{Lmax} = \frac{1}{2} R_L (I_{Lm})_{max}^2 = \frac{1}{2} \times 10 \times 0.37^2 = 0.68W$

شکل (۱-۷)

مشاهده می شود که این توان خیلی کم می باشد.

برای اینکه P_{Lmax} را افزایش دهیم باید نقطه کار ترانزیستور را تغییر دهیم به صورتیکه $2I_{CQ} = 1^A$ شود.

$I_{CQ} = 0.5^A \quad V_{CEQ} = R_L I_{CQ} = 10 \times 0.5 = 5^V$

$V_{CC} \approx V_{CEQ} = 5^V$

$2V_{CEQ} \leq BV_{CEO} \Rightarrow 2 \times 5^V = 10^V < 40^V$

$P_{Lmax} = \frac{1}{2} R_L (I_{CQ})^2 = \frac{1}{2} \times 10 \times (0.5)^2 = 1.25W$

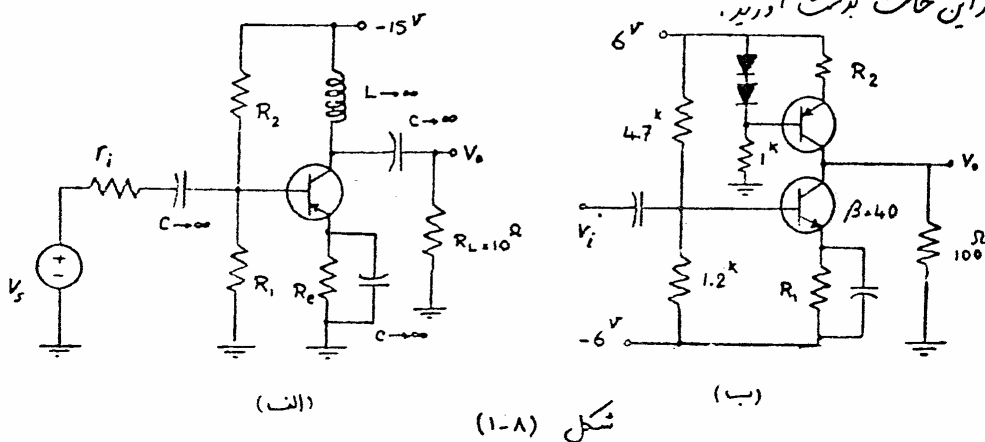
راه دیگری که می تواند حداکثر توان، در خروجی را فراهم آورد، تغییر بار R_L از دید

ترانزیستور می باشد چونکه معمولاً بار R_L داده شده است. لذا با استفاده از ترانزستورمانتر می توانیم این مقاومت را از دید ترانزیستور تغییر دهیم. (تطبیق امپدانس)

تشریح

۱- مطلوبست تعیین نقطه کار ترانزیستور مدار شکل (۱-۸) و محاسبه P_{cc} ، P_{Lmax} ، P_c ، I_{Cmax} ، V_{CE0} .

۲- مقادیرهای مجول مدار شکل (۱-۸ ب) را طوری انتخاب کنید که توان خروجی ماکزیمم مقدار ممکنه را داشته باشد و همچنین P_{Lmax} ، I_{max} را نیز در این حالت بدست آورید.



شکل (۱-۸)

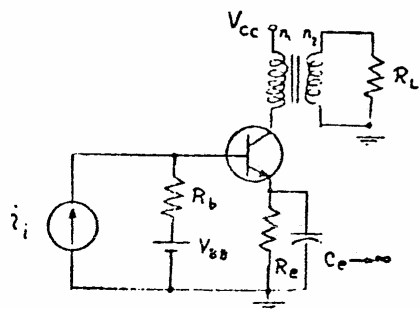
۱-۴ استفاده از ترانسفورماتور در تقویت کننده کلاس A :

در بعضی از مواقع برای تطبیق امپدانس لازم است که از ترانسفورماتور استفاده

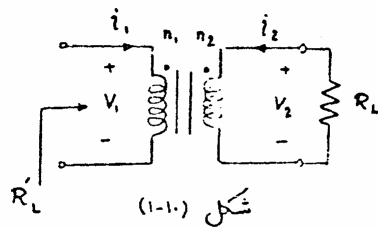
کنیم. شکل (۱-۹) یک تقویت کننده کلاس A با کوپلاژ ترانسفورماتور را نشان می دهد.

در محاسباتمان ترانسفورماتور را ایده ال

فرض می کنیم [شکل (۱-۱۰)].



شکل (۱-۹)

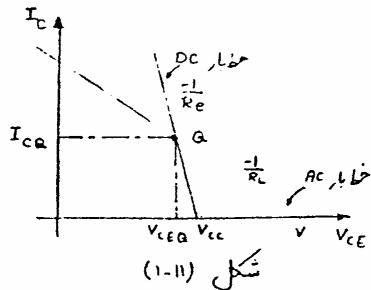


در برای ترانس ایده‌آل داریم:

$$\frac{V_1}{V_2} = \frac{n_1}{n_2} \quad \frac{i_1}{i_2} = -\frac{n_2}{n_1} \quad R'_L = \left(\frac{n_1}{n_2}\right)^2 R_L$$

برای ماکزیم دامنه در خروجی نویز کننده،

$$\frac{n_1}{n_2} = N \quad R'_L = N^2 R_L$$



در انتخاب $R_c \ll R'_L$ می‌کنیم

$$\frac{I_{CQ}}{V_{CEQ}} = \frac{1}{R'_L} = \frac{1}{N^2 R_L}$$

$$V_{CEQ} \approx V_{CC} \quad I_{CQ} \approx \frac{V_{CC}}{R'_L} = \frac{V_{CC}}{N^2 R_L}$$

- توان مصرفی در بار:

$$P_L = \frac{1}{2} R'_L I_{cm}^2 = \frac{1}{2} R_L (I'_{cm})^2 = \frac{1}{2} R_L N^2 I_{cm}^2$$

$$P_{Lmax} = \frac{1}{2} R'_L I_{CQ}^2 \approx \frac{V_{CC}^2}{2 R'_L} = \frac{V_{CC}^2}{2 N^2 R_L}$$

- توان د.ا. شده توسط منبع:

$$P_{CC} = V_{CC} I_{CQ} \approx \frac{V_{CC}^2}{R'_L} = \frac{V_{CC}^2}{N^2 R_L}$$

- توان مصرفی در ترانزیستور:

$$P_C = P_{CC} - P_L = \frac{V_{CC}^2}{R'_L} - \frac{1}{2} R'_L I_{cm}^2$$

$$P_{Cmax} \approx \frac{V_{CC}^2}{R'_L} = V_{CC} I_{CQ}$$

- راندمان:

$$\eta = \frac{P_L}{P_{CC}} = \frac{\frac{1}{2} R'_L (I_{cm})^2}{V_{CC}^2 / R'_L} = \frac{1}{2} \left(\frac{I_{cm}}{I_{CQ}} \right)^2 \Rightarrow \eta_{max} = 50\%$$

- ضریب شایستگی:

$$\frac{P_{Cmax}}{P_{Lmax}} = \frac{\frac{V_{CC}^2}{R'_L}}{\frac{V_{CC}^2}{2 R'_L}} = 2$$

همانطوریکه مشاهده می شود تمامی محاسبات مانند حالت قبل می باشد، فقط R'_L به R_L تبدیل شده است.

(مثال ۱) با استفاده از ترانزیستور متور قسمت (ب)، مثال قبل را حل نمائید.

حل:

$$V_{CEQ} = \sqrt{P_{Cmax} R'_L} = N \sqrt{P_{Cmax} R_L} \quad I_{CQ} = \sqrt{\frac{P_{Cmax}}{R'_L}} = \frac{1}{N} \sqrt{\frac{P_{Cmax}}{R_L}}$$

$$I_{CQ} = \frac{1}{N} \sqrt{\frac{4}{10}} = \frac{0.63}{N} \quad V_{CEQ} = N \sqrt{4 \times 10} = 6.32 N$$

$$\begin{cases} 2I_{CQ} \leq I_{Cmax} = 1^A \\ 2V_{CEQ} \leq BV_{CEO} = 40^V \end{cases} \Rightarrow \begin{cases} \frac{1.26}{N} \leq 1 \\ 12.6N \leq 40^V \end{cases} \Rightarrow \begin{cases} N \leq 3.17 \\ N \geq 1.26 \end{cases} \Rightarrow 1.26 \leq N \leq 3.17$$

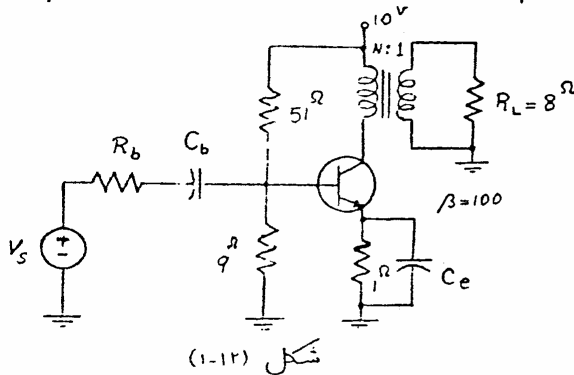
اگر $N=2$ بگیریم آنوقت:

$$V_{CEQ} = 12.6^V$$

$$V_{CC} = 12.6^V$$

$$P_{Lmax} = \frac{1}{2} \frac{V_{CC}^2}{N^2 R_L} = \frac{1}{2} \frac{12.6^2}{2^2 \times 10} \approx 2^W$$

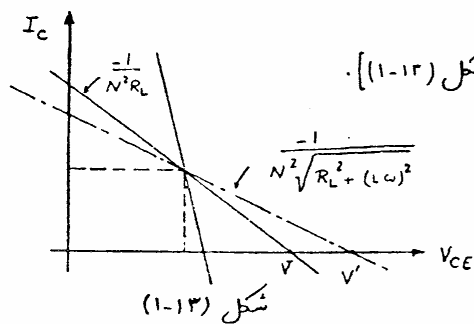
دید می شود که با استفاده از ترانس توانی که ما داریم R_L را به بار R_L انتقال دهیم.



تفسیر ۱:

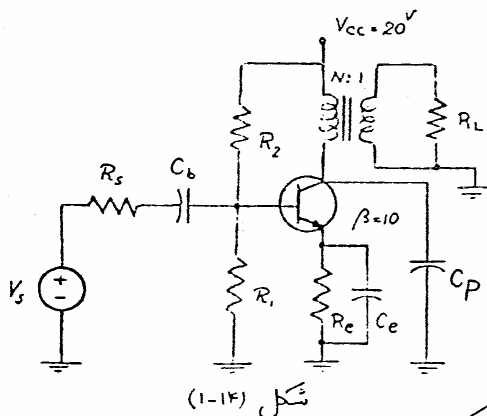
مدار شکل (۱-۱۲) را طوری طرح کنید که ما کمترین توان در بار مصرف شود.

در تقویت کننده ای کلاس A اگر بار مایک بلندگو باشد در فرکانسهای بالا از خود خاصیت سلفی نشان می دهد که باعث از یاد انداز R_L و در نتیجه R'_L می شود و بنابراین شبیه خط بار AC کاهش و V_{CEmax} افزایش می یابد که در این



حالت ممکن است ترانزیستور آسیب ببیند. [شکل (۱-۱۳)].
 برای برطرف کردن این اشکال می توان
 از خازنی با ظرفیت چند ده (nF) که در
 کلکتور ترانزیستور قرار می گیرد استفاده نمود.
 این خازن نقش جبران کننده را داشته
 و امپدانس دیده شده از کلکتور را در فرکانسهای بالا تقریباً ثابت نگه می دارد.

مثال ۲) تقویت کننده کلاس A شکل (۱-۱۴) را در نظر بگیرید. در صورتیکه حداکثر توان مصرفی بار $2W$ باشد با صرف نظر از تلفات R_e و با بایس مدار در بیس مطلوبست:



الف: توان منبع تغذیه (P_{cc}) در صورتیکه تقویت کننده برای رانندگی ماکزیمم طرح شده باشد.

ب - جریان نقطه کار (I_{CQ})

ج: مشخصات ترانزیستور

(I_{Cmax} , V_{CEmax} , P_{Cmax})

د: مقدار N در صورتیکه $R_L = 6.25 \Omega$ باشد.

ه: تعیین C_p , R_2 , R_1 , R_e .

ی: بررسی کار مدار وقتی که $R_L \rightarrow \infty$ تغییر کند.

حل:

الف: $\eta_{max} = \frac{P_{Lmax}}{P_{CCmax}} = 50\% \Rightarrow P_{CC} = 2P_{Lmax} \Rightarrow \boxed{P_{CC} = 4W}$

ب: $P_{CC} = V_{CEQ} I_{CQ} \Rightarrow \boxed{I_{CQ} = 200mA}$

ج: $I_{Cmax} \geq 2I_{CQ} = 2 \times 200 = 0.4A$ $BV_{CE} \geq 2V_{CC} = 40V$

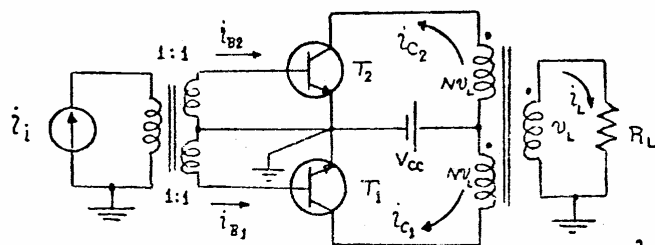
$P_{Cmax} \geq V_{CEQ} I_{CQ} = 4W$

۲- تقویت کننده کلاس B $\text{Class B power Amplifier}$

عیب تقویت کننده ای کلاس A در کم بودن رانندگی، یا به عبارت دیگر زیاد بودن اتلاف آنهاست. دلیل این امر وجود جریان نقطه کار است زیرا بنا به تعریف، در یک تقویت کننده کلاس A جریان کلکتور هیچگاه نباید صفر شود و از آنجا $I_{CQ} \geq I_{Cm}$ می باشد. پس در زمانیکه سیگنال خروجی صفر می باشد $P_{CC} = V_{CC} \cdot I_{CQ}$ توانی است که از منبع کشیده می شود زیرا جریان کشیده شده از منبع مجموع یک جریان سینوسی و یک جریان نقطه کار است که متوسط این جریان همان جریان نقطه کار می شود در نتیجه توان تحویل داده شده توسط منبع مستقیماً از توان مصرفی در بار بوده و عملاً مقداری ثابت است. این عیب را می توان با انتخاب $I_{CQ} = 0$ (کلاس B) برطرف کرد ولی در این حالت فقط نصف موج تقویت می شود این عیب را هم می توان با ترکیب در مدار که با هم ۱۸۰ درجه اختلاف فاز داشته باشند برطرف کرد، به چنین مداری پوش پول (Push-pull) گفته می شود.

(۲-۱) تقویت کننده پوش پول کلاس B با ترانس:

شکل (۲-۱) یک تقویت کننده پوش پول با دو ترانس در ورودی و خروجی را



نشان می دهد. در این صورت در حالت استاتیکی هر دو ترانزیستور

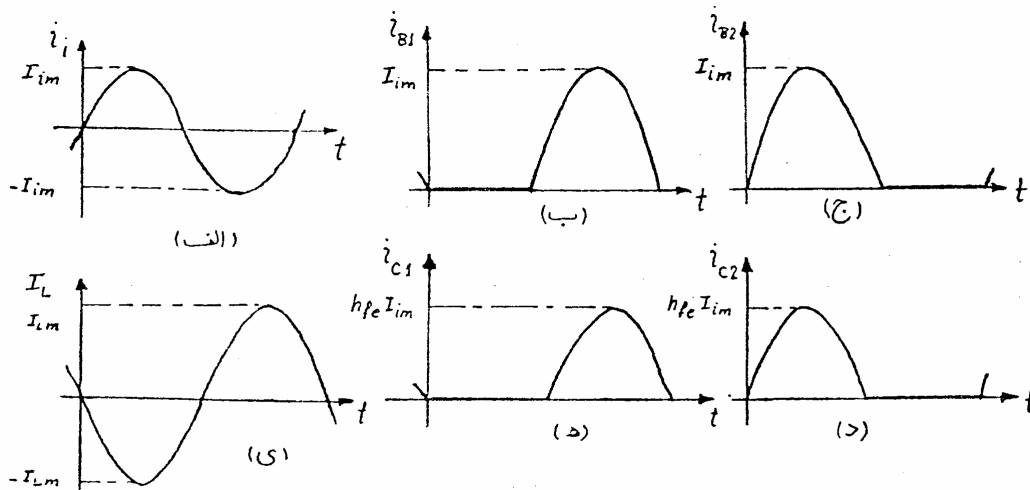
قطع هستند $I_{C1} = I_{C2} = 0$.

اگر ورودی مانند شکل

(۲-۲) باشد، در نیم برپرد

اول T_2 شروع به هدایت کرده و T_1 شکل (۲-۱)

قطع می ماند در نیم برپرد بعد T_2 قطع می شود و T_1 شروع به هدایت می کند.

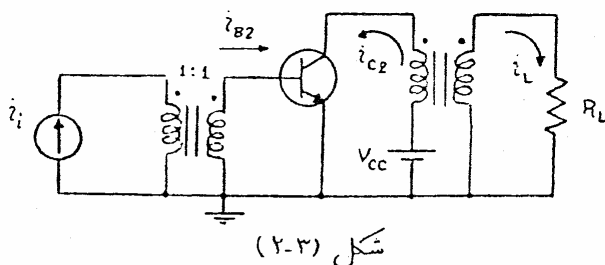


$$I_L = N(i_{C1} - i_{C2}) \quad \text{شکل (۲-۲)}$$

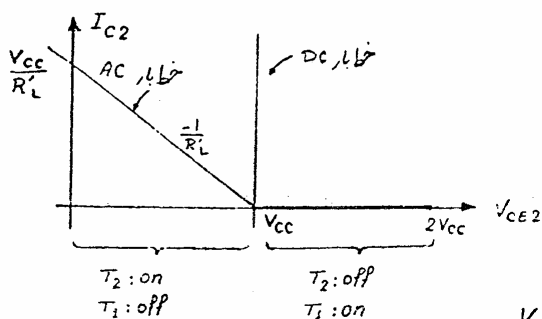
شکلهای (۲-۲) جریانهای مختلف مدار را نشان می دهد.
از آنجا که هر ترانزیستور بصورت متعارف درین از بریود کاری کند کافی
است که برای بررسی این مدار یکی از ترانزیستورها را بررسی نماییم.

شکل (۲-۳) مدار ترانزیستور T_2

و شکل (۲-۴) خط بار AC، DC
آنها را نشان می دهد.



$$R_{dc} = 0 \quad R_{ac} = R'_L = N^2 R_L$$



شکل (۲-۴)

$$i_{C2} = I_{cm} \sin \omega t$$

$$I_{cm} \Big|_{\max} = \frac{V_{cc}}{R'_L}$$

$$T_2: \text{off} \quad i_{C2} = 0$$

$$V_{CE2} = V_{cc} + N V_L$$

$$V_{CE1} = 0 \Rightarrow N V_L = V_{cc} \Rightarrow V_{CE2} \Big|_{\max} = 2V_{cc}$$

$$i_L = I_{Lm} \sin \omega t$$

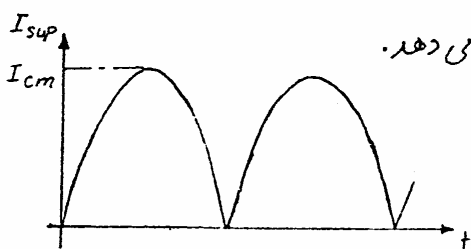
- توان مصرفی درباره:

$$P_L = \frac{1}{2} R_L I_{Lm}^2 = \frac{1}{2} R'_L I_{cm}^2 \quad (I_{cm})_{max} = \frac{V_{cc}^2}{R'_L}$$

$$P_{Lmax} = \frac{1}{2} R'_L \left(\frac{V_{cc}}{R'_L} \right)^2 = \frac{V_{cc}^2}{2 R'_L} = \frac{V_{cc}^2}{2 N^2 R_L}$$

- توان داده شده توسط منبع:

شکل (۲-۵) جریان منبع تغذیه را نشان می دهد.



شکل (۲-۵)

$$I_{sup} = I_{c1} + I_{c2}$$

$$P_{cc} = \frac{1}{T} \int_0^T V_{cc} I_{sup} dt = V_{cc} \frac{1}{T} \int_0^T I_{sup} dt$$

$$P_{cc} = \frac{2}{\pi} V_{cc} I_{cm} \quad P_{ccmax} = \frac{2}{\pi} V_{cc} \frac{V_{cc}}{R'_L} = \frac{2}{\pi} \frac{V_{cc}^2}{R'_L}$$

- توان مصرفی در هر ترانزیستور:

اگر توان مصرفی هر ترانزیستور را P_c بنامیم آنگاه:

$$2P_c = P_{cc} - P_L$$

دیده می شود که اگر در بار، توانی مصرفی صفر باشد، خود ترانزیستورهای T_1 ، T_2 نیز توانی مصرف نمی کنند.

$$2P_c = \frac{2}{\pi} V_{cc} I_{cm} - \frac{1}{2} R'_L I_{cm}^2$$

$$\frac{d}{dI_{cm}} (2P_c) = 0 \Rightarrow \frac{2}{\pi} V_{cc} - \frac{1}{2} \times 2 R'_L I_{cm} = 0 \Rightarrow I_{cm} = \frac{2}{\pi} \frac{V_{cc}}{R'_L}$$

به ازای این جریان توان مصرفی شده در ترانزیستورها ماکزیمم می شود.

$$P_{cmax} = \frac{1}{\pi^2} \frac{V_{cc}^2}{R'_L} \approx 0.1 \frac{V_{cc}^2}{R'_L}$$

- راندها:

$$\eta = \frac{P_L}{P_{cc}} = \frac{\frac{1}{2} R'_L I_{cm}^2}{\frac{2}{\pi} V_{cc} I_{cm}} = \frac{\pi}{4} \frac{R'_L}{V_{cc}} I_{cm}$$

مشاهده می شود که راندها نسبت

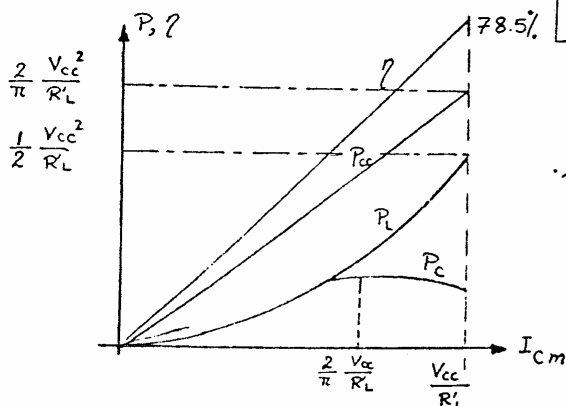
به تقویت کننده های کلاس A بیشتر شده است.

$$\left. \eta_{max} \right|_{I_{cmmax}} = \frac{\pi}{4} \approx 78.5\%$$

- ضریب شایستگی:

$$\frac{P_{cmax}}{P_{Lmax}} = \frac{0.1 \frac{V_{cc}^2}{R'_L}}{\frac{1}{2} \times \frac{V_{cc}^2}{R'_L}} = 0.2$$

$$P_{cmax} = 0.2 P_{Lmax}$$



شکل (۲-۶) تغییرات توان و راندها را نسبت به I_{cm} نشان می دهد.

شکل (۲-۶)

مثال ۱

یک تقویت کننده پوش پول طراحی کنید که توان ماکزیمم در بار $R_L = 10 \Omega$ مصرف

مشخصات ترانزیستور $(P_{cmax} = 4W, BV_{CE0} = 40V, I_{cmmax} = 1A)$

شود.

$$P_{Lmax} = \frac{V_{cc}^2}{2R'_L} = \frac{V_{cc} I_{cmmax}}{2}$$

حل:

با براین با افزایش V_{cc} و I_{cmmax}

توان مصرفی در بار R_L افزایش پیدا می کند ولی یا توجه به اینکه V_{cc} و I_{cmmax} دارای محدودیت هایی هستند داریم.

$$V_{cc} \leq \frac{1}{2} BV_{CE0} = 20V$$

$$I_{cmmax} \leq I_{cmal} = 1A \quad , \quad P_{Lmax} = \frac{V_{cc} I_{cmmax}}{2} \leq 5P_{cmax} = 20W$$

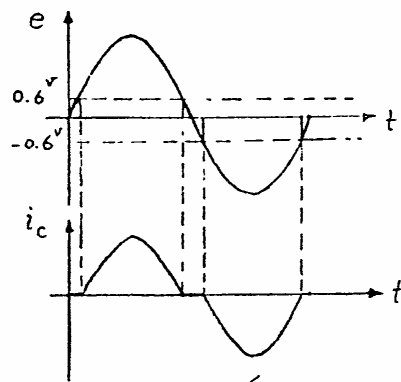
اگر V_{CC} و I_{Cmax} را به صورت زیر انتخاب کنیم

$$\begin{cases} V_{CC} = 20V \\ I_{Cmax} = 1A \end{cases} \Rightarrow P_{Lmax} = 10W \leq 20W$$

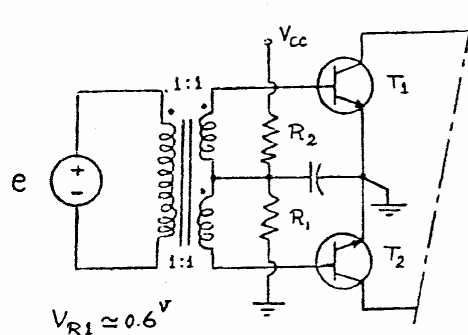
که شرط $P_{Lmax} \leq 5P_{Cmax}$ هم برقرار می شود.

$$I_{Cmax} = \frac{V_{CC}}{N^2 R_L} \Rightarrow N^2 R_L = 20 \Rightarrow N^2 = 2 \Rightarrow N = 1.414$$

- اگر مدار پوش بول را مانند شکل (۲-۱) بکار ببریم بدلیل اینکه دیناز آستانه هدایت دیود بیس-امیتر در حدود ۰.۶ است این امر باعث اعوجاج در جریان خرد می شود [شکل (۲-۷)].

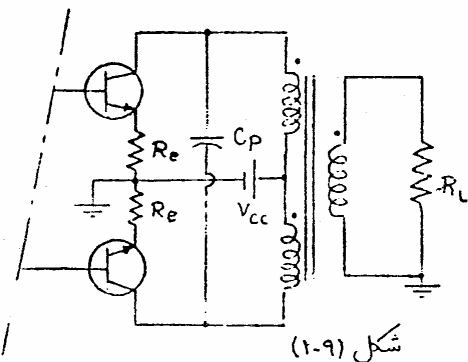


شکل (۲-۷)



شکل (۲-۸)

به این اعوجاج، اعوجاج عبوری (Crossover Distortion) می گویند. برای از بین بردن این عیب معمولاً ترانزیستورها را طوری بایاس می کنند که دیناز بیس-امیتر آنها در حدود ۰.۶ شود. [شکل (۲-۸)].

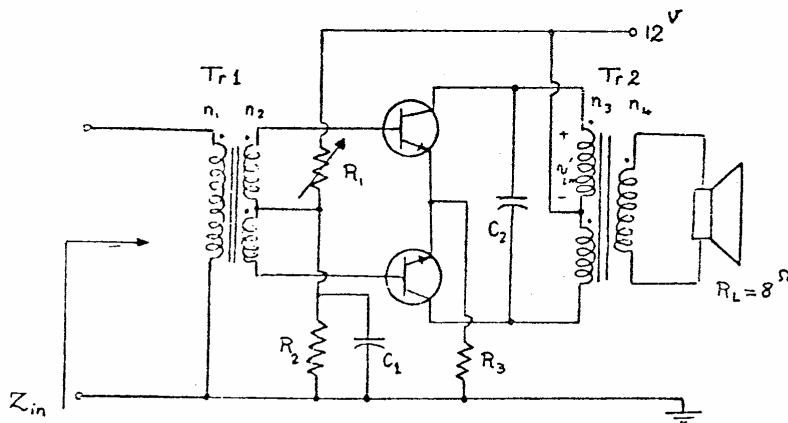


شکل (۲-۹)

ملاحظات عملی:
برای اینکه تقویت کننده مطلق تر عمل کند در امیتر ترانزیستورها مقاومت خلی کوچکی قرار می دهند. [شکل (۲-۹)].
این به طریقی که در مورد تقویت کننده

کلاس A گنجه شد، در کلکتور ترانزیستورهای کلاس B نیز یک خازن در حدود چند ده (nF) قرار می دهند تا از زیاد شدن ولتاژهای بالا جلوگیری کند. [شکل (۲-۹)].

(مثال ۲) تقویت کننده پوش پول با ترانس شکل (۲-۱۰) را برای $V_{CC} = 12V$ ، $R_L = 8\Omega$ ، $P_{Lmax} = 1W$ ، $Z_{in} = 1k\Omega$ و با فرض اینکه راندهای ترانس خروجی، $\eta = 80\%$ طرح کنید. ($f_L = 400Hz$ ، $I_{CQ} \approx 10mA$ ، $R_3 I_{Cmax} = 1V$ ، $\beta > 50$ ، $V_{CEsat} = 1V$)



شکل (۲-۱۰)

حل: توانی که به درودی (Tr2)

$$P_{Lmax} = 1W \quad P'_{Lmax} = \frac{P_{Lmax}}{\eta} = 1.25W$$

داده می شود.

اگر دامنه ولتاژ اولیه ترانس دم را V'_{Lm} بنامیم از kVL در حلقه خروجی داریم:

$$V'_{Lm} = V_{CC} - V_{CEsat} - R_3 I_{Cmax} \quad V'_{Lm} = 12 - 1 - 1 = 10V$$

$$P'_{Lmax} = \frac{1}{2} \frac{V'^2_{Lm}}{R'_L} \Rightarrow 1.25 = \frac{1}{2} \frac{10^2}{R'_L} \Rightarrow R'_L = 40\Omega$$

چونکه ترانس دم دارای تلفات می باشد

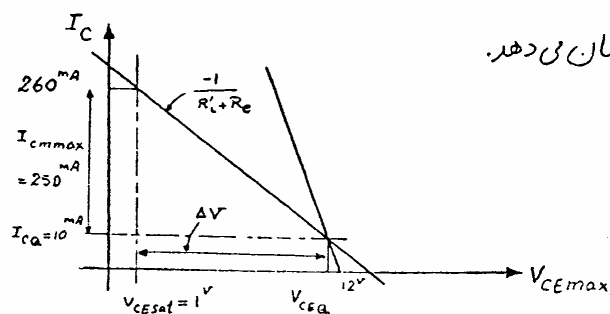
$$\frac{n_3}{n_4} \approx \sqrt{\frac{R'_L}{R_L}} = \sqrt{\frac{40}{8}} = 2.24$$

پس $R'_L \approx \left(\frac{n_3}{n_4}\right)^2 R_L$ است

$$I_{Cmax} = \frac{V'_{Lm}}{R'_L} = \frac{10}{40} = 250mA$$

$$R_3 = \frac{1V}{I_{Cmax}} = \frac{1}{250mA} = 4\Omega$$

شکل (۲-۱۱) خط بار DC، AC، نشان می دهد.



شکل (۲-۱۱)

مغضات ترانزیستورها،

$$I_{Cmax} \geq I_{Cmax} + I_{CQ} = 260^{mA}$$

$$V_{CEmax} = 12 - R_3 I_{Cmax} + V_{Lm}$$

$$V_{CEmax} = 21^V$$

$$P_{Cmax} = 0.2 P_{Lmax}^*$$

که P_{Lmax}^* کلیه توانایی است که

به عنوان مصرف کننده می باشند.

$$R_e = \frac{1}{250} = 4 \Omega$$

$$P_{Cmax} = 0.2 \left(P_{Lmax}' + \frac{1}{2} R_e (I_{Cm})_{max}^2 \right)$$

$$P_{Cmax} = 0.2 \left(1.25^W + \frac{1}{2} \times 4 \times 0.25^2 \right) = 275^{mW}$$

$$T_1, T_2 \begin{cases} I_{Cmax} \geq 0.26^A \\ 8V_{CE0} \geq 21^V \\ P_{Cmax} \geq 0.275^W \end{cases}$$

- محاسبه مقادیرهای R_1, R_2 *

$$V_{B1} = V_{B2} = 2I_{CQ} R_3 + V_{BE} = 2 \times 10 \times 4 + 0.6 = 0.68^V$$

$$I_{B1} = I_{B2} = \frac{10^{mA}}{50} = 0.2^{mA}$$

$$I_{R1} \gg 2I_{B1} \Rightarrow I_{R1} = 10 \times (2 \times 0.2) = 4^{mA}$$

$$R_1 = \frac{V_{B1}}{I_{R1}} = \frac{0.68}{4} = 170 \Omega$$

$$R_2 = \frac{V_{CC} - V_B}{I_{R2}} = \frac{12 - 0.68}{4^{mA}} = 2.83 k\Omega$$

- محاسبه $\left(\frac{n_1}{n_2}\right)$

در تقویت کننده های قدرت، رنج دینامیک جریان کلکتور بزرگ است و در نتیجه h_{ie} این ترانزیستورها طریقی تغییرات زیادی است با توجه به اینکه در تقویت کننده های کلکتور مشترک h_{ie} تأثیر چندانی در ولجیات ندارد. بنابراین می توان از h_{ie} صرف نظر کرد.

$$Z_{in} = 1^{k\Omega} = \left(\frac{n_1}{n_2}\right)^2 (h_{ie} + (1/\beta) R_3) \Rightarrow 1000 = \left(\frac{n_1}{n_2}\right)^2 5124 \Rightarrow \frac{n_1}{n_2} = 2.21$$

* در موقع محاسبه R_2, R_3 بایداری نقطه کار از نظر حرارتی مطرح نیست و شرط های گذاشته شده لزومی ندارند.

- محاسبه خازنهای C_1, C_2 :

خازن C_2 که برای جلوگیری از زیاد شدن R'_i در فرکانسهای بالا است را در حدود چند ده (nF) انتخاب می‌کنیم و با توجه به فرکانس قطع پایین:

$$C_2 = 22 \text{ nF}$$

$$f_L = \frac{1}{2\pi R'_i C_1}$$

$$R'_i = R_1 \parallel R_2 = 2.83 \text{ k} \parallel 0.17 \text{ k} = 160.3 \Omega \Rightarrow C_1 = \frac{1}{2\pi \times 400 \times 160.3} = 2.48 \mu\text{F}$$

$$C_1 = 2.7 \mu\text{F}$$

استاندارد

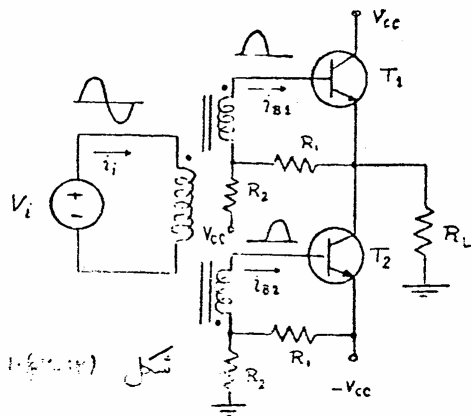
(۲-۲) تقویت کننده پوش پول کلاس B بدون ترانس:

به علت اینکه ترانس دارای حجم و وزن زیادی است، گران دهنده آن مشکل می باشد و به علت ایده آل نبودن، بهنای باند فرکانسی را کم می کند، هوارا سعی بر این است که حتی الامکان از استفاده آن اجتناب شود. در اینجا روشهایی را برای برداشتن ترانس ورودی و خروجی بیان می‌کنیم.

۲-۲-۱ - برداشتن ترانس خروجی:

شکل (۲-۱۲) مدار ساده یک تقویت کننده پوش پول بدون ترانس خروجی

را نمایش می‌دهد.



که ترانزیستور T_1 در نیم پرورد مثبت و ترانزیستور T_2 در نیم پرورد منفی عمل کرده و جریان خروجی یک سینوسی کامل خواهد بود.

اشکالات عده این مدار:

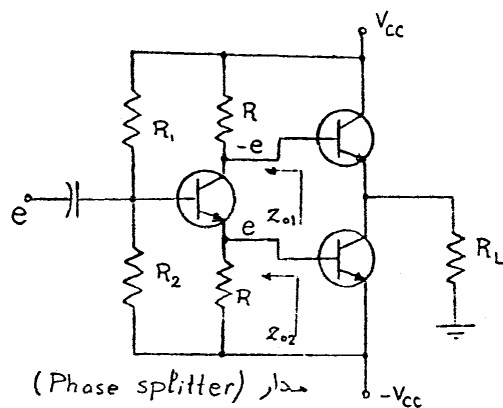
۱- به علت اینکه T_1 بمنزله کلکتور مشترک و T_2 مشترک عمل می‌کند مدار کاملاً متقارن نیست.

۲- از در منبع ولتاژ استفاده شده است.

۲-۲-۲- برداشتن ترانس ورودی:

بجای ترانس ورودی باید از مداری استفاده کرد که بتواند خود ورودی و ۱۸۰ درجه اختلاف فاز ورودی را به تقویت کننده بدهد.

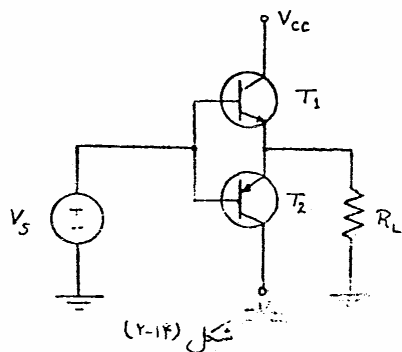
شکل (۲-۱۳) چگونگی این عمل را با یک ترانزیستور نشان می دهد.



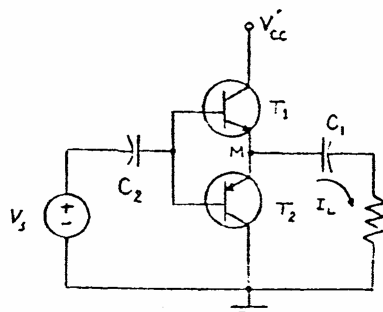
یکی از اشکالات این مدار این است که امپدانس دیده شده توسط ترانزیستورهای T_1 ، T_2 متفاوت است. که این خود باز موجب عدم تقارن در تقویت کننده می شود.

۲-۲-۳- استفاده از ترانزیستورهای مکمل: «Complementary symmetry»

ها نظوریکه ذکر شد، در طبقه پوش پول یک ترانزیستور در نیم پربرد مثبت و ترانزیستور دیگر در نیم پربرد منفی باید عمل کند، چون در آغاز ساخت ترانزیستورها فقط از نوع PNP بودند لذا تمام طراحی بر این اساس صورت گرفته بود با پیدایش ترانزیستورهای NPN این امکان بوجود آمد که با استفاده از ترانزیستورهای مکمل PNP، NPN (که دارای مشخصه ای کاملاً یکسان باشند) هر دو ترانزیستور بصورت کلکتور مشترک عمل کنند [شکل (۲-۱۴)]، و عدم تقارنی که با برداشتن ترانس خروجی بوجود آمد، بود برطرف شود.



یکی از اشکالات مدار (۲-۱۴) استفاده از در منبع می باشد برای از بین بردن این اشکال می توان مطابق شکل (۲-۱۵) از یک



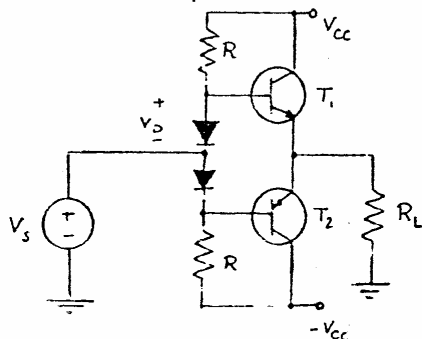
منبع استفاده کرد و بار R_L را با خازن بزرگ سری کرد. باید توجه کرد که با قرار دادن این خازن مدار تقویت کننده، دیگر قادر به تقویت سیگنالهای فرکانس پایین و DC نخواهد بود.

- در حالتیکه سیگنالی در ورودی نداشته باشیم

بافت تقارن $V_{B1} = \frac{V_{cc}}{2}$ و جریان $I_E = 0$ می باشد پس $V_{C1} = \frac{V_{cc}}{2}$ در حالتیکه T_1 قطع و T_2 روشن باشد خازن C_1 جریان بار R_L را تأمین می کند و در حالتیکه T_2 خاموش و T_1 روشن است خازن C_2 شارژ می شود پس باید خازن C_1 را به اندازه کافی بزرگ در نظر گرفت تا مانند یک منبع دشارژ عمل کند.

تذکره: باید توجه کرد که در آئاسینه این حالت $V_{cc} = 2V_{cc}$ در نظر گرفته می شود.

- برای اینکه اعوجاج عبوری (crossover dist.) را به حداقل برسانیم باید ترانزیستورها را تا آستانه هدایت بایاس کنیم.



شکل (۲-۱۶) یک نمونه از بایاس ترانزیستورها

برسید دید را نشان می دهد.

عیب عمده این کار بایاس آمدن اهداس ورودی از βR_L به $\beta R_L \parallel R/2$ است.

داز طرفی مقاومت R را نمی توان بزرگ انتخاب

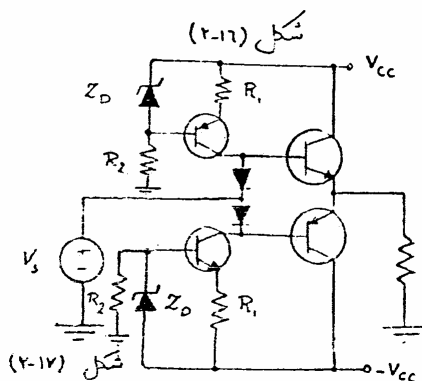
کرد زیرا جریان بیس و جریان دید را از طریق همین مقاومت تأمین می شوند.

برای از بین بردن این اشکال می توان

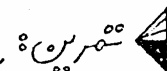
بجای مقاومت R مطابق شکل (۲-۱۷) از منابع

جریان استفاده کرد که هم جریان مورد لزوم را تأمین

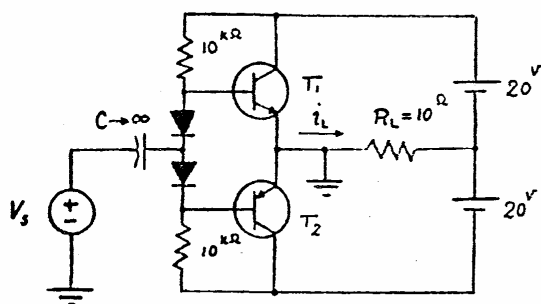
می کند و هم دارای مقاومت معادل R خواهد بود.



شکل (۲-۱۷)



تقویت کننده کلاس AB شکل (۲-۱۸) را در نظر بگیرید.

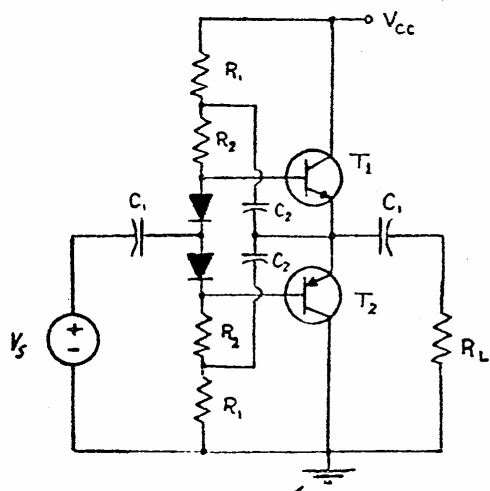


شکل (۲-۱۸)

الف. جریان نقطه کار دیودها و ترانزیستورها (فرض کنید تقارن کامل برقرار است)

ب: طرز کار مدار در V_{CE2} و i_{C2} و i_L وقتی مدار بدون ایجاد اعوجاج کار می کند.

ج: R_L و P_{CC} و η وقتی که جریان خروجی ناگزیریم است.
د: P_{Cmax} و حداکثر دامنه جریان کلکتور که P_{Cmax} را بوجود می آورد.

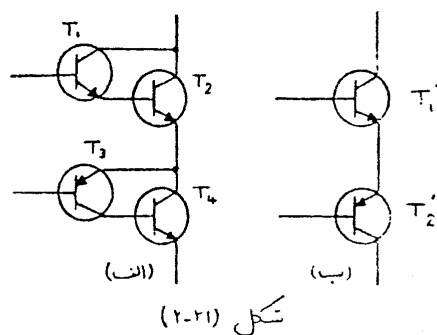
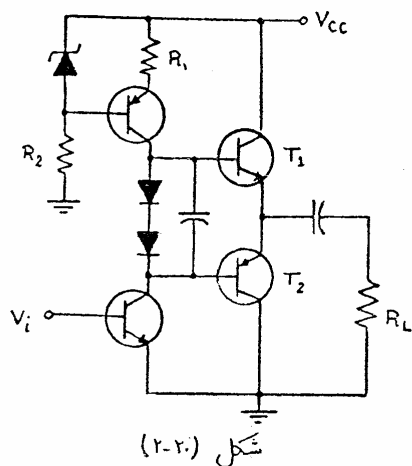


شکل (۲-۱۹)

هیچنین می توان به کمک پرت استرپ [شکل (۲-۱۹)]، شکل مدار را ساده تر و امپدانس ورودی را افزایش داد.

- در مدار شکل (۲-۱۷) در منبع جریان بکار رفته است ولی در عمل، اغلب موارد بجای یکی از منابع جریان یک مدار آمپتد مشترک قرار داده، سیمانی را به بیس آن اعمال کرده، و از خاصیت تقویت کنندگی و نشان آن استفاده می کنند. [شکل (۲-۲۰)].

برای بالا بردن امپدانس ورودی و ضریب تقویت، می توان بجای T_1 و T_2 از دارلینگتون استفاده کرد ولی چون در عمل ترانزیستورهای قدرت بیشتر به صورت npn ساخته می شوند بجای ترانزیستور T_2 می توان از ترکیب $(NPN-PNP)$ استفاده کرد. شکل (۲-۲۱) طرز اتصال و مدار ساده شده آنرا نمایش می دهد.



شکل (۲-۲۱)

$$T_1': \beta_1' \approx \beta_1 \beta_2 \quad h_{ie1}' = 2 h_{ie1}$$

$$T_2': \beta_2' \approx \beta_3 \beta_4 \quad h_{ie2}' = h_{ie3}$$

مثال در نویز کننده شکل (۲-۲۲) با فرض $\beta_1 = \beta_2 = 25$ $\beta_3 = \beta_4 = \beta_5 = \beta_6 = 100$

$$V_{CEsat} = 1V \quad V_{BE} = 0.6$$

الف: برای ایجاد قدرت ماکزیم:

$$P_{Lmax} = 25W$$

در بلندگو حدود V_{CC} را تعیین نمائید.

ب: با انتخاب V_{CC} مدار را

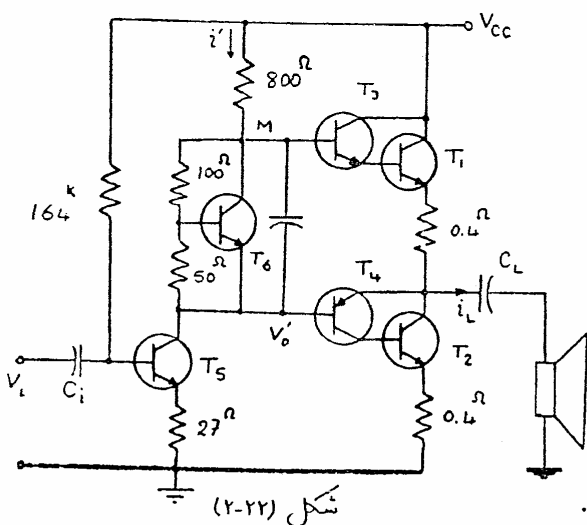
آپاسیته نموده، رانش هر یک از

ترانزیستورها را مشخص کنید.

ج: راندمان ماکزیم

(?) راندمان و شاخص ورودی

برای ایجاد ماکزیم راندمان را حساب کنید.



$$P_{Lmax} = \frac{1}{2} R_L I_{cmmax}^2 \Rightarrow 25 = \frac{1}{2} \times 8 \times I_{cmmax}^2$$

$$\Rightarrow I_{cmmax} = 2.5A$$

حل: الف:

در این مسئله بدلیل اینکه در کلکتور ترانزیستور

T_3 مقاومتی وجود ندارد در نتیجه برای ترانزیستور

T_1 اشباع نداریم یعنی: $V_{CE} = 2V_{BE} > 1V$

اگر بنابه تقارن دناژ دوسر خازن $V_{C_L} = \frac{V_{CC}}{2}$ بگیریم

$$\begin{cases} V_M = 2V_{BE} + 0.4 i_L + \frac{V_{CC}}{2} + 8 i_L \Rightarrow i_L = \frac{V_M - 2V_{BE} - V_{CC}/2}{8.4} \\ V_M = V_{CC} - 800 i' = V_{CC} - 800 \left(\frac{i_L}{\beta_1 \beta_3} + i_{CS} \right) \Rightarrow 8.4 i_L = \frac{V_{CC}}{2} - \frac{800}{2500} i_L - i_{CS} - 1.2 \end{cases}$$

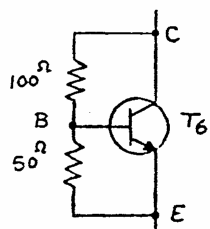
$$i_{Lmax} \rightarrow i_{CS} = 0 \Rightarrow \boxed{V_{CC} = 4.6V}$$

ب- ترانزیستورهای T_2, T_1 که در طبقه‌های زار گرفته‌اند ترانزیستورهای تدرت می‌باشند

- ترانزیستورهای T_4, T_3 امپدانس دیده شده توسط کلکتور ترانزیستور T_5 را افزایش می‌دهند که باعث افزایش ضریب تقویت دناژ می‌گردد.

- ترانزیستور T_5 عمل تقویت سیگنال دناژ را انجام می‌دهد.

- برای ترانزیستور T_6 داریم:



$$V_{BE} = \frac{50}{50+100} V_{CE6} \Rightarrow \boxed{V_{CE6} = 3V_{BE}}$$

دیده می‌شود که ترانزیستور T_6 در واقع دناژ آستانه

هدایت ترانزیستورهای T_4, T_1, T_3 را تأمین می‌کند. ($V_{BE} multiplier$)

$$I_{ES} = \frac{V_{CC} - 0.6}{R_E + \frac{R_B}{1+\beta}} = \frac{4.6 - 0.6}{0.027 + \frac{16k}{101}} = 27.5mA \quad h_{ies} = \beta_s \frac{25mV}{I_{CS}} \quad \text{ج:}$$

$$h_{ies} = 100 \frac{25mV}{27.5mA} = 90\Omega$$

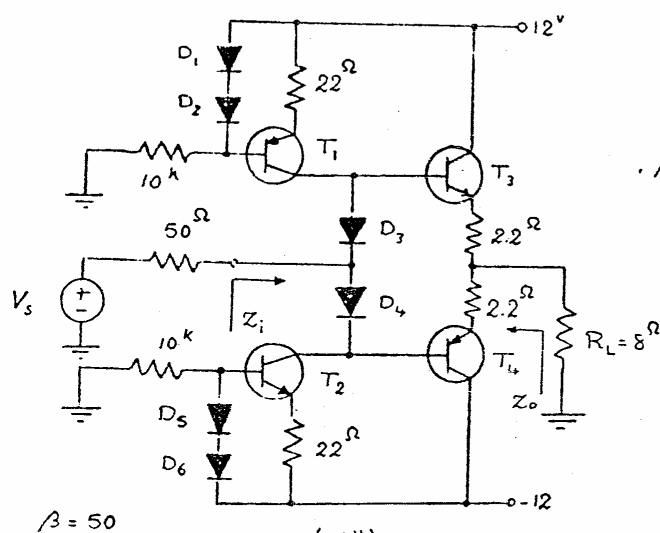
$$P_{CC} = V_{CC} I_{ES} + \frac{2}{\pi} \frac{V_{CC}}{2} I_{Cmax} = 4.6 \times 27.5mA + \frac{2}{\pi} \times \frac{4.6}{2} \times 2.5 = 37.87W$$

$$\eta_{max} = \frac{P_{Lmax}}{P_{ccmax}} = \frac{25}{37.87} = 66\%$$

$$A_N = \frac{v_o}{v_i} = \frac{v_o}{v_o'} \frac{v_o'}{v_i} = \frac{8}{8+0.4} \times \frac{-100 [800 \parallel (100 \times 25) \times 8.4]}{90 + 101 \times 27} = -26$$

$$v_{omax} = 2.5 \times 8 = 20^V$$

$$v_{imax} = \frac{v_{omax}}{|A_v|} = \frac{20}{26} = 0.77^V$$

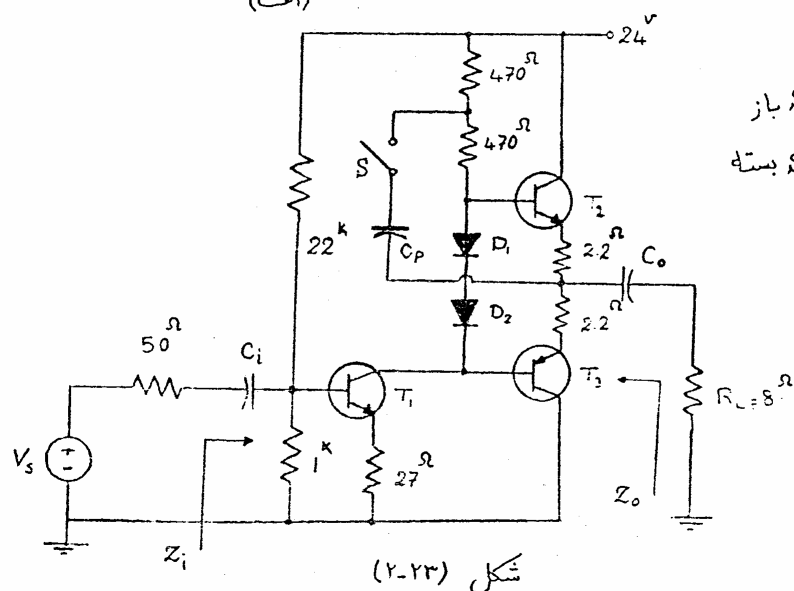


مطرحین:

$$A_{Ns} = \frac{v_o}{v_s}$$

Z_o, Z_i

در P_{Lmax} و I_{max} مدارات شکل (۲-۲۳)

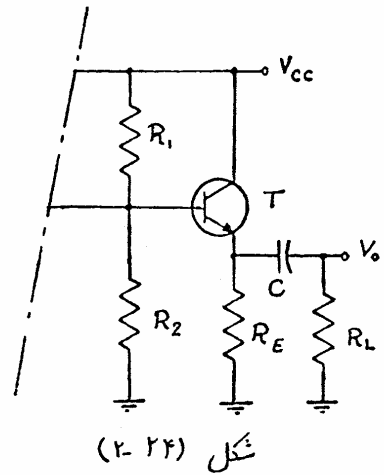


ب: کلید S باز
ج: کلید S بسته

$\beta_1 = 100$

$\beta_2, \beta_3 = 50$

تمرین های مختلف :



۱. مدار تقویت کننده شکل (۲-۲۴)

رادر نظر بگیرید.

مقدار مقاومت R_L را بر حسب R_E ،
برای آنکه رانندمان $(\eta = \frac{P_{Lac}}{P_{cc}})$ و
سویکت وناژ خودجی ماکزیم کردرد
محاسبه نمایند.

شکل (۲-۲۴)

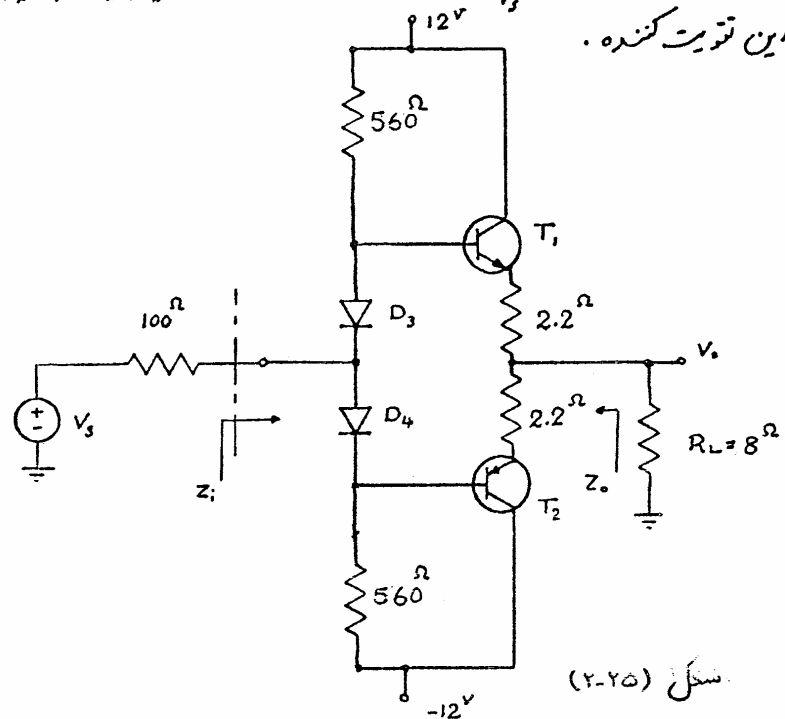
۲. مدار تقویت کننده قدرت شکل (۲-۲۵) رادر نظر بگیرید. با فرض اینکه،

$$\beta_1 = \beta_2 = 40$$

$$|V_{BE}| = V_D = 0.6V$$

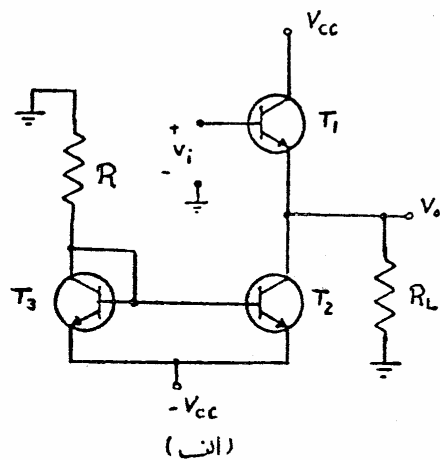
$$r_{o1} = r_{o2} = 100 k\Omega$$

مطلوبت محاسبه $A_{v0} = \frac{V_o}{V_s}$ ، Z_i ، Z_o ، P_{Lmax} و I_{max} برای
این تقویت کننده.



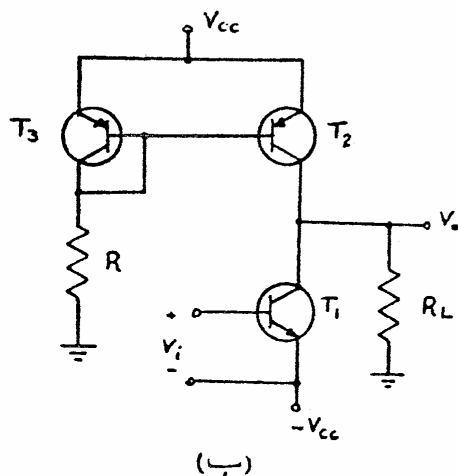
شکل (۲-۲۵)

۳- مقایسه در تقویت کننده امیتر مشترک و کلکتور مشترک از نظر اعوجاج:



شکل (۲-۲۶)

الف: تقویت کننده امیتر فالور شکل (۲-۲۶-ا) را در نظر بگیرید. در صورتیکه $V_{CESat} = 0.2V$, $R = 4.65 k\Omega$, $V_{CC} = 10V$ و $V_{BE(on)} = 0.7V$ باشد. مدل سیگنالهای کوچک تقویت کننده را در نظر گرفته و مقدار $A_{v0} = \frac{V_o}{V_i}$ را وقتی که دامنه سیگنال خروجی v_o بین $\pm 0.6V$ تغییر می کند، مورد بررسی قرار دهید. (ترانزیستورهای T_2 و T_3 مشابهند)



(ب)

ب: تقویت کننده امیتر مشترک شکل (۲-۲۶-ب) را در نظر بگیرید. در صورتیکه مقادیر الیهای مدار همانند قسمت الف باشد. مدل سیگنالهای کوچک تقویت کننده را در نظر گرفته و مقدار $A_{v0} = \frac{V_o}{V_i}$ را وقتی دامنه سیگنال خروجی v_o بین $\pm 0.6V$ تغییر می کند، مورد بررسی قرار داده و با قسمت الف مقایسه نمایید.

ج: حداکثر توانی که بار $R_L = 1 k\Omega$ در حالت (الف) می تواند مصرف نماید، بدون اینکه در سیگنال خروجی v_o اعوجاج گسری بوجود آید را حساب کنید و در این حالت راندهای $(\frac{P_L}{P_{CC}})$ را بدست آورید. به ازای چه مقدار R_L راندهای مدار ماکزیمم بدست می آید؟

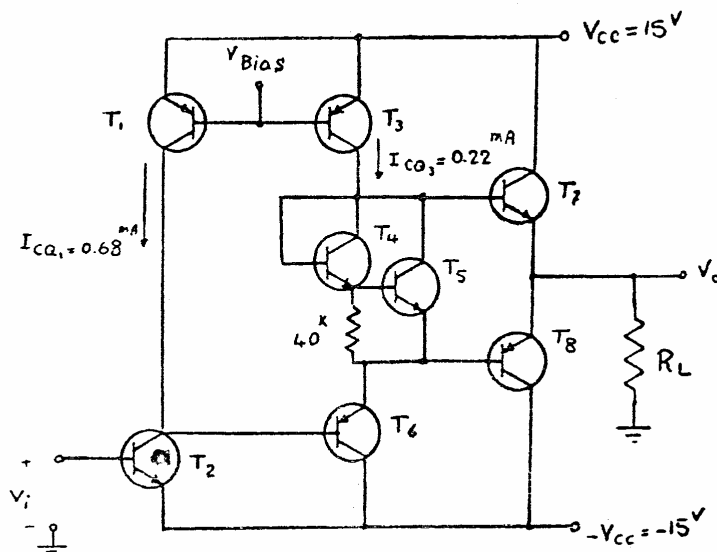
۴- مدار شکل (۲-۲۷) طبقه نهائی یک تقویت کننده عملیاتی ۷۴۱۰ را نشان می دهد. در صد تیکه $\beta_{Fnp} = 50$ و $\beta_{Fpn} = 200$ و برای همه ترانزیستورها:

$$|V_{BE(on)}| = 0.7^V, |V_{CEsat}| = 0.2^V, I_S = 10^{-14} A, (I_{D1} \neq I_S) \text{ باشد.}$$

الف، حداکثر مقدار مثبت و منفی V_o را برای $R_L = 10^k, 1^k, 200^{\Omega}$ بدست آورید.
 ب، حداکثر توان متوسطی که به بار $R_L = 1^k \Omega$ می توان داد بدون آنکه اندوایج محسوس در V_o بوجود آید را حساب کنید. دقت این شرایط مقدار راندمان را حساب نمایید. (توان راندمان در طبقه پوش-پول مورد نظر است. سیگنال را سینوسی فرض کنید)

ج ۱ حداکثر توان لحظاتی مصرفی در هر یک از ترانزیستورهای طبقه پوش-پول را بدست آورید. ($R_L = 1^k \Omega$)

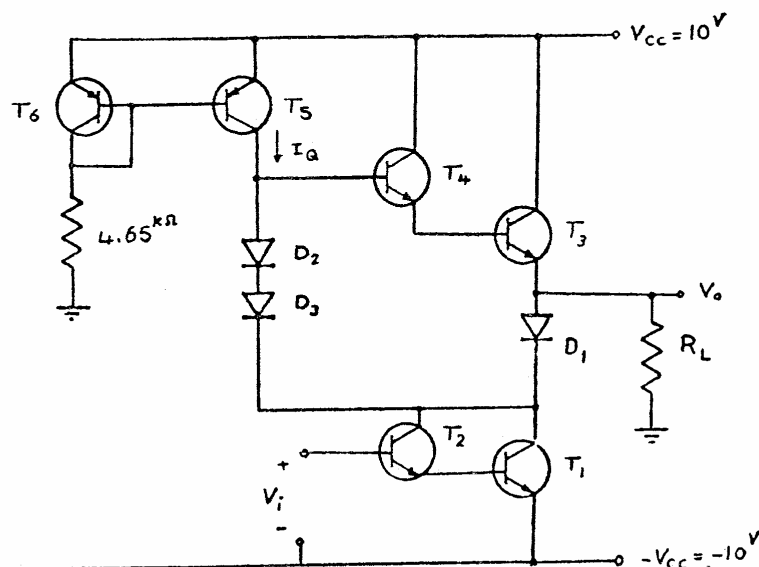
د، سیگنال خروجی را سینوسی فرض کرده، حداکثر توان متوسطی که به بار می توان داد، با آنکه توان لحظاتی مصرفی T_7 و T_8 از 100^{mW} بزرگتر نشود را بدست آورید. در این حالت مقدار R_L و راندمان را محاسبه نمایید.
 ه، جریان کلکتور ترانزیستور را برای $V_o = -10^V$ بدست آورید. ($R_L = 1^k \Omega$)



شکل (۲-۲۷)

۵- تقریب کننده قدرت شکل (۲-۲۸) را که قسمت پرش-پول آن کلاً از ترانزیستورهای npn تشکیل شده است در نظر بگیرید. در صورتیکه $V_{0(on)} = 0.7^V$ ، $|V_{BE(on)}| = 0.7^V$ ، $|V_{CEsat}| = 0.2^V$ و $\beta_F = 100$ و ترانزیستورهای T_5 ، T_6 مشابه باشند.

- الف، حداکثر مقدار مثبت و منفی V_o در حالیکه $R_L = 8^{\Omega}$ است را بدست آورید.
 ب، در حالیکه $V_o = 0$ است توان مصرفی در مدار چقدر است؟
 ج، در صورتیکه V_o تقریباً یک سیگنال سینوسی باشد مطلوبیت
 ج-۱- حداکثر توان مصرفی بار $R_L = 8^{\Omega}$ بدون آنکه بالا و پایین سیگنال V_o بریده شود در اندامان مدار در این حالت.
 ج-۲- حداکثر توان لحظه‌ای مصرفی ترانزیستورهای T_1 و T_3



شکل (۲-۲۸)



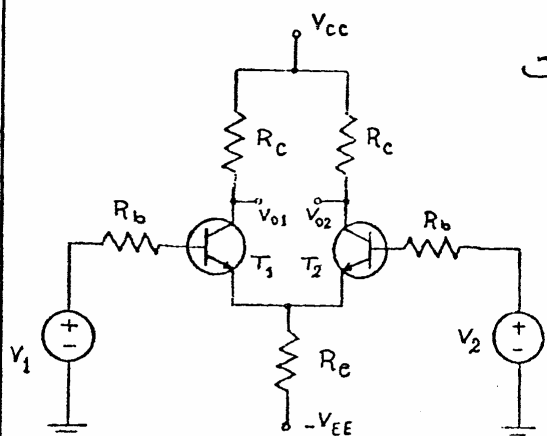
بخش

تقویت کننده های (دیفرانسیل)

در مدار تقویت کننده امپدانس مشترک برای بدست آوردن پایداری حرارتی مناسب باید مقاومت R_e نسبتاً بزرگ باشد که این خود باعث کاهش ضریب تقویت می شود. در صورتیکه بخواهیم سیگنالهای AC را تقویت کنیم می توان مقاومت R_e را به اندازه کافی بزرگ انتخاب کرد تا پایداری حرارتی مطلوب بدست آید و برای داشتن ضریب تقویت کافی می توان توسط یک خازن "bypass" مقاومت R_e را برای سیگنالهای AC اتصال کوتاه نمود، ولی اگر فرکانس سیگنال کم یا DC باشد در اینصورت وجود خازن تأثیری نداشته و ضریب تقویت کاهش می یابد برای اینکه بتوانیم سیگنالهایی با فرکانس پایین و یا DC را تقویت کنیم، از تقویت کننده دیفرانسیل استفاده می کنیم.

همچنین یکی دیگر از مشکلات تقویت کننده ها مسئله نویز می باشد، تقویت کننده ای را که تاکنون بررسی کردیم بین سیگنال و نویز تفاوتی قائل نمی شوند و هر دو را به یک اندازه تقویت می کنند ولی تقویت کننده دیفرانسیل بین سیگنال و نویز تفاوت قائل شده و هر کدام را با ضریب تقویت متفاوتی به خروجی مدار منتقل می نماید.

۱- بررسی مدل ساده یک تقویت کننده دیفرانسیل:



شکل (۱-۱)

شکل (۱-۱) مدل ساده یک تقویت کننده دیفرانسیل متقارن را نمایش می دهد. این مدار را می توان متشکل از دو مدار آمپتر مشترک مشابه دانست که آمپتر ترانزیستورهای آنها به یکدیگر متصل شده اند. در این مرتبه ترانزیستورهای T_1 و T_2 باید کاملاً مشابه باشند.

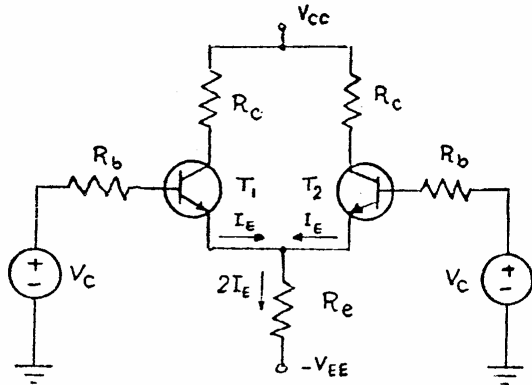
هر یک از دناژهای V_1 و V_2 را ترکیبی از دناژهای مشترک (Common) و دیفرانسیل (Differential) فرض می کنیم.

$$\begin{cases} V_1 = V_C + V_d \\ V_2 = V_C - V_d \end{cases} \Rightarrow V_C = \frac{V_1 + V_2}{2} \quad V_d = \frac{V_1 - V_2}{2}$$

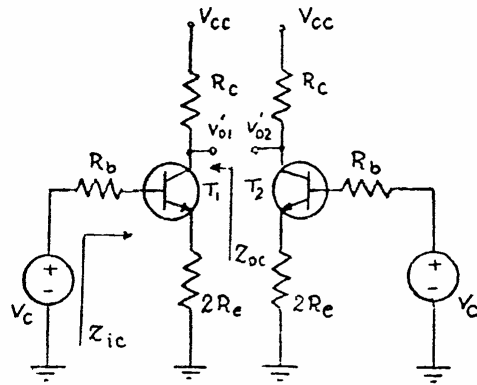
اگر ترانزیستورهای این تقویت کننده را در ناحیه خطی کارکنند می توان از اصل «جمع آثار» (Superposition) در مورد دناژهای V_1 و V_2 استفاده کرد و سیگنالهای مشترک و دیفرانسیل را بطور جداگانه تأثیر داد.

۱-۱) حالت سیگنال هلی مشترک:

شکل (۱-۲) تقویت کننده دیفرانسیل را در حالت $V_1 = V_2 = V_C$ نشان می دهد. بدلیل متقارن بودن مدار این تقویت کننده، می توان از قضیه «جانسنی» که در تئوری مدارهای الکتریکی بیان می شود استفاده کرد و مدار تقویت کننده شکل (۱-۲) را به صورت مدار شکل (۱-۳) درآید.



شکل (۱-۲)



شکل (۱-۳)

برای این حالت داریم:

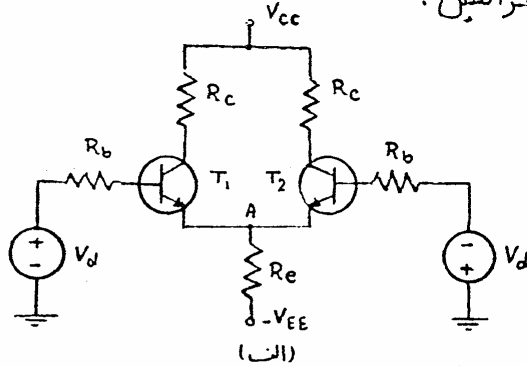
$$V'_{o1} = \frac{-\beta R_c}{R_b + h_{ie} + (1+\beta)2R_e} V_c$$

$$V'_{o2} = \frac{-\beta R_c}{R_b + h_{ie} + (1+\beta)2R_e} V_c$$

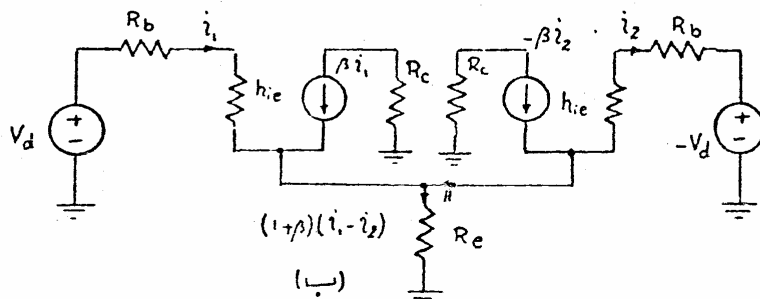
$$Z_{ic} = R_b + h_{ie} + (1+\beta)2R_e$$

$$Z_{oc} = R_c$$

(۱-۲) حالت سیگنال های دیفرانسیل:



(الف)



(ب)

شکل (۱-۴) تقریب

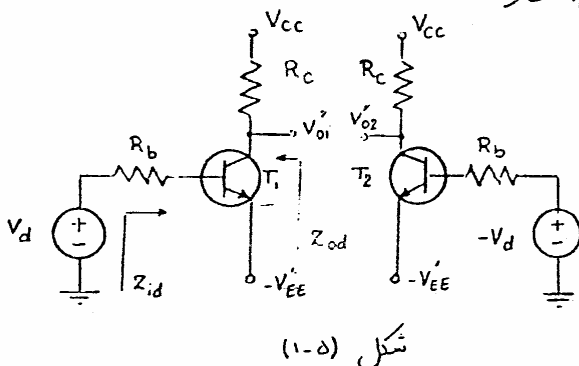
کننده دیفرانسیل را در حالت
شکل (۱-۴) ب و $V_1 = -V_2 = V_d$
مدار معادل AC آنرا نمایش می دهد.

شکل (۱-۴)

با نوشتن KVL در دو حلقه‌ای که شامل منابع ولتاژ V_d ، $-V_d$ می‌باشند خواهیم داشت:

$$\begin{cases} V_d = (h_{ie} + R_b) i_1 + R_e (1 + \beta) (i_1 - i_2) \\ -V_d = -(h_{ie} + R_b) i_2 + R_e (1 + \beta) (i_1 - i_2) \end{cases} \Rightarrow R_e (1 + \beta) (i_1 - i_2) = 0 \Rightarrow i_1 = i_2$$

یعنی جریان دیفرانسیل مقاومت R_e برابر صفر است و ولتاژ نقطه A از نظر منابع ولتاژ دیفرانسیل ثابت می‌باشد.
مدار شکل (۱-۵) مدل ساده شده تقویت کننده شکل (۱-۶) را نشان می‌دهد.



$$V'_{01} = \frac{-\beta R_c}{R_b + h_{ie}} V_d$$

$$V'_{02} = \frac{\beta R_c}{R_b + h_{ie}} V_d$$

مشاهده می‌شود که فزیت تقویت ولتاژ در این حالت بیشتر شده است.

$$Z_{id} = R_b + h_{ie}$$

$$Z_{od} = R_c$$

حالت کلی تقویت کننده دیفرانسیل:

چون ولتاژهای ورودی تقویت کننده دیفرانسیل را بصورت ترکیبی از ولتاژهای

$$\begin{cases} V_1 = V_c + V_d \\ V_2 = V_c - V_d \end{cases}$$

مشترک و دیفرانسیل در نظر گرفتیم. در نتیجه طبق قضیه "جمع آثار" خروجی‌های ناشی از ولتاژهای مشترک و دیفرانسیل را با هم جمع می‌کنیم.

- ولتاژهای نهایی:

$$\begin{cases} V_{01} = \frac{-\beta R_c}{R_b + h_{ie} + (1 + \beta) 2 R_e} V_c + \frac{-\beta R_c}{R_b + h_{ie}} V_d \\ V_{02} = \frac{-\beta R_c}{R_b + h_{ie} + (1 + \beta) 2 R_e} V_c + \frac{-\beta R_c}{R_b + h_{ie}} (-V_d) \end{cases}$$

$$\begin{cases} V_{o1} = \frac{-\beta R_c}{R_b + h_{ie} + (1+\beta)2R_e} \left(\frac{V_1 + V_2}{2} \right) + \frac{-\beta R_c}{2(R_b + h_{ie})} (V_1 - V_2) \\ V_{o2} = \frac{-\beta R_c}{R_b + h_{ie} + (1+\beta)2R_e} \left(\frac{V_1 + V_2}{2} \right) - \frac{-\beta R_c}{2(R_b + h_{ie})} (V_1 - V_2) \end{cases}$$

$$A_c = \frac{-\beta R_c}{R_b + h_{ie} + (1+\beta)2R_e}$$

$$A_d = \frac{-\beta R_c}{2(R_b + h_{ie})}$$

اگر A_c و A_d را برابر
نیز تعریف کنیم:

$$\begin{cases} V_{o1} = A_c \left(\frac{V_1 + V_2}{2} \right) + A_d (V_1 - V_2) \\ V_{o2} = A_c \left(\frac{V_1 + V_2}{2} \right) - A_d (V_1 - V_2) \end{cases}$$

معمولاً در $(1+\beta)2R_e \gg R_b + h_{ie}$

نتیجه $A_d \gg A_c$ است یعنی دلتا مشترک

(معمولاً نیز) خیلی کمتر از دلتا دیزانسیل (سیگنال) در خروجی اثر می‌کند.

نسبت $\left| \frac{A_d}{A_c} \right|$ مشخصه مهمی برای تعریف یک تقویت کننده دیزانسیل است.

که این نسبت را « ضریب حذف سیگنال مشترک » (common mode rejection ratio)

یا CMRR می‌نامند. هر قدر CMRR بزرگتر باشد تقویت کننده به یک تقویت کننده ایده‌آل نزدیکتر می‌شود.

$$CMRR = \left| \frac{A_d}{A_c} \right| = \frac{R_b + h_{ie} + (1+\beta)2R_e}{2(R_b + h_{ie})} \approx \frac{(1+\beta)R_e}{R_b + h_{ie}}$$

مثال ۱) مطلوبست CMRR برای تقویت کننده دیزانسیل شکل (۱-۱)

که $R_e = 10^4 \Omega$ $R_b = 1^4 \Omega$ $h_{ie} = 1^4 \Omega$ $\beta = 200$

$$CMRR = \left| \frac{A_d}{A_c} \right| \approx \frac{(1+\beta)R_e}{R_b + h_{ie}} = \frac{201 \times 10^4}{1^4 + 1^4} = 1000$$

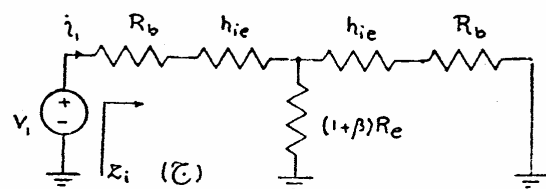
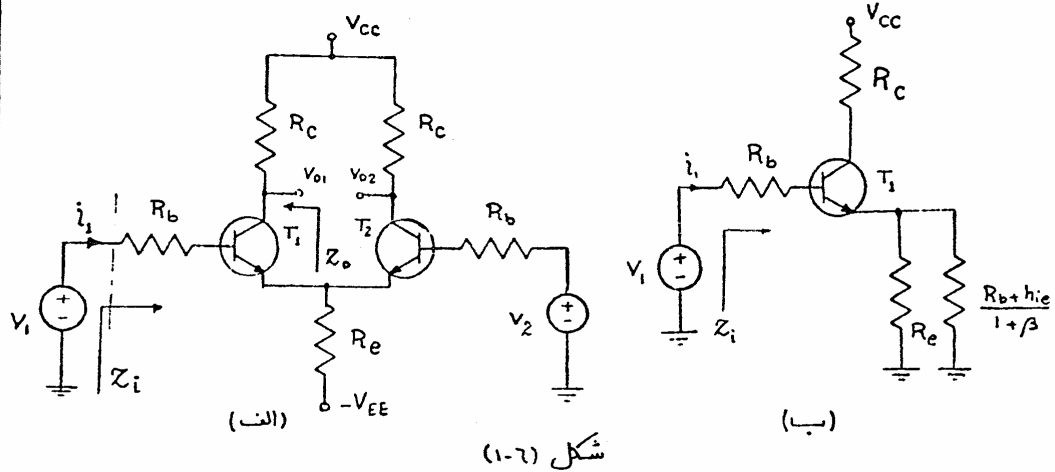
حل:

- امپدانس ورودی:

امپدانس ورودی تقویت کننده دیزانسیل شکل (۱-۶-۱) را

$$Z_i = \frac{V_i}{i_i} \bigg|_{V_2=0}$$

بعورت فوق تعریف می‌کنیم



برای محاسبه امپدانس درودی این تقویت کننده می توان از روش انعکاس امپدانس استفاده کرد.

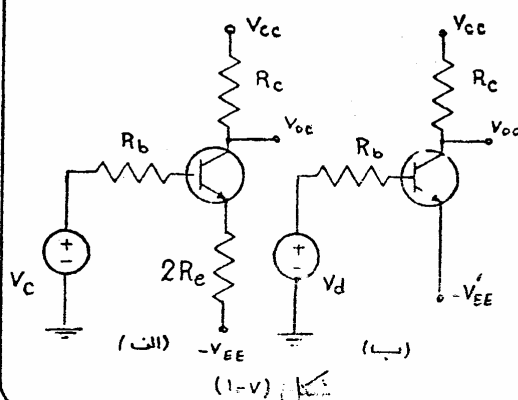
بطوریکه ابتدا متاد متغی در بیس ترانزیستور T_2 را به امپدانس آن مثل می کنیم. [شکل (۱-۶ ب)] در بیس متاد متغی در امپدانس ترانزیستور T_1 را به بیس آن انتقال می دهیم. [شکل (۱-۶ ج)]. در نتیجه داریم:

$$Z_i = R_b + h_{ie} + (1 + \beta)R_e \parallel (R_b + h_{ie})$$

برای بالا بردن امپدانس درودی می توان از دارلینگتون و یا FET بجای ترانزیستورهای T_1 و T_2 استفاده کرد.

$$Z_o = R_c$$

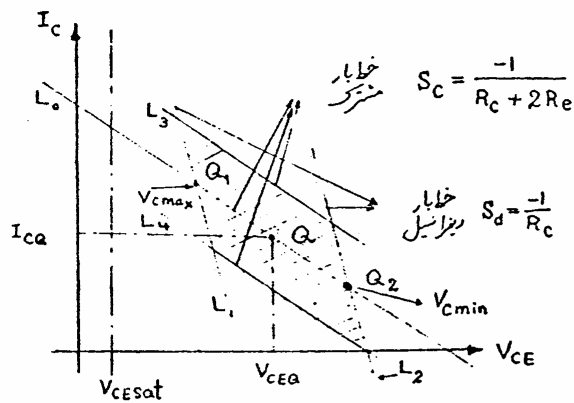
- امپدانس خروجی:



- فقط کار و خط بار:

ابتدایی از ترانزیستورهای تقویت کننده شکل (۱-۶ الف) را در نظر می گیریم و دلتاژهای درودی V_1 و V_2 را ترکیبی از دلتاژهای مشترک و دیزانسیل فرض می کنیم. بنا به تعارن موارد، برای دلتاژ مشترک

شکل (۱-۷-الف) د برای دشار دینرانیل شکل (۱-۷-ب) بدست می آید.
در حالت $V_1 = V_2 = 0$ نقطه کار استاتیک ترانزیستور (Q) بدست می آید [شکل (۱-۸)].
برای حالت سبیتال
مشترک [شکل (۱-۷-الف)] داریم:



$$(V_{CE} + V_{EE}) = (R_C + 2R_E) I_{C_1} + V_{CE1}$$

با توجه به این رابطه، شیب خط بار
مشترک برابر خواهد بود با:

$$S_C = \frac{-1}{R_C + 2R_E}$$

شکل (۱-۸)

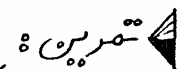
با توجه به دامنه دشار V_C نقطه کار ترانزیستور روی خط بار مشترک (L_0) از Q_1 تا Q_2 تغییر می کند. [شکل (۱-۸)].
با در نظر گرفتن مدار شکل (۱-۷-ب)، معادله خط بار دینرانیل بصورت زیر بدست می آید.

$$(V_{CC} + V_{EE}) = R_C I_{C_1} + V_{CE1} \Rightarrow S_d = \frac{-1}{R_C}$$

مشاهده می شود که شیب
خط بار دینرانیل بیشتر از
شیب خط بار، در حالت مشترک است.

مداکثر دامنه دشار V_d برای اینکه تقویت کننده در ناحیه خطی عمل کند، بستگی
به دامنه دشار V_C و نقطه کار استاتیک ترانزیستور (Q) دارد. این محدودیت علاء در
نقطه کار Q_2 از تقاطع خط بار دینرانیل با محور دشار (V_{CE}) و یا در نقطه
کار Q_1 از تقاطع خط بار دینرانیل با خط $V_{CE} = V_{CESat}$ بدست می آید،
در شکل (۱-۸) این محدودیت در نقطه کار Q_2 به وجود می آید.

با توجه به مطالب گفته شده ناحیه کاری را که در آن ترانزیستور T_1 بصورت خطی
عمل می کند، بدست می آید. (ناحیه لم شور خورده) شکل (۱-۸)



تمرین ۹:
 تقویت کننده دینانسیل شکل (۱-۹) را در نظر بگیرید. ورودی های تقویت کننده (e_1, e_2) منابع ولتاژ با امپدانس داخلی $R_b = 1\text{ k}\Omega$ می باشند و ترانزیستورها از نوع سیلیسیم $(V_{BE} = 0.6)$ با $h_{FE} = 250$ هستند.
 الف: الگوی مدار را چنان تعیین کنید که تقویت کننده دارای مشخصات زیر باشد.

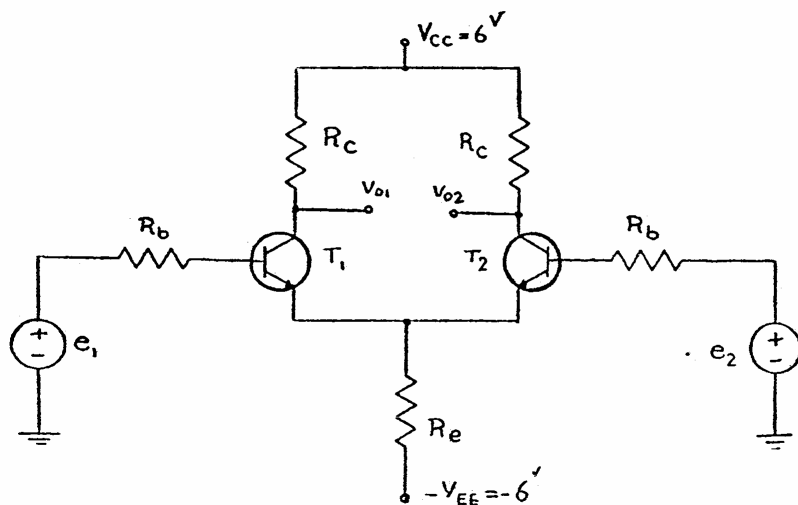
$$CMRR = 40\text{ dB} -$$

$$- \text{ امپدانس خروجی } Z_o = 1\text{ k}\Omega$$

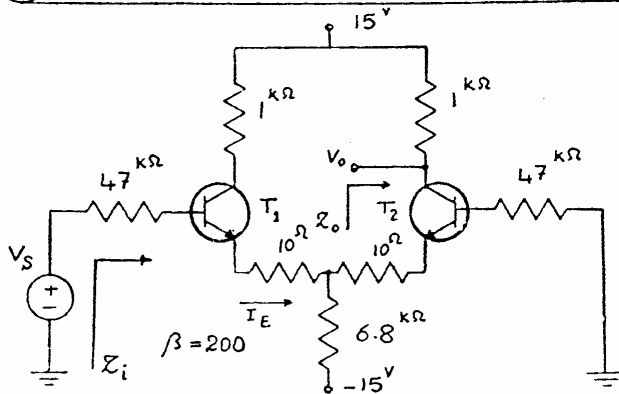
ب: خط بار برای ولتاژهای مشترک $(V_c = \frac{e_1 + e_2}{2})$ را رسم کرده و نقطه کار ترانزیستورها را روی آن مشخص کنید.

ج: در صورتیکه دامنه ولتاژ مشترک در خروجی برابر 1 V باشد مطلوبیت حداکثر ولتاژ دینانسیل $(V_d = e_1 - e_2)$ در ورودی، برای آنکه تقویت کننده در ناحیه خطی کار کند.

د: در صورتیکه $V_{CC} = 10\text{ mV}$ باشد V_d چند می تواند باشد بطوریکه نسبت دامنه ولتاژ دینانسیل به دامنه ولتاژ مشترک در خروجی حداقل 50 باشد.



شکل (۱-۹)



شکل (۱-۱۰)

مثال ۲) تقویت کننده دینانسیل
شکل (۱-۱۰) را در نظر بگیرید.
مطلوبست A_d ، Z_o ، Z_i و $CMRR$ برای این
تقویت کننده.

حل: ابتدا نقاط کار را بدست می آوریم:

$$V_{EE} - V_{BE} = \left(\frac{4.7}{1+\beta} + 10^3 + 2 \times 6.8 \right) I_E \Rightarrow 15 - 0.7 = \left(\frac{4.7}{201} + 0.01 + 13.6 \right) I_E$$

$$\Rightarrow I_E \approx 1 \text{ mA}$$

$$h_{ie} = \beta \frac{25 \text{ mV}}{I_C} = 200 \frac{25}{1} = 5 \text{ k}\Omega$$

- امپدانس ورودی:

$$Z_i = 4.7 \text{ k}\Omega + 5 \text{ k}\Omega + (1+\beta) \left\{ 10^3 + 6.8 \text{ k}\Omega \parallel \left[10^3 + \frac{4.7+5}{1+\beta} \right] \right\}$$

با توجه به روش انعکاس امپدانس داریم:

$$\Rightarrow Z_i \approx 106 \text{ k}\Omega$$

$$Z_o = 1 \text{ k}\Omega$$

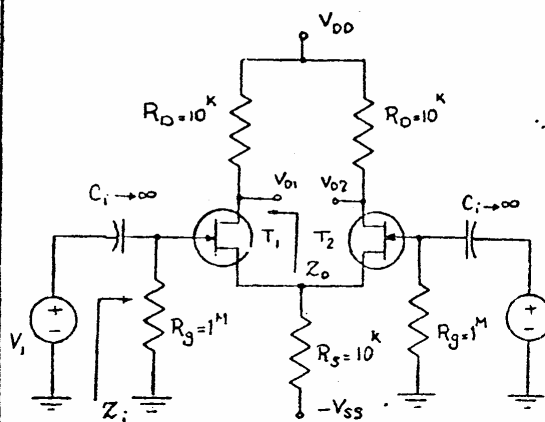
- امپدانس خروجی:

- $CMRR$ ، A_d ، A_c

$$A_c = \frac{-\beta R_c}{R_b + h_{ie} + (1+\beta)[10^3 + 2R_E]} = \frac{-200 \times 1}{4.7 + 5 + 201(0.01 + 13.6)} = -0.07$$

$$A_d = \frac{-\beta R_c}{2[R_b + h_{ie} + (1+\beta)10^3]} = \frac{-200 \times 1}{2[4.7 + 5 + 201 \times 0.01]} = -1.85$$

$$CMRR = \left| \frac{A_d}{A_c} \right| = \frac{1.85}{0.07} = 26.43$$



شکل (۱-۱۱)

تقویت کننده شکل (۱-۱۱) را در نظر بگیرید.
در صورتیکه ترانزیستورهای بکار رفته کاملاً
مشابه باشند و پارامترهای آنها
 $g_m = 1 \text{ mA/V}$ و $r_d = 100 \text{ k}\Omega$ باشد.
مطلوبت Z_o ، Z_i ، $CMRR$.

- اگر در مدار شکل (۱-۶ الف) بار R_L را بین خروجیهای V_{01} و V_{02} قرار دهیم.
آنگاه:

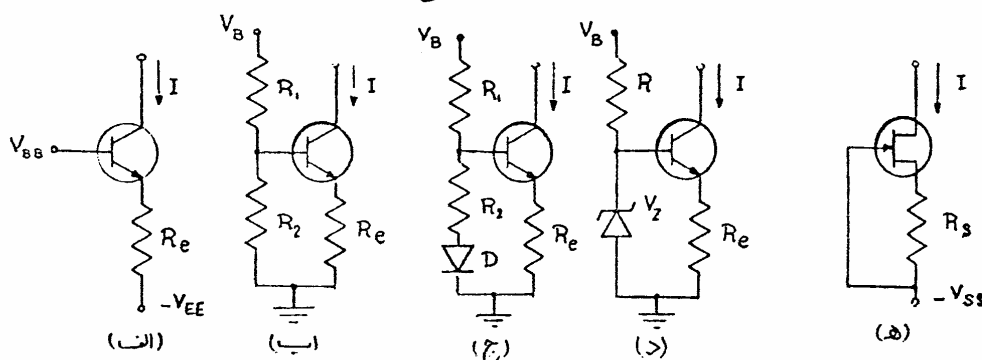
$$V_{od} = V_{01} - V_{02} = (A_c V_c + A_d (V_1 - V_2)) - (A_c V_c - A_d (V_1 - V_2)) = 2A_d (V_1 - V_2)$$

مشاهده می شود که در این حالت ولتاژ دوسر بار R_L ناشی از اختلاف ولتاژهای ورودی
است، در نتیجه این مدار برای بار R_L یک تقویت کننده دینترانسیل ایده آل می باشد.
بعلاوه ولتاژ V_{od} یک ولتاژ نمایی است، در نتیجه نمی توان آنرا به معادله
باری که یک طرف آن زمین (ground) شده، متصل کرد. همچنین این ولتاژ به
تقویت کننده های که ولتاژ ورودی آنها نسبت به زمین سنجیده می شود، قابل اعمال نیست.
برای رفع این اشکال می توان $CMRR$ مدار این تقویت کننده را آفند افزایش داد
تا اثر ولتاژ مشترک نسبت به ولتاژ دینترانسیل در هر یک از خروجی ها ناچیز شود، آنگاه می توان
یکی از ولتاژهای V_{01} یا V_{02} را بعنوان خروجی، مورد استفاده قرار داد.

با توجه به اینکه $CMRR \approx \frac{(1+A)R_e}{R_b + h_{ie}}$ می باشد. برای افزایش آن می توان مقاومت R_e را افزایش
داد، ولی بزرگ کردن مقاومت R_e موجب تغییر نقطه کار مطلوب ترانزیستور می گردد، برای
رفع این اشکال باید ولتاژ منابع V_{cc} و V_{EE} را افزایش داد، ولی با توجه به محدودیت های عملی
این روش بهره نیست. حال اگر بجای مقاومت R_e از یک منبع جریان استفاده نمایم
اولاً جریان نقطه کار ترانزیستور را بیشتر تثبیت نموده، ثانیاً مقاومت دینامیکی،
در امپدانس ترانزیستور را به طور قابل توجهی بزرگ کرده ایم.

۲- منابع جریان در تقویت کننده دیفرانسیل:

منابع جریان در مدار تقویت کننده با معزان یک لایه با بایاس کننده و یا به صورت بار فعال « active load » بطور گسترده ای مورد استفاده قرار می گیرند. منابع جریان انواع گوناگونی داشته که ساده ترین آنها منابع جریانی هستند که شامل یک ترانزیستور Bipolar و یا FET باشند. شکلهای (۲-۱) چند نمونه از منابع جریان ساده را نمایش می دهند.



شکل (۲-۱)

در شکل (۲-۱-الف) با ثابت بودن ولتاژهای V_{BB} ، $-V_{EE}$ و V_{BE} و مقاومت R_E ، جریان I از رابطه زیر بدست می آید.

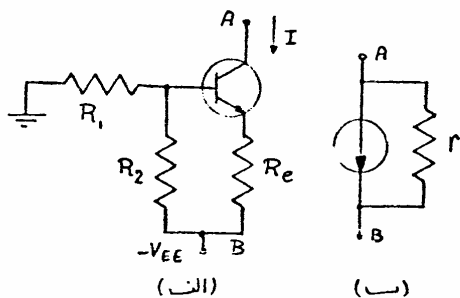
$$I = \frac{V_{BB} + V_{EE} - V_{BE}}{R_E}$$

شکلهای (۲-۱-ب، ج، د) مدل های دیگر این منبع جریان، که در آن از یک منبع ولتاژ استفاده شده است، را نشان می دهد. بدلیل اینکه ولتاژ V_{BE} ترانزیستور تابعی از درجه حرارت نیز می باشد، در نتیجه جریان I ، در منابع جریان شکلهای (۲-۱-ب، ج) با تغییر درجه حرارت، ثابت نمی ماند. برای رفع این اشکال می توان یک دیود معمولی را به صورت جریان کننده، مطابق شکل (۲-۱-ج) بکار برد.

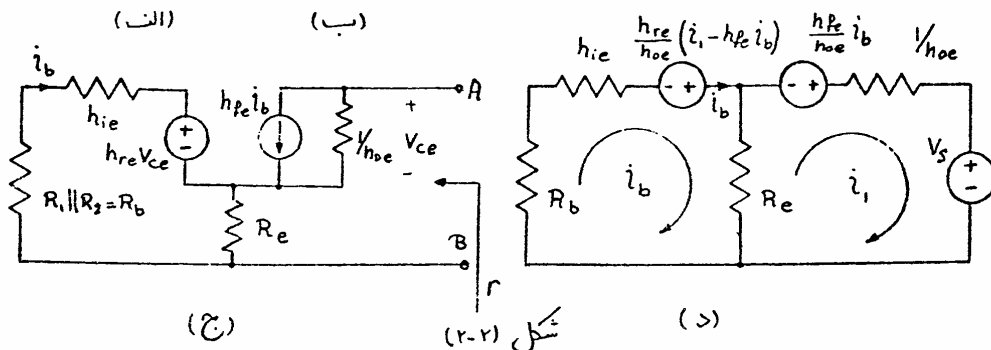
در منابع جریان شکلهای (۲-۱-د، ب، ج) جریان I نسبت به تغییرات منابع ولتاژ بکار رفته، حساس می باشد. برای کاهش این اثر می توان از یک دیود زener مطابق شکل (۲-۱-د) و یا از یک FET، مطابق شکل (۲-۱-ه) استفاده کرد.

(۲-۱) محاسبه مقاومت دینامیکی یک منبع جریان :

منابع جریانی که در عمل ساخته می‌شوند ایده‌آل نبوده و دارای مقاومت دینامیکی هستند که این مقاومت دینامیکی، تقریباً برای تمام منابع جریان مقدار بزرگی می‌باشد.



شکل (۲-۲-الف) یک منبع جریان ساده و
شکل (۲-۲-ب) مدل مداری و شکل (۲-۲-ج) مدل
AC مدار منبع جریان و شکل (۲-۲-د) مدار ساده
شده آنرا نمایش می‌دهد.



برای بدست آوردن مقاومت دینامیکی این منبع جریان
از معادلات « مش » استفاده می‌کنیم.

$$\begin{pmatrix} R_b + h_{ie} + R_e & -R_e \\ -R_e & \frac{1}{h_{oe}} + R_e \end{pmatrix} \begin{pmatrix} i_b \\ i_1 \end{pmatrix} = \begin{pmatrix} \frac{h_{re}}{h_{oe}} (i_1 - h_{fe} i_b) \\ -V_s - \frac{h_{fe}}{h_{oe}} i_b \end{pmatrix}$$

$$\begin{pmatrix} R_b + h_{ie} + R_e + \frac{h_{re} h_{fe}}{h_{oe}} & -R_e - \frac{h_{re}}{h_{oe}} \\ -R_e + \frac{h_{fe}}{h_{oe}} & \frac{1}{h_{oe}} + R_e \end{pmatrix} \begin{pmatrix} i_b \\ i_1 \end{pmatrix} = \begin{pmatrix} 0 \\ -V_s \end{pmatrix}$$

با توجه به برداش « کرامر » در حل دستگاهی معادلات جریان i_1 را بر حسب V_s
محاسبه می‌نماییم.

$$r = \frac{V_S}{-i_1} = \frac{(R_b + h_{ie} + R_e - \frac{h_{re} h_{fe}}{h_{oe}}) \left(\frac{1}{h_{oe}} + R_c \right) + \left(R_e + \frac{h_{re}}{h_{oe}} \right) \left(\frac{h_{fe}}{h_{oe}} - R_c \right)}{R_b + h_{ie} + R_e - \frac{h_{re} h_{fe}}{h_{oe}}} \quad (I)$$

معمولاً از پارامتر h_{re} بخاطر کوچک بودنش، صرف نظر می‌کنیم. در نتیجه:

$$r = \frac{(R_b + h_{ie})(1 + R_c h_{oe}) + R_e (1 + h_{fe})}{h_{oe} (R_b + h_{ie} + R_e)} = \frac{1}{h_{oe}} \left(1 + \frac{h_{fe} R_e}{R_e + R_b + h_{ie}} \right)$$

$$r \approx \frac{h_{fe}}{h_{oe}}$$

اگر $R_b + h_{ie} \ll R_e$ و $R_c h_{oe} \ll 1$ باشد آنگاه:
و اگر $R_c h_{oe} \ll 1$ و $R_e h_{fe} \ll R_b + h_{ie} + R_e$ باشد آنگاه:

$$r \approx \frac{1}{h_{oe}}$$

(مثال) مطلوبست محاسبه مقاومت دینامیکی منبع جریان

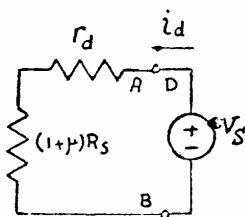
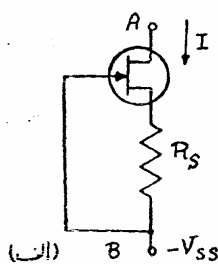
شکل (۲-۱ ج) با فرض اینکه، $h_{fe} = 200$ ، $h_{re} = 10^{-4}$ ، $h_{oe} = 2 \times 10^{-5} \Omega$

$h_{ie} = 5 \text{ k}\Omega$ ، $R_c = 1 \text{ k}\Omega$ ، $R_1 = 1.8 \text{ k}\Omega$ ، $R_2 = 1.2 \text{ k}\Omega$ ، $r_D = 8 \Omega$

حل:

$$R_b = R_1 \parallel (R_2 + r_D) = 1.8 \parallel (1.2 + 8) = 0.72 \text{ k}\Omega \quad \text{با توجه به معادله (I):}$$

$$r = \frac{(0.72 + 5 + 1 - \frac{10^{-4} \times 200}{2 \times 10^{-5} \times 1000}) \left(\frac{1}{2 \times 10^{-2}} + 1 \right) + \left(1 + \frac{10^{-4}}{2 \times 10^{-2}} \right) \left(\frac{200}{2 \times 10^{-2}} - 1 \right)}{0.72 + 5 + 1 - \frac{10^{-4} \times 200}{2 \times 10^{-2}}} = 1.8 \text{ M}\Omega$$



شکل (۲-۲ الف) یک منبع جریان
با استفاده از یک FET را نشان می‌دهد.
برای بدست آوردن امپدانس خروجی
این منبع جریان می‌توان از روش انعکاس
امپدانس استفاده کرد. و همه المانها را به درین

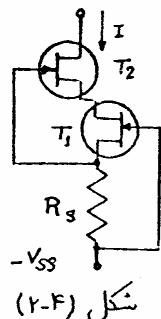
این ترانزیستور مثل ماژیم . [شکل (۲-۴) ب] .

$$r = \frac{V_s}{i_d} = r_d + (1+\mu)R_s \quad (II)$$

بنابر این :

معمولاً ساختن منابع جریان با FET دارای

نویز کمتری می باشد ولی همانطوریکه از رابطه (II) دیده می شود امپدانس دینامیکی این منبع جریان نسبت به منابع جریان با ترانزیستورهای Bipolar کمتر است ، برای بالا بردن امپدانس خروجی این منبع جریان می توان مطابق شکل (۲-۴) از دو ترانزیستور استفاده کرد .



شکل (۲-۴)

تشریح :

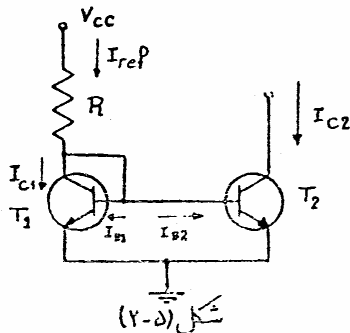
امپدانس خروجی منبع جریان شکل (۲-۴) را بدست آورید .

(۲-۲) انواع دیگر منابع جریان :

در تکنولوژی ساخت مدارهای مجتمع ، امکان ایجاد ترانزیستورهای مشابه با دگن فراهم است لذا می توان منابع جریان را بسطید ترانزیستورهای مشابه طرح کرد .

- منبع جریان آئینه ای :

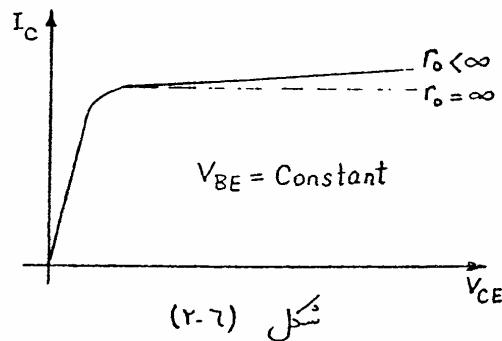
شکل (۲-۵) یک منبع جریان (آئینه ای) که با ترانزیستورهای مشابه ساخته شده است را نشان می دهد .



در فیزیک الکترونیک ثابت می شود که جریان کلکتور یک ترانزیستور Bipolar به صورت زیر بیان می شود .

$$I_c = I_s \left(\exp \frac{V_{BE}}{V_T} \right) \left(1 + \frac{V_{CE}}{V_A} \right)$$

که V_A را رتاز "Early" می نامند و در اغلب ترانزیستورها $V_A \geq 100^V$ می باشد.



شکل (۲-۶) مشخصه خروجی یک ترانزیستور را در حالت $r_o = \infty$ ، $r_o < \infty$ نشان می دهد.

برای منبع جریان شکل (۲-۵) داریم:

$$V_{BE1} = V_{BE2} = V_{BE}$$

$$I_{C1} = I_S e^{\frac{V_{BE}}{V_T}} \left(1 + \frac{V_{CE1}}{V_A}\right), \quad I_{C2} = I_S e^{\frac{V_{BE}}{V_T}} \left(1 + \frac{V_{CE2}}{V_A}\right)$$

بافرض اینکه $V_{CE} \ll V_A$ باشد آنگاه $\frac{I_{C1}}{I_{C2}} = \frac{1 + \frac{V_{CE1}}{V_A}}{1 + \frac{V_{CE2}}{V_A}} \simeq 1 \Rightarrow I_{C1} = I_{C2}$

$$I_{ref} = \frac{V_{CC} - V_{BE}}{R}$$

از KCL در کلکتور ترانزیستور T_1 : $I_{ref} - I_{C1} - 2 \frac{I_{C1}}{\beta_F} = 0$

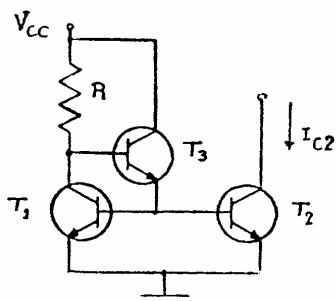
اگر $\beta \gg 2$ باشد آنگاه $I_{C1} = I_{C2} = I_{ref}$

$$\Rightarrow I_{C1} = \frac{I_{ref} \beta}{1 + \frac{2}{\beta_F}} = I_{C2}$$

مشاهده می شود که با تغییر مقاومت R می توان جریان I_{C2} را کنترل کرد.

اگر β ترانزیستورها کوچک باشد می توان

برای تأمین جریان بیس ترانزیستورها T_1 و T_2 از یک ترانزیستور دیگر استفاده کرد. [شکل (۲-۷)].



- منبع جریان Widlar:

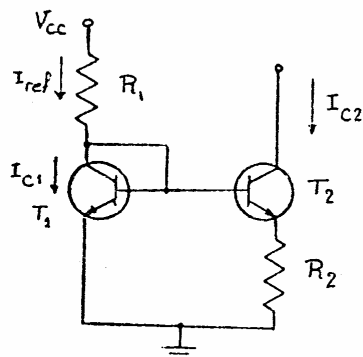
در مدار تقویت کننده I_{C2} خاص برای بایاس کردن مدار،

با بالا بردن آمپدانس خروجی منبع جریان* به جریانهایی خیلی کوچکی (مثلاً $5^{\mu A}$) نیاز منیم. اگر بخواهیم از منبع جریان آئینه ای کوچک (۲-۵) استفاده کنیم، باید جریان

مرجع (I_{ref}) خیلی کوچکی ایجاد کنیم، که با ($V_{cc} = cte$) مقاومت R را باید بزرگ در نظر گرفت (مثلاً $600 k\Omega$) و از طرفی کاربرد مقاومت های بزرگ در مدارهای مجتمع بسیار پرخرج می باشد. برای رفع این اشکال می توان در امپدانس ترانزیستور T_2 مطابق شکل (۲-۸) مقاومتی قرار داد.

برای این منبع جریان، داریم:

$$V_{BE1} - V_{BE2} - R_2 I_{C2} = 0$$



شکل (۲-۸) Widlar Current Source

$$\begin{cases} I_{C1} = I_{S1} e^{\frac{V_{BE1}}{V_T} \left(1 + \frac{V_{CE1}}{V_A}\right)} \\ I_{C2} = I_{S2} e^{\frac{V_{BE2}}{V_T} \left(1 + \frac{V_{CE2}}{V_A}\right)} \end{cases} \Rightarrow \frac{I_{C1}}{I_{C2}} \approx \frac{I_{S1}}{I_{S2}} \frac{e^{\frac{V_{BE1}}{V_T}}}{e^{\frac{V_{BE2}}{V_T}}}$$

$$\Rightarrow V_T \ln \frac{I_{C1}}{I_{C2}} - V_T \ln \frac{I_{S1}}{I_{S2}} = V_{BE1} - V_{BE2} \quad I_{S1} = I_{S2} \text{ برای ترانزیستورهای مشابه}$$

$$\Rightarrow V_T \ln \frac{I_{C1}}{I_{C2}} = I_{C2} R_2 \Rightarrow \boxed{V_T \ln \frac{I_{ref}}{I_{C2}} \approx I_{C2} R_2} \quad (I)$$

با انتخاب نسبت $\frac{I_{ref}}{I_{C2}}$ و I_{C2} ، مقاومت R_2 از معادله (I) بدست می آید.

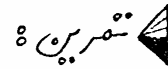
مثال مقدار مقاومت R_2 در منبع جریان شکل (۲-۸) را طوری بدست آورید که: $I_{C2} = 10 \mu A$ ، $V_{CC} = 30V$ ، $R_1 = 27 k\Omega$ ، $V_{BE} = 0.7V$ (از جریان بیس با صحت نظر کنید)

حل:

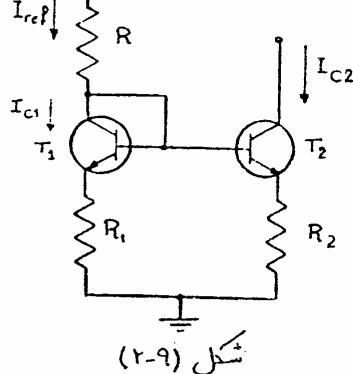
$$I_{C1} = \frac{30 - 0.7}{27 k} = 1.08 \mu A \quad V_T \ln \frac{1.08 \mu A}{10 \mu A} \approx 10 \mu A R_2$$

$$\Rightarrow \boxed{R_2 = 11.7 k\Omega} \quad \text{از پتانسیومتر استفاده می کنیم}$$

* در فیزیک الکترونیک داریم $h_{oe} = \frac{I_C}{V_A}$ و از طرفی $R_o \approx \frac{1}{h_{oe}} = \frac{V_A}{I_C}$ اگر بخواهیم امپدانس خروجی منبع جریان (R_o) را بالا ببریم باید I_C را کوچک کنیم.



امپدانس خروجی منبع جریان widlar را محاسبه نمائید.



برای دقت بیشتری توان در امپدانس ترانزیستور T_1

نیز مقاومتی قرار داد. [شکل (۲-۹)]

$$V_{BE1} + R_1 I_{C1} = V_{BE2} + R_2 I_{C2} \quad \text{با برابر}$$

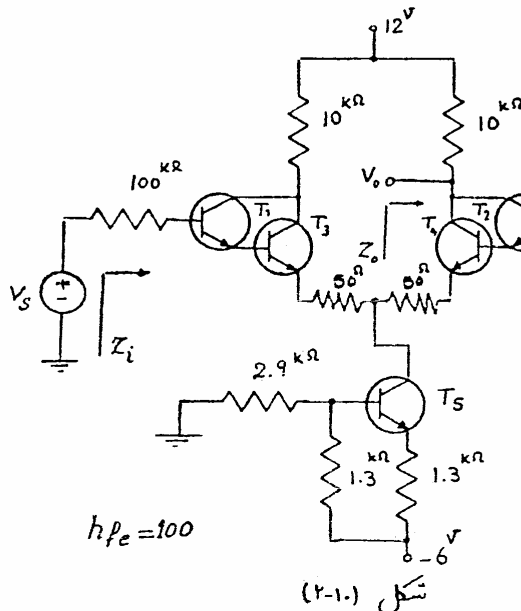
اگر $V_{BE1} \approx V_{BE2}$ باشد آنگاه

$$I_{C2} = \frac{R_1}{R_2} I_{C1} = \frac{R_1}{R_2} I_{ref}$$

با تغییر مقادیر R_1 و R_2 می توان جریان I_{C2} را کنترل کرد.

(۲-۳) کاربرد منابع جریان در تقویت کننده دیفرانسیل:

در مبحث (۲-۱) دیدیم که اگر یکی از خروجی های تقویت کننده دیفرانسیل را مورد استفاده قرار دهیم، باید $CMRR$ را با گذاشتن یک منبع جریان در امپدانس ترانزیستورها افزایش دهیم، بگونه ای که دینامیک خروجی، نقطه ناشی از اختلاف دینامیک ورودی باشد. این مطلب را بطور مختصر در مثال زیر بررسی می کنیم.



(مثال) مطلوبیت A_c ، A_d

$$A_{vD} = \frac{V_o}{V_i} \quad \text{و} \quad CMRR, Z_o, Z_i$$

برای تقویت کننده دیفرانسیل

شکل (۲-۱۰). در مرتبه مقاومت

خروجی منبع جریان $r_o = 1M\Omega$ باشد.

$$\text{حل:} \quad V_{B5} = -6 \times \frac{2.9}{2.9 + 1.3} = -4.14 \text{ V}$$

$$I_{C5} = \frac{6 - 4.14 - 0.7}{1.3 \text{ k}} \approx 0.9 \text{ mA}$$

$$\Rightarrow I_{E3} = I_{E4} = 0.45 \text{ mA} \Rightarrow I_{E1} = I_{E2} \approx \frac{0.45}{100} = 4.5 \text{ } \mu\text{A}$$

$$h_{ie1} = h_{ie2} = \beta \frac{25 \text{ mV}}{I_{E1}} \approx 100 \frac{25 \text{ mV}}{4.5 \text{ } \mu\text{A}} = 555.5 \text{ } \Omega$$

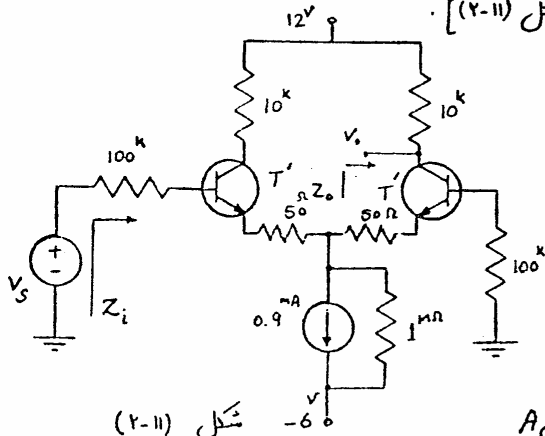
حال می توان بجای ترانزیستورهای

دارای گیتون یک ترانزیستور معادل قرار داد. [شکل (۲-۱۱)]

که بار مترای ترانزیستور معادل به صورت زیر می باشد.

$$\beta' = \beta_1 \beta_2 = 10^4 \quad h'_{ie} = 2h_{ie1} = 1.1 \text{ M}\Omega$$

- A_V و CMRR ، A_d ، A_c -



شکل (۲-۱۱)

$$A_c = \frac{-\beta' R_c}{R_b + h'_{ie} + (1 + \beta')(R_p + 2R_o)}$$

$$A_c = \frac{-10^4 \times 10}{100^k + 1.1^M + 10^4 (50^{\Omega} + 2 \times 1^M)} = -5 \times 10^{-3}$$

$$A_d = \frac{-\beta' R_c}{2(R_b + h'_{ie} + (1 + \beta')R_p)}$$

$$\Rightarrow A_d = \frac{-10^4 \times 10}{2(100 + 1.1^M + 10^4 \times 0.05)} = -29.4$$

$$CMRR = \left| \frac{A_d}{A_c} \right| = \frac{29.4}{5 \times 10^{-3}} = 5882.3$$

مشاهده می شود که CMRR

بدر قابل ملاحظه ای افزایش یافته است بگونه ای که ،

$$V_o \approx A_d V_{is}$$

$$Z_o = 10^k$$

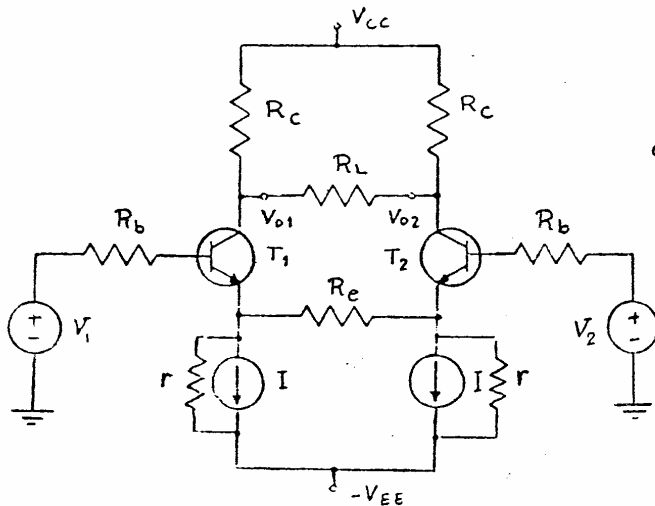
- امپدانس خروجی ،

- امپدانس ورودی ؛

با توجه به روش

$$Z_i = 100^k + 1.1^M + 10^4 \left\{ 50^{\Omega} + 1^M \parallel \left[50^{\Omega} + \frac{(100^k + 1.1^M)}{10^4} \right] \right\} \approx 3.4^M \Omega$$

انعکاس امپدانس ؛



تشریح:
مدار تقویت کننده دینانیل
شکل (۲-۱۳) را در نظر بگیرید.
با فرض اینکه ترانزیستورهای T_1 و T_2
کاملاً مشابه هستند.
مطلوبست $CMRR$, A_c , A_d
برای این تقویت کننده.

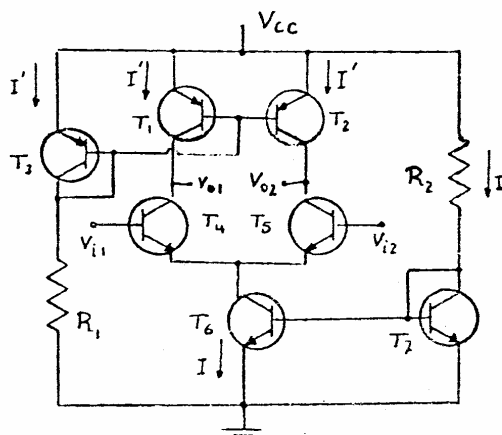
استفاده از بار فعال:
شکل (۲-۱۳)

در مدارهای مجتمع در نوع بارگذاری داریم که عبارتند از:
۱- Passive Load: مثل قرار دادن یک مقاومت در کلکتور ترانزیستور
۲- Active Load: مثل قرار دادن یک منبع جریان در کلکتور یک ترانزیستور بجای مقاومت R_c

اگر در تقویت کننده ای دینانیل، بجای مقاومت بار (R_c) از یک منبع جریان استفاده شود
(active Load)، مقاومت معادل بار در کلکتور برآیند بزرگتر شده و در نتیجه ضریب تقویت
ولتاژ مدار بالا می رود. همچنین بدلیل اینکه در مدارهای مجتمع مقاومت ترانزیستور
(بعلا حتم و توان کمتر) نسبت به مقاومت

اقتصادی تر می باشد، لذا سعی می شود که
همواره از حالت بار فعال استفاده شود.
شکل (۲-۱۳) یک تقویت کننده دینانیل با
بارهای فعال را نشان می دهد.

استفاده از بار فعال سبب می شود که
امپدانس خروجی تقویت کننده نیز افزایش
یابد برای رفع این مشکل می توان از یک طبقه
تطبق امپدانس استفاده کرد.

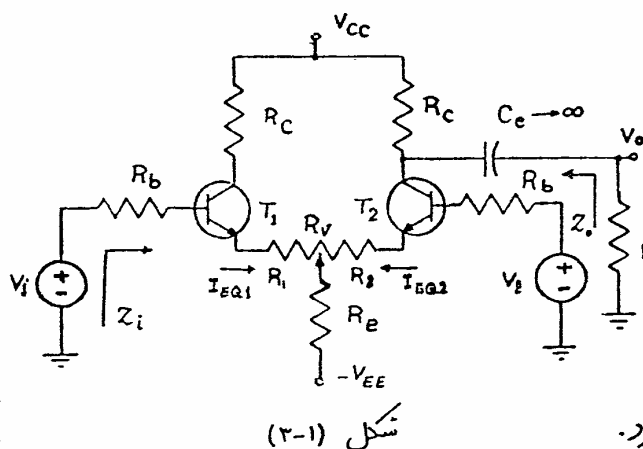


شکل (۲-۱۳)

۳- تقویت کننده دیفرانسیل نامتقارن $\text{Unsymmetrical Differential Amp.}$

تقویت کننده ای را که تاکنون بررسی کردیم، از نظر ترانزیستورها و معادله‌ها کاملاً متقارن، و دامنه ولتاژ خروجی‌های آن کاملاً یکسان بوده‌اند. همچنین در حالتیکه فقط معادله‌های دیده شده، از طرف کلکتور ترانزیستورها یکسان نباشد، تقویت کننده متقارن بوده و شکل‌های (۱-۲) و (۱-۵) نیز در مورد آن صادق می‌باشند. ولی معادله‌های A_d و A_c برای هر دو خروجی یکسان نمی‌باشد. و بجای R_c در روابط A_d و A_c مقاومت دیده شده در کلکتور همان ترانزیستور را قرار می‌دهیم. بنابراین تقویت کننده دیفرانسیلی را متقارن می‌نامیم که ترانزیستورها و معادله‌های در بیس و امیتر آن یکسان باشند.

معمولاً ترانزیستورهای بکار رفته در تقویت کننده دیفرانسیل کاملاً مشابه نبوده و همچنین برای تنظیم جریان کلکتور ترانزیستورها، مقاومت‌های کوچکی در امیتر هر یک از ترانزیستورها قرار می‌دهند.



شکل (۳-۱)

شکل (۳-۱) یک تقویت

کننده دیفرانسیل نامتقارن را نشان می‌دهد.

برای اینکه جریان نقطه کار ترانزیستورها را یکسان کنیم، می‌توان از یک پتانسیومتر کوچک (R_V) در امیتر ترانزیستورها استفاده کرد. بطوریکه:

$$\left(\frac{R_b}{\beta_1} + R_i \right) I_{EQ1} + V_{BE1} = \left(\frac{R_b}{\beta_2} + R_2 \right) I_{EQ2} + V_{BE2} \quad \text{از KVL در ورودی ترانزیستورها:}$$

$$R_2 - R_1 = R_b \left(\frac{1}{\beta_1} - \frac{1}{\beta_2} \right) \quad (I)$$

$$V_{BE1} \approx V_{BE2} \text{ اگر}$$

$$R_1 + R_2 = R_V \quad (II)$$

از معادلات I و II نتیجه می شود که:

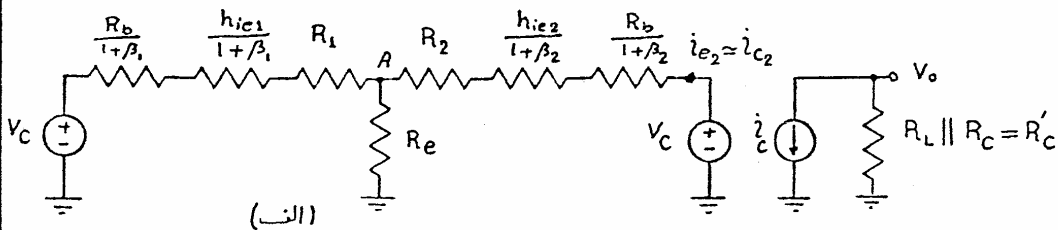
بدین ترتیب جریان نقطه کار را نیز می توان یکسان می شوند.

- محاسبه A_c :

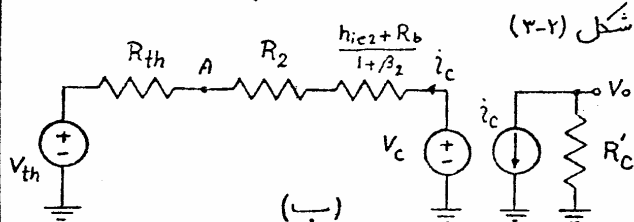
$$V_o = A_c \left(\frac{V_1 + V_2}{2} \right) - A_d (V_1 - V_2)$$

اگر ولتاژ خروجی را ناشی از ولتاژهای

دیفرانسیل و مشترک در نظر بگیریم.



(الف)



(ب)

شکل (۳-۲)

شکل (۳-۲-الف) مدل AC

تقویت کننده شکل (۳-۱) را

برای $V_1 = V_2 = V_c$ و در حالتیکه الایهای

بیس به هم متصل شده اند و

شکل (۳-۲-ب) مدل ساده شده آنرا نمایش می دهد.

داریم:

$$R_{th} = R_e \parallel \left(R_1 + \frac{R_b + h_{ie1}}{1 + \beta_1} \right)$$

$$V_{th} = \frac{R_e}{R_e + R_1 + \frac{h_{ie1} + R_b}{1 + \beta_1}} V_c = k V_c$$

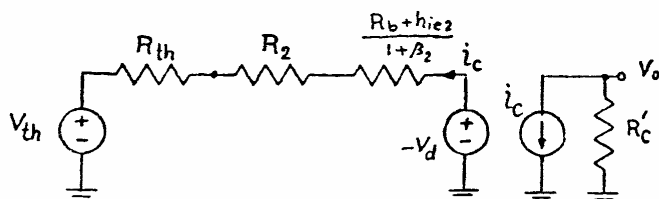
$$i_c = \frac{V_c (1 - k)}{R_{th} + R_2 + \frac{R_b + h_{ie2}}{1 + \beta_2}}$$

$$A_c = \frac{V_o}{V_c} = \frac{-R'_c i_c}{V_c} = \frac{-R'_c (1 - k)}{R_{th} + R_2 + \frac{R_b + h_{ie2}}{1 + \beta_2}}$$

$$A_c = \frac{-R'_c [R_b + h_{ie1} + (1 + \beta_1) R_1]}{R_e \left[(1 + \beta_1)(R_1 + R_2) + R_b + h_{ie1} + \frac{1 + \beta_1}{1 + \beta_2} (R_b + h_{ie2}) \right] + \left(R_2 + \frac{R_b + h_{ie2}}{1 + \beta_2} \right) [(1 + \beta_1) R_1 + R_b + h_{ie1}]}$$

مشاهده می شود که با بزرگ کردن مقاومت R_e و یا قرار دادن منبع جریان بجای آن، $A_c = 0$ خواهد شد.

- محاسبه A_d :



شکل (۳-۲) مدار ساده شده برای حالت $V_1 = V_d = -V_2$ را نشان می دهد. برای این حالت داریم:

$$R_{th} = R_e \parallel \left(\frac{R_b + h_{ie1}}{1 + \beta_1} + R_1 \right) \quad V_{th} = k V_d \quad i_c = - \frac{V_d (1 + k)}{R_{th} + R_2 + \frac{R_b + h_{ie2}}{1 + \beta_2}}$$

$$A_d = \frac{V_o}{-(V_1 - V_2)} = \frac{R'_c i_c}{2 V_d} = \frac{-R'_c (1 + k)}{2 \left(R_{th} + R_2 + \frac{R_b + h_{ie2}}{1 + \beta_2} \right)}$$

$$A_d = \frac{-R'_c [2(1 + \beta_1) R_e + R_b + h_{ie1} + (1 + \beta_1) R_1]}{2 \left\{ R_e \left[(1 + \beta_1)(R_1 + R_2) + R_b + h_{ie1} + \frac{1 + \beta_1}{1 + \beta_2} (R_b + h_{ie2}) \right] + \left(R_2 + \frac{R_b + h_{ie2}}{1 + \beta_2} \right) [(1 + \beta_1) R_1 + R_b + h_{ie1}] \right\}}$$

$$A_d \approx \frac{-R'_c (1 + \beta_1)}{(1 + \beta_1) R_e + 2 R_b + h_{ie1} + h_{ie2}}$$

با در نظر گرفتن R_e های بزرگ و یا منبع جریان بجای آن خواهیم داشت:

- امپدانس ورودی:

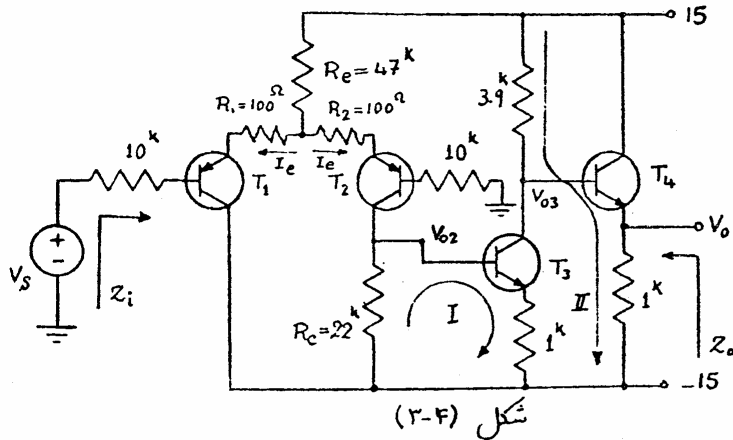
با توجه به روش انعکاس امپدانس:

$$Z_i = R_b + h_{ie1} + (1 + \beta_1) \left\{ R_1 + R_e \parallel \left[R_2 + \frac{R_b + h_{ie2}}{1 + \beta_2} \right] \right\}$$

- ابعادش خروجی.

$$Z_o = R_C$$

با توجه به مقادیر A_c و A_d که برای تقویت کننده های دینانسیل نامتقارن محاسبه گردیده است، مشاهده می شود که این تقویت کننده ها نیز دارای $CMRR$ بزرگی هستند.



مثال مطلوبیت

$$Z_o, A_v = \frac{V_o}{V_s}$$

و Z_i برای تقویت کننده
شکل (۳-۴) با فرض اینکه:

$$V_{BE} = 0.6$$

$$\beta_1 = \beta_2 = 100, \beta_3 = 250$$

$$\beta_4 = 200$$

حل:

$$47 \times 2I_e + 0.1I_e + 0.6 + \frac{I_e}{\beta_1} \times 10 = 15 \Rightarrow I_e = 0.15 \text{ mA}$$

از KVL در ورودی:

$$\Rightarrow r_{\pi 1} = r_{\pi 2} = \beta \frac{25 \text{ mV}}{I_c} = 16.7 \text{ k}\Omega$$

$$22 \times 0.15 = 0.6 + 1 \times I_{e3} \Rightarrow I_{e3} = 2.7 \text{ mA} \Rightarrow r_{\pi 3} = 23 \text{ k}\Omega$$

از KVL در حلقه (I):

$$15 - 3.9 \times 2.7 = 0.6 + 1 \times I_{e4} - 15 \Rightarrow I_{e4} = 19 \text{ mA} \Rightarrow r_{\pi 4} = 250 \Omega$$

از KVL در حلقه II:

- محاسبه A_v :

$$V_{o2} = \frac{-\beta_2 R_{eqc2}}{R_b + r_{\pi 2} + (1 + \beta_2)(R_2 + 2R_e)} \times \frac{V_s}{2} - \frac{-\beta_2 R_{eqc2}}{2(R_b + r_{\pi 2} + (1 + \beta_2)R_2)} V_s$$

$$R_{eqc2} = 22 \text{ k} \parallel (2.3 \text{ k} + (1 + \beta_3) \times 1) = 20.2 \text{ k}\Omega$$

$$V_{o2} = \frac{-100 \times 20.2}{10 + 16.7 + 101(0.1 + 2 \times 47)} \times \frac{V_s}{2} - \frac{-100 \times 20.2}{2(10 + 16.7 + 101 \times 0.1)} = -0.21 \times \frac{V_s}{2} + 27.45 V_s = 27.3 V_s$$

دید می شود که می توانستیم از A_c در مقابل A_d مریضه کنیم.

$$A_V = \frac{V_o}{V_s} = \frac{V_o}{V_{o3}} \times \frac{V_{o3}}{V_{o2}} \times \frac{V_o}{V_s} = \frac{201 \times 1^k}{250^2 + 201 \times 1^k} \times \frac{-250 [3.9 \parallel (0.25 + (1+200) \times 1^k)]}{2.3 + 251 \times 1^k}$$

$$\times 27.3 \Rightarrow$$

$$A_V = -103.13$$

- امپدانس ورودی:

$$Z_i = 10^k + 16.7 + (1+100) \left\{ 0.1 + 47 \parallel \left[0.1 + \frac{16.7 + 10}{1+100} \right] \right\} = 73.3^k \Omega$$

- امپدانس خروجی:

$$Z_o = 1^k \parallel \left(\frac{0.25 + 39}{1+200} \right) = 20.2^k \Omega$$

تقریب:

مدار شکل (۲-۵) یک تقویت کننده دینانیل را که دارای امپدانس

ورودی بزرگی است، نشان می دهد.

در صورتیکه $R_i \gg R_e$

امپدانس منبع جریان بی نهایت،

تراز بستری T_1 و T_2 مشابه

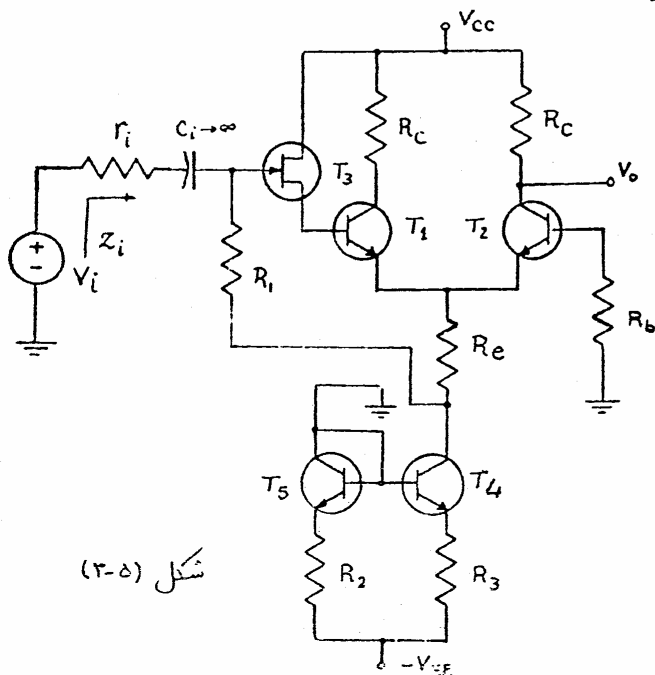
و پارامتری آنها β ، h_{ie}

و برای FET، r_d باشد.

مطلوبست:

افت و امپدانس ورودی Z_i

ب و بهره ولتاژ $A_V = \frac{V_o}{V_i}$



شکل (۲-۵)

۲ - استفاده از طبقه دیفرانسیل بعنوان تقویت کننده DC:

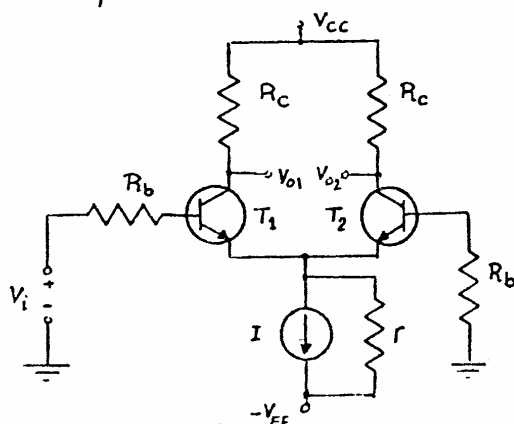
اگر یکی از ورودی های تقویت کننده دیفرانسیل را به زمین متصل کنیم، آنگاه نسبت بین ورودی دیگر و خروجی های دیفرانسیل، یک تقویت کننده DC بسیار مطلوبی خواهیم داشت.

در واقع به ازای $V_i = 0$

$$V_{od} = V_{o1} - V_{o2} = 0$$

و ضریب تقویت ولتاژ مدار:

$$V_{od} = 2A_d V_i \Rightarrow A_v = \frac{\beta R_c}{R_b + h_{ie}}$$



شکل (۴-۱)

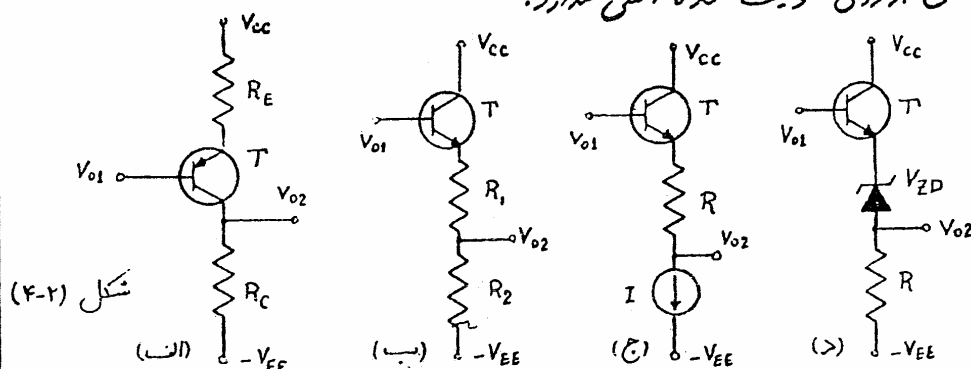
چونکه V_{od} یک ولتاژ نمی است،

بنابراین از V_{o1} یا V_{o2} به تنهایی بعنوان

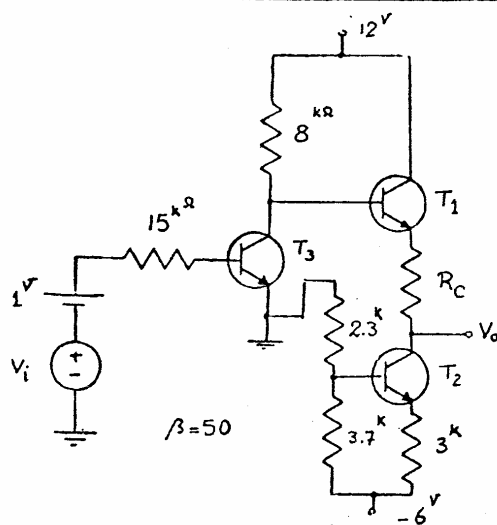
خروجی استفاده کنیم ولی در این حالت اگر $V_i = 0$ باشد

ولتاژ V_o لزوماً صفر نخواهد بود. برای رفع این اشکال می توان بدینال طبقه دیفرانسیل از یک تغییر سطح دهنده ولتاژ (Level Shifter) استفاده کرد و ولتاژ خروجی را صفر کنیم.

شکل (۴-۲) چند نمونه ساده از تغییر سطح دهنده را نشان می دهد. در طراحی تغییر سطح دهنده باید توجه کرد که ضریب تقویت کل مدار تقویت کننده، نباید کاهش یابد یعنی اینکه ضریب تقویت خود تغییر سطح دهنده باید در حدود واحد باشد و اثر بارگذاری قابل ملاحظه ای بر روی تقویت کننده اصلی نداشته باشد.



شکل (۴-۲)



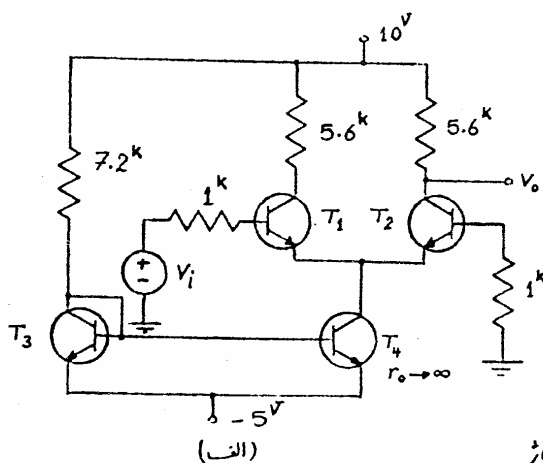
شکل (۴-۳)

مثال مدار تقویت کننده DC شکل (۴-۳)
 راد نظر بگیرید. مقاومت R_C را چنان تعیین کنید که با منبر بودن ولتاژ ورودی خروجی V_o نیز منبر شود.

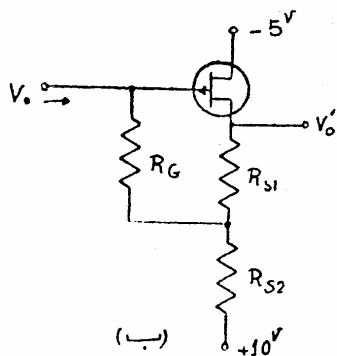
حل: $V_{B2} = \frac{2.3}{3.7+2.3} \cdot 1.6 = -2.3V$

$I_{E2} = \frac{-2.3 - 0.7 + 6}{3k} = 1mA$ $I_{C3} = \frac{1 - 0.7}{15/51} = 1mA$

$V_{C3} = 0.7 + R_C(1mA) \Rightarrow R_C = 3.3k\Omega$

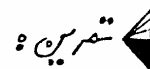


(الف)



(ب)

شکل (۴-۴)



مدار تقویت کننده شکل (۴-۴) الف)
 راد نظر بگیرید با فرض اینکه:

$\beta = 100$ ، $V_{BE} = 0.7$

الف) مطلوب است ضرب تقویت ولتاژ $A_{V_o} = \frac{V_o}{V_i}$
 ب) می خواهیم بیک بیک FET سطح ولتاژ DC خروجی V_o راد حالت $V_i = 0$ رری منبر دت سگند داریم. [شکل (۴-۴) ب)]
 - مقاومت های R_{S1} ، R_G و R_{S2} و پس

$A_V = \frac{V_o}{V_i}$ را به دست آوری.

پارا مترای FET:

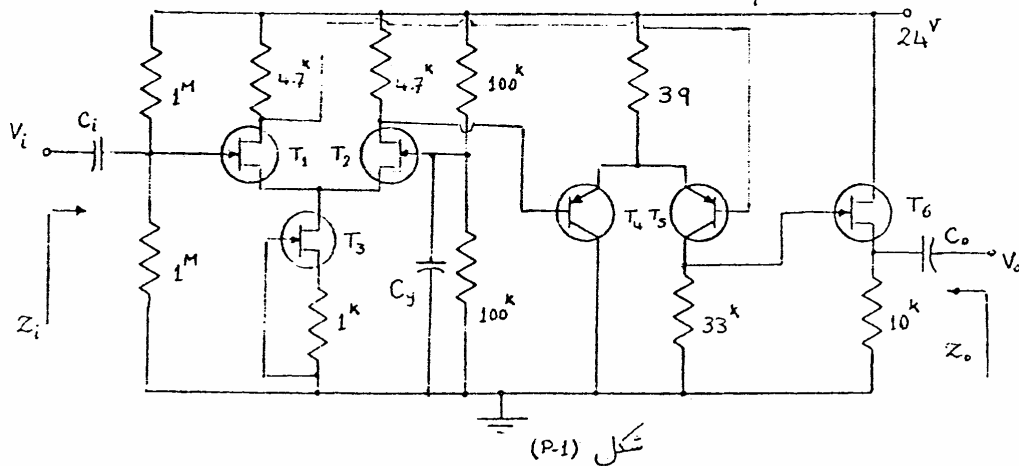
$V_p = 6V$ ، $r_d = 100k$ ، $I_{DSS} = 16mA$

تمرین های مختلف :

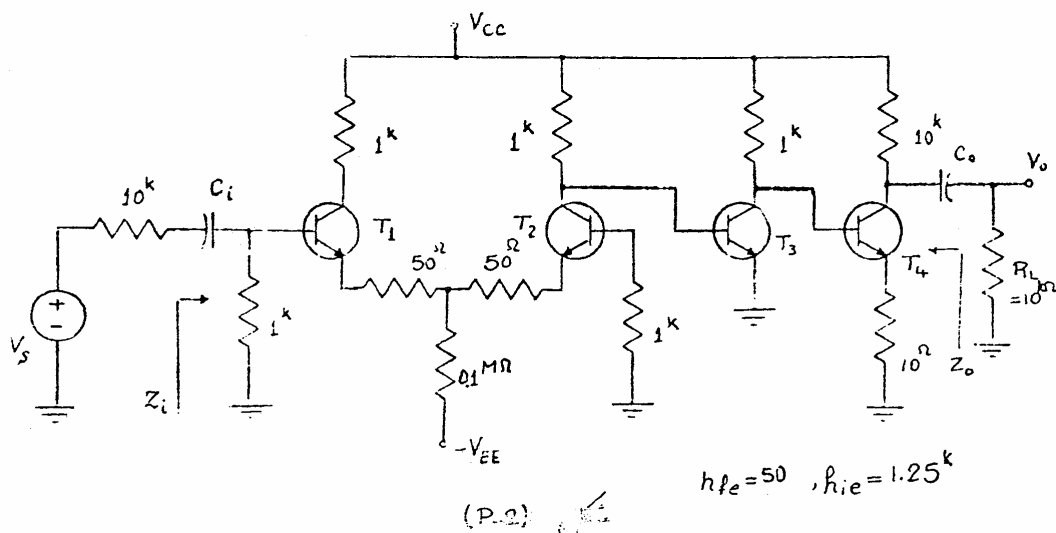
۱- در ممریکه مشخصات ترانزیستورهای تیویت کننده شکل (P-1) مشابه باشند

$$V_{BE} = 0.6 \quad \beta = 200 \quad V_P = -4V \quad I_{DSS} = 8mA \quad r_d = 100k$$

مطلوبت محاسبه Z_i و Z_o ، $A_V = \frac{V_o}{V_i}$



۲- مطلوبت محاسبه Z_i و Z_o ، $A_V = \frac{V_o}{V_s}$ برای تیویت کننده مدار شکل (P-2) .



۳- مدار تقویت کننده شکل (P-3) را در نظر بگیرید.

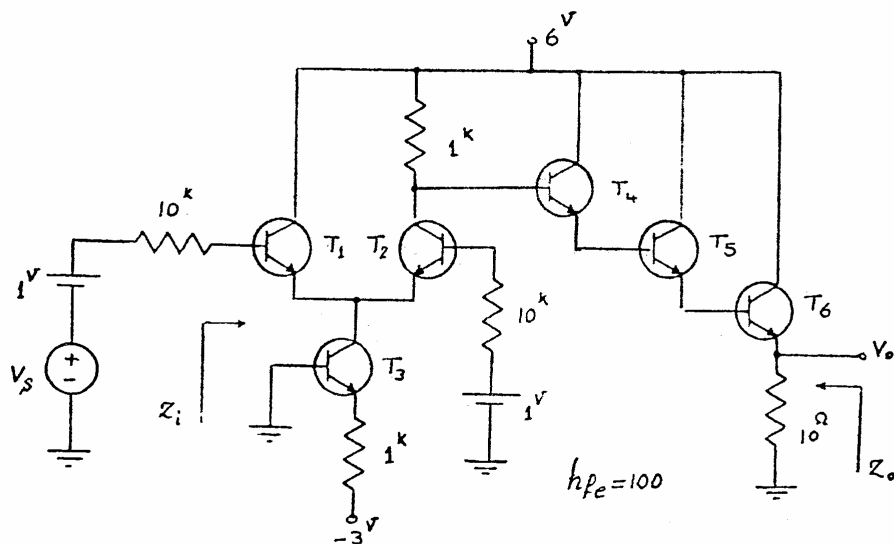
مطلوبت محاسبه

الف، نقطه کار ترانزیستورها

ب، امپدانس ورودی منبع جریان (۲)، در صورتیکه برای ترانزیستور T_3 :
 $h_{fe} = 100$ ، $h_{re} \approx 0$ ، $h_{oe} = 10^{-4}$ باشد.

ج: ضریب تقویت ولتاژ $A_v = \frac{V_o}{V_s}$

د، امپدانس ورودی و خروجی.



شکل (P-3)

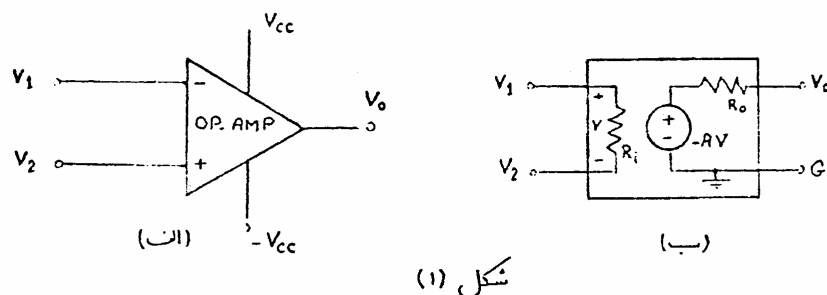
بخش (۵)

تقویت کننده های (عملیاتی)

تقویت کننده های عملیاتی (Operational Amplifier)، که به اختصار "OP-AMP" نامیده می شوند، تقویت کننده ای با کوپلاژ مستقیم هستند که دارای ضریب تقویت دشار بسیار بزرگی می باشند. از آنجائیکه "OP-AMP" دارای ضریب تقویت دشار بسیار بزرگی است، بنا براین اگر به ورودی های آن اختلاف پتانسیل بسیار کوچکی نیز اعمال شود، می بایست در خروجی آن دشار بسیار بزرگی بوجود آید، ولی در عمل، تقویت کننده واردناحیه اشباع شده و به صورت غیرخطی عمل می نماید. در صورتیکه "OP-AMP" بتواند یک تقویت کننده خطی مورد استفاده قرار گیرد، خواهی دید که ضریب تقویت کل تقویت کننده مورد نظر با روشهای مختلف قابل کنترل خواهد بود.

تقویت کننده های عملیاتی مجتمع با مشخصات بیش بینی شده، کاربردهای متنوعی در سیستم های الکترونیک داشته و از نظر اقتصادی نیز بخش ارزان قیمت را در یک سیستم تشکیل می دهند و دارای مزایایی از قبیل: ابعاد کوچک، قابلیت اطمینان بالا (High Reliability) و پایداری حرارتی خوبی هستند. در این بخش ابتدا مدار معادل و ساختمان داخلی "OP-AMP" بررسی شده سپس چندین مورد استفاده آن در مدارهای خطی و غیرخطی تشریح خواهد شد.

شکل (۱.۱) مدل شماتیکی یک تقویت کننده عملیاتی و شکل (۱.۲) مدار معادل این تقویت کننده را نمایش می دهد.



تقویت کننده های عملیاتی دارای ورودی های دینزاسیبل می باشند که در آن ولتاژهای V_1 و V_2 برتریب ولتاژهای اعمال شده به ورودی های منفی (Inverting) و مثبت (Noninverting) را مشخص می نمایند.

- خصوصیات تقویت کننده عملیاتی :

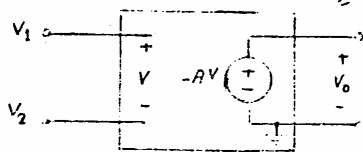
- ۱- دارای CMRR بزرگ
- ۲- امپدانس ورودی بسیار بزرگ
- ۳- امپدانس خروجی بسیار کوچک
- ۴- ضریب تقویت ولتاژ بزرگ
- ۵- زمانی که $V_1 = V_2 = 0$ می باشد V_0 برابر صفر شود (تقویت کننده DC)
- ۶- پهنای باند وسیع
- ۷- پایداری حرارتی خوب

بعنوان مثال یک تقویت کننده عملیاتی خوب دارای مشخصات زیر است.

$$1. \quad R_i > 100 \text{ k}\Omega \quad 2. \quad R_o < 100 \Omega \quad 3. \quad A > 10000$$

برای اینکه تقویت کننده عملیاتی بهرست ایده آل درآید باید دارای خصوصیات زیر باشد.

$$1. \quad R_i \rightarrow \infty \quad 2. \quad R_o \rightarrow 0 \quad 3. \quad A \rightarrow \infty \quad 4. \quad BW \rightarrow \infty \quad (\text{بهای باند})$$

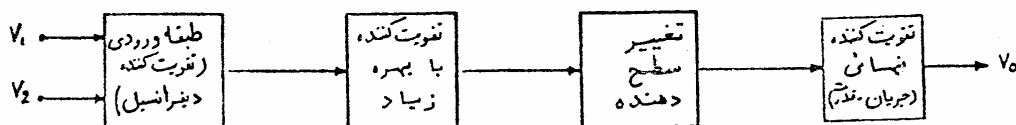


شکل (۲)

شکل (۲) مدار معادل ایده آل یک OP.AMP را نشان می دهد.

۱. طبقات مختلف یک "OP-AMP"

تقویت کننده‌ای عملیاتی به صورتی طراحی می‌شود که دارای طبقات مشابه هستند. شکل (۱-۱) قسمتی از یک تقویت کننده عملیاتی را نشان می‌دهد.



شکل (۱-۱)

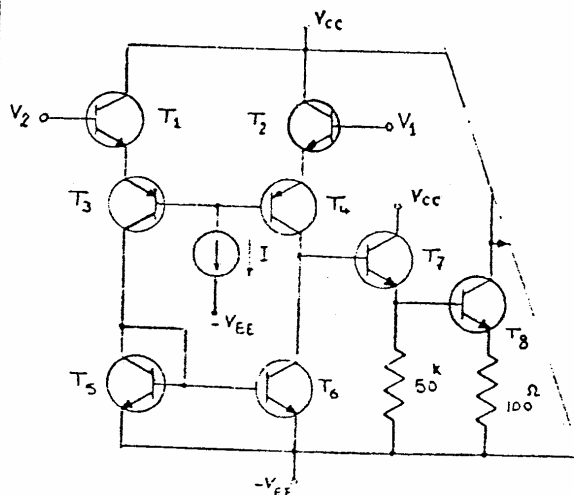
۱-۱) طیقه ورودی:

با توجه به خصیصه‌های گفته شده، تقویت کننده دیفرانسیل می‌تواند به عنوان طبقه ورودی این تقویت کننده مورد استفاده قرار گیرد. از آنجایی که OP-AMP باید دارای امپدانس ورودی بسیار بزرگی باشند، می‌توان در طبقه دیفرانسیل از زوج دارلینگتون یا FET استفاده نمود. برای بالا بردن CMRR، هامپلوریک می‌دانیم می‌توان از منبع جریان در امپدانس ترانزیستورهای طبقه دیفرانسیل و یا چند طبقه از این تقویت کننده را به صورت پشت سر هم استفاده کرد.

۱-۲) طبقه افزایش ضریب تقویت:

برای افزایش ضریب تقویت می‌توان بعد از طبقات دیفرانسیل از چند طبقه امپدانس مشترک استفاده کرد. همچنین می‌توان با قرار دادن منبع جریان « active load » در کلکتور ترانزیستورهای طبقات دیفرانسیل ورودی، مقاومت دینامیکی در کلکتور را بزرگ کرده و با ایجاد ضریب تقویت را بطور قابل ملاحظه‌ای افزایش داد، ولی باید توجه کرد که امپدانس ورودی طبقه بعدی باید بزرگ باشد تا سبب کاهش ضریب تقویت

نگردد برای این منظور از یک طبقه « تطبیق امپدانس » بعد از طبقه دینرانیل استفاده می‌کنیم.



شکل (۱-۲)

شکل (۱-۲) قسمتی از ورودی

Op-Amp 741 را بطور ساده نشان

می‌دهد. ترانزیستورهای T_5 و T_6 یک

آینه جریان را تشکیل می‌دهند.

ترانزیستور T_7 به صورت C.C. برای

تطبیق امپدانس در ترانزیستور T_8

به صورت C.E. برای افزایش ضریب

تقویت بکار رفته است.

۱-۳) تغییر سطح دهنده:

به علت اینکه تقویت کننده‌های عملیاتی در حالت DC نیز قابل استفاده می‌باشند.

بنابراین در مدار داخلی آنها هیچ خازن کوپلاژن مورد استفاده قرار نمی‌گیرد.

حال برای آنکه در حالت بدون سیگنال ($v_1 = v_2 = 0$) در خروجی این تقویت

$V_o = 0$ شود باید از یک طبقه « تغییر سطح دهنده » (Level Shifter) استفاده کرد.

۱-۴) طبقه نهایی:

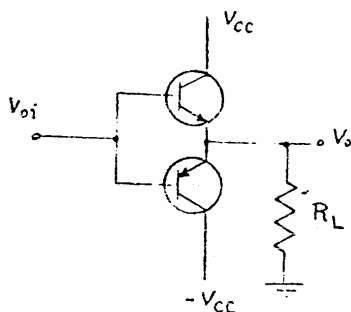
طبقه خروجی یک Op-Amp باید بتواند جریان و قدرت بار را تأمین کند.

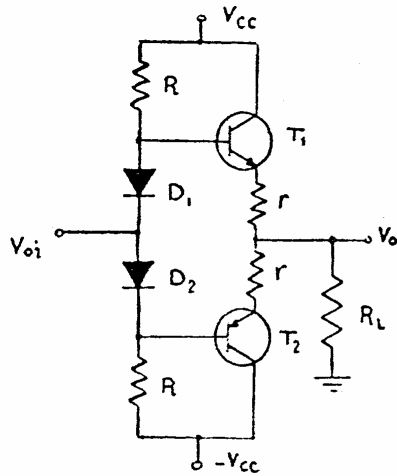
و دارای امپدانس خروجی کوچکی نیز باشد. یک

ترکیب معمول برای طبقه خروجی یک Op-Amp

می‌تواند به صورت یک تقویت کننده پوش پول

با ترانزیستورهای مکمل باشد. [شکل (۱-۳)]





شکل (۱-۴)

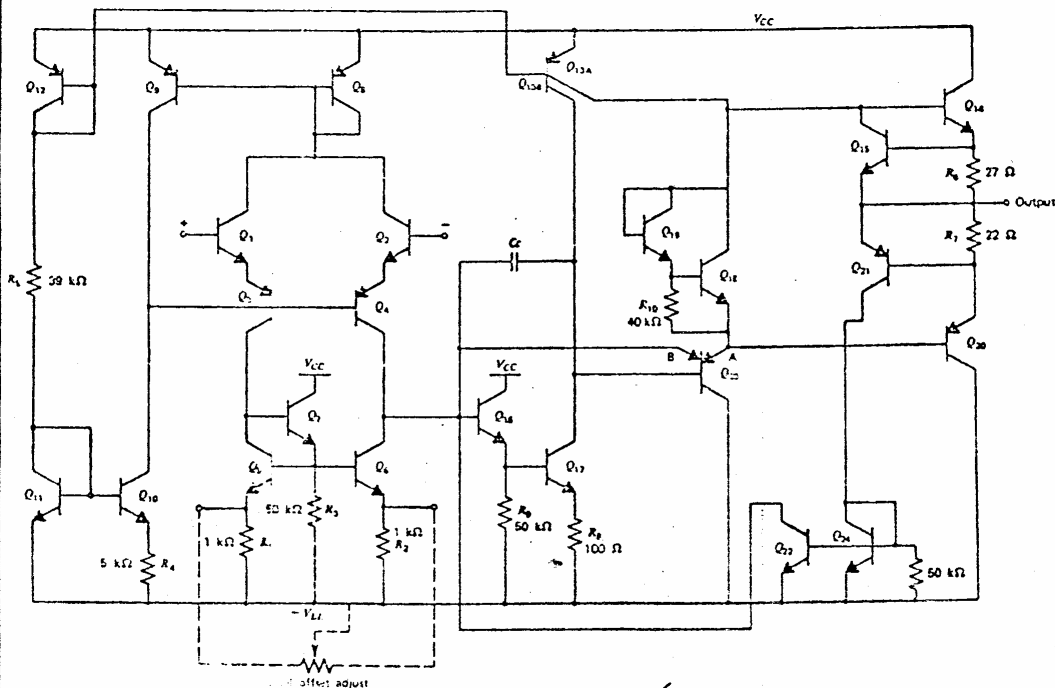
همانطوریکه می دانیم خروجی مدار
شکل (۱-۳) دارای اعوجاج عبوری
است. برای لاین بودن این اعوجاج
می توان ترانزیستورهای T_1 و T_2 را تا
آستانه هدایت بیاوریم (کلاس AB)
و برای خنثی نشدن این طبقه می توان
مقاومت های کوچکی در مسیر ترانزیستورها
قرار داد. [شکل (۱-۴)]

شکل (۱-۵) مدار واقعی "OP-Amp 741" را نشان

می دهد.

شماره ۳

تقویت کننده عملیاتی شکل (۱-۵) را به طور کیفی بررسی کرده و کار هر ترانزیستور را بیان کنید.



شکل (۱-۵)

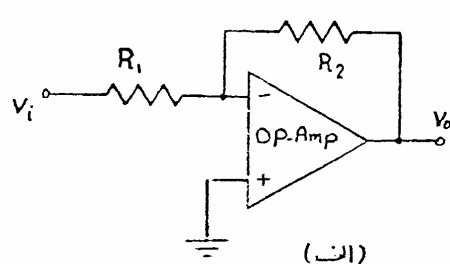
۲- کاربردهای خطی OP-AMP

OP-AMP دارای کاربردهای خطی متنوع هستند که در این قسمت، ما چند کاربردهای مهم آنرا بررسی می‌کنیم.

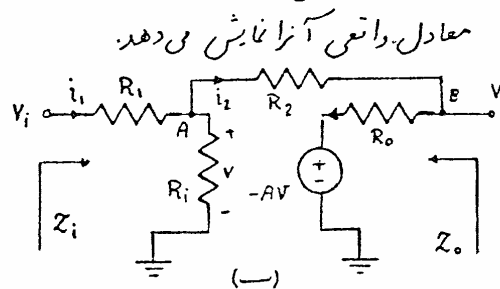
- Inverting Amplifier:

(۲-۱) تقویت کننده معکوس کننده:

شکل (۲-۱-الف) یک مدار تقویت کننده معکوس کننده، و شکل (۲-۱-ب) مدار



(الف)



(ب)

شکل (۲-۱)

- ضریب تقویت ولتاژ:

$$i_1 = \frac{V}{R_1} + i_2 \quad (I) \quad i_2 = \frac{V_o + AV}{R_o} \quad (II)$$

از KCL در گره A و KVL در فرعی:

از KVL در ورودی:

$$i_1 = (V_i - V)/R_1 \quad (III)$$

$$i_2 = (V - V_o)/R_2 \quad (IV)$$

از KVL بین گره‌های A, B:

با توجه به این معادلات:

$$\Rightarrow \begin{cases} \frac{V}{R_1} + \frac{V_o + AV}{R_o} = \frac{V_i - V}{R_1} \\ \frac{V - V_o}{R_2} = \frac{V_o + AV}{R_o} \end{cases} \Rightarrow A_V = \frac{V_o}{V_i} = \frac{\frac{R_o}{R_2 + R_o} (1 + A) - A}{1 + \frac{R_1}{R_i} + \frac{R_1}{R_2 + R_o} (A + 1)}$$

اگر $A+1=A$ $R_o \ll R_2$ $R_i \ll R_1$ داریم:

$$A_v = \frac{V_o}{V_i} \approx \frac{-A}{1 + \frac{R_1}{R_2} A} \approx -\frac{R_2}{R_1}$$

مشاهده می شود که

در توان با تغییر نسبت

$\frac{R_2}{R_1}$ فریب تقویت و تاثر را کنترل کرد. علامت منس نشان دهنده این است که خروجی نسبت به ورودی تقویت کننده 180° اختلاف فاز دارد (به همین دلیل تقویت کننده را معکوس کننده می نامند).

اگر فریب تقویت A خیلی بزرگ باشد، $V_o \approx \frac{V_i}{-A}$ $V = \frac{R_2 + R_o}{R_o - AR_2}$ $\Rightarrow V = \frac{V_o + AV}{R_2} = \frac{V_o}{R_o}$ خواهد شد.

و از طرفی: $i_1 - i_2 = \frac{V}{R_i} \approx 0$

در نتیجه جریان ورودی منس ناچیز می شود. به این دلیل نقطه A را زمین مجازی (Virtual ground) می نامند.

۱- امپدانس ورودی:

$$Z_{in} = \frac{V_i}{i_1} \quad i_1 = \frac{V}{R_i} + i_2 = \frac{V}{R_i} + \frac{V+AV}{R_2+R_o} \quad (I)$$

$$V = V_i + (-R_i i_1) \quad (II)$$

از جایگذاری معادله (I) در (II):

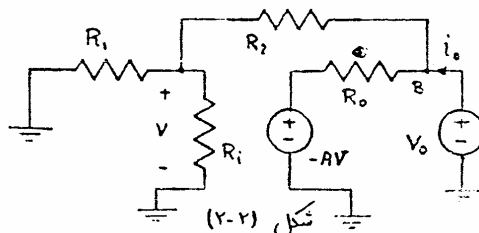
$$i_1 = \left(\frac{1}{R_i} + \frac{1+A}{R_2+R_o} \right) (V_i - R_i i_1)$$

و با ساده کردن این رابطه داریم:

$$Z_{in} = R_i + 1 / \left[\frac{1}{R_i} + \frac{(1+A)}{R_2+R_o} \right]$$

حال اگر A خیلی بزرگ باشد:

$$Z_{in} \approx R_i$$



۱- امپدانس خروجی:

برای محاسبه امپدانس خروجی مدار

شکل (۲-۲)

$$Z_o = \frac{V_o}{i_o}$$

داریم:

$$i_o = \frac{V_o}{R_2 + (R_i \parallel R_i)} + \frac{V_o + AV}{R_o} \quad (I) \quad \text{از KCL در گره B}$$

$$V = \frac{R_i \parallel R_i}{R_i \parallel R_i + R_2} V_o \quad (II)$$

را از تقسیم ولتاژ در شاخه ورودی:

$$i_o = \frac{V_o}{R_o} \left(1 + \frac{R_o}{R_2 + R_i \parallel R_i} + A \frac{R_i \parallel R_i}{R_i \parallel R_i + R_2} \right) \quad \text{از جایگذاری معادله (II) در (I)}$$

$$Z_o = \frac{R_o (R_2 + R_i)}{R_o + A R_i} \approx \left(\frac{R_2 + R_i}{A R_i} \right) R_o \quad \text{نهایتاً خواهیم داشت:}$$

مشاهده می شود که امپدانس خروجی این تقویت کننده خیلی کوچکتر از R_o (امپدانس خروجی OP.Amp) می باشد.

مثال) برای تقویت کننده شکل (۲-۱) داریم:

$$A = 10000, \quad R_o = 50 \Omega, \quad R_i = 500 \text{ k}\Omega, \quad R_1 = 1.2 \text{ k}\Omega, \quad R_2 = 10 \text{ k}\Omega$$

مطلوبست Z_o , Z_i و A_v برای این تقویت کننده.

$$A_v = \frac{\frac{0.05}{10+0.05} (1+10^4) - 10^4}{1 + \frac{1.2}{500} + \frac{1.2}{10+0.05} (1+10^4)} = -8.325$$

حل: ضریب تقویت:

برای اینکه $A \gg 1$, $R_o \ll R_2$ پس از ردش تقریبی نیز $R_i \ll R_1$

$$A_v \approx -\frac{R_2}{R_1} = \frac{-10}{1.2} = -8.333$$

می توانیم استناد کنیم.

دید می شود که هر دو جواب با تقریب بسیار خوبی برابر می باشند.

- امپدانس ورودی:

$$Z_{in} = 1.2 + 1 / \left(\frac{1}{500} + \frac{1+10^4}{10+0.05} \right) = 1.2 + 10^{-3} \approx 1.2 \text{ k}\Omega$$

- امپدانس خروجی:

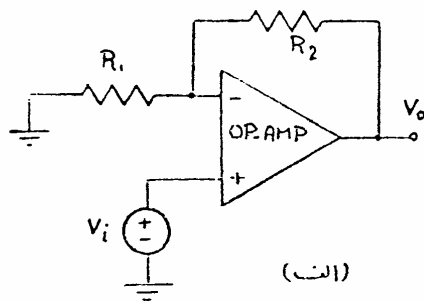
$$Z_o = \left(\frac{10+1.2}{10^4 \times 1.2} \right) 0.05 = 0.046 \Omega$$

Noninverting Amplifier:

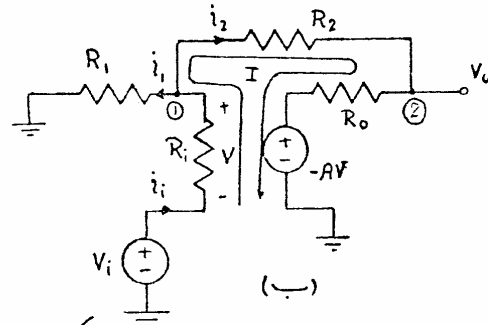
(۲-۲) تقویت کننده معکوس نکننده:

شکل (۲-۳-الف) مدار یک تقویت کننده معکوس نکننده، شکل (۲-۳-ب)

مدار معادل واقعی آنرا نمایش می دهد.



(الف)



(ب)

شکل (۲-۳)

- ضرب تقویت و نشان:

$$i_i = i_1 + i_2 \Rightarrow \frac{V_i - V_i}{R_i} = \frac{V_i}{R_1} + \frac{V_i - V_o}{R_2}$$

از KCL در گره (۱):

$$V_i \left(\frac{1}{R_1} + \frac{1}{R_2} + \frac{1}{R_i} \right) = V_i / R_i + V_o / R_2 \quad (I) \quad i_2 = \frac{V_o + AV}{R_o}$$

از KVL در حلقه (I) داریم،

$$V_i + V + AV = (R_2 + R_o) i_2 \Rightarrow V_i + (1+A)V = (R_2 + R_o) (V_o + AV) / R_o \quad (II)$$

$$V = V_i - V_i \quad (III)$$

از روابط (I)، (II)، (III) نتیجه می شود.

$$A_V = \frac{V_o}{V_i} = \left[\frac{AR_2}{AR_2 - R_o} \left(\frac{1}{R_i \parallel R_2 \parallel R_i} \right) - \frac{1}{R_i} \right] / \left[\frac{R_2 + R_o}{AR_2 - R_o} \left(\frac{1}{R_i \parallel R_2 \parallel R_i} \right) + \frac{1}{R_2} \right]$$

اگر $R_i \gg R_1$ ، $R_o \ll R_2$ و $A \gg 1$ باشد در نتیجه،

$$A_V = \left(1 + \frac{R_2}{R_1} \right)$$

رابطه در مدار می توان از روش دیگری نیز بدست آورد. با توجه به اینکه $A \gg 1$ ، بنابراین،

$$i_1 \approx -i_2 \quad V_i \approx V_i \quad V_o \approx V_o$$

$$i_1 = \frac{V_i}{R_1} \approx \frac{V_i}{R_1}, \quad i_2 = \frac{V_i - V_o}{R_2} \Rightarrow \frac{V_i}{R_1} = \frac{V_o - V_i}{R_2} \Rightarrow \frac{V_o}{V_i} = \left(1 + \frac{R_2}{R_1}\right)$$

مشاهده می شود که با این تقریب نیز به همان جواب قبل رسیدیم.
 در این مدار خروجی با درونی همکار بوده و ضریب تقویت به نسبت $\frac{R_2}{R_1}$ بزرگتر دارد.
 - امپدانس ورودی:

$$Z_i = V_i / i_i$$

$$i_i = \frac{V_i}{R_1} + \frac{V_i - V_o}{R_2} = V_i \left(\frac{1}{R_1} + \frac{1}{R_2} \right) - \frac{V_o}{R_2} \quad (IV)$$

$$V_i = V_o - R_i i_i \quad (V)$$

با توجه به رابطه (II) داریم:

$$V_i + (1+A)V = (R_2 + R_o)(V_o + AV) / R_o$$

$$\Rightarrow V_o = \left[R_i (AR_2 - R_o) / (R_2 + R_o) \right] i_i + \left[R_o / (R_2 + R_o) \right] V_i \quad (VI)$$

از روابط (II)، (V) و (VI) نتیجه می شود:

$$Z_{in} = \frac{V_i}{i_i} = \frac{R_1 R_i (1+A) + (R_1 + R_i)(R_2 + R_o)}{R_1 + R_2 + R_o}$$

اگر $R_o \ll R_2$ ، $R_i \ll R_1$ و $AR_i \gg R_2$ باشد، در نتیجه:

$$Z_{in} \approx R_i A / \left(1 + \frac{R_2}{R_1}\right)$$

مشاهده می شود که این

تقریب کننده دارای امپدانس ورودی بسیار بزرگی می باشد.

- امپدانس خروجی:

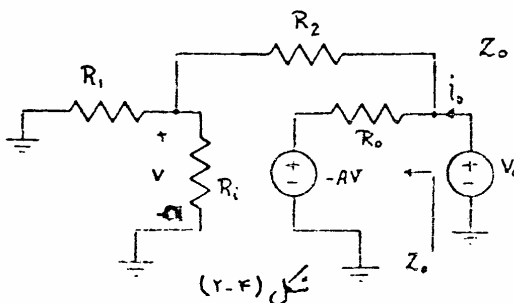
طبق تعریف

$$Z_o = \frac{V_o}{i_o} \Big|_{V_i=0}$$

امپدانس خروجی این تقویت کننده

برابر امپدانس خروجی تقویت کننده معکوس کننده می باشد.

$$Z_o \approx R_o (R_1 + R_2) / AR_1$$



تمرین:

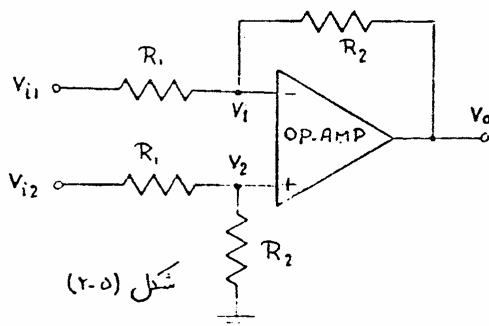
فرض کنید تقویت کننده (A_v)، امپدانس ورودی (Z_i) و امپدانس خروجی (Z_o) را برای تقویت کننده معکوس کننده شکل (۲-۳) بدست آورید.
(A = 10⁴ , R_i = 500 kΩ , R_o = 50 Ω , R₁ = 1.2 kΩ , R₂ = 4.7 kΩ)

تاکنون دیدیم که فرار دادن مدل دانسی op.Amp در مدارها با مدل ایده‌آل آن تفاوت چندانی نداشته است لذا op.Amp را بصورت ایده‌آل در نظر می‌گیریم.

(۲-۳) تقویت کننده اختلاف : Difference Amplifier:

در صورتیکه مقادیر اختلاف سینالهای ورودی مورد توجه ما باشد می‌توانیم از مدار تقویت کننده شکل (۲-۵) استفاده نماییم.

$$V_o = K (V_1 - V_2)$$



شکل (۲-۵)

اگر تقویت کننده را در ناحیه خطی در آن در نظر بگیریم با توجه به اصل "جمع آثار" داریم:

$$V_o = V_{o1} + V_{o2}$$

$$V_2 = \frac{R_2}{R_1 + R_2} V_{i2}$$

$$V_{i2} = 0 \Rightarrow V_{o1} = -\frac{R_2}{R_1} V_{i1} \quad (\text{تقویت کننده معکوس کننده})$$

$$V_{i1} = 0 \Rightarrow V_{o2} = \left(1 + \frac{R_2}{R_1}\right) V_2 = \frac{R_2}{R_1} V_{i2} \quad (\text{تقویت کننده معکوس کننده})$$

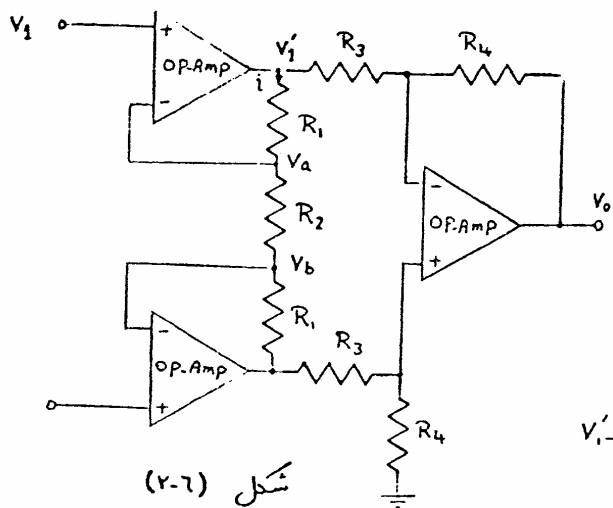
$$\Rightarrow V_o = -\frac{R_2}{R_1} (V_{i1} - V_{i2})$$

(مثال) مطلوبست محاسبه V_o در مدار شکل (۲-۶).

$$V_a \approx V_i, \quad V_b \approx V_2$$

$$V_o = -\frac{R_2}{R_1} (V_1' - V_2') \quad (I)$$

حل:



شکل (۲-۶)

$$V_1' - V_2' = (R_1 + R_2 + R_1) i \quad (II)$$

$$i = \frac{V_a - V_b}{R_2} = \frac{V_1 - V_2}{R_2} \quad (III)$$

از معادلات (II) و (III) نتیجه می‌گیریم:

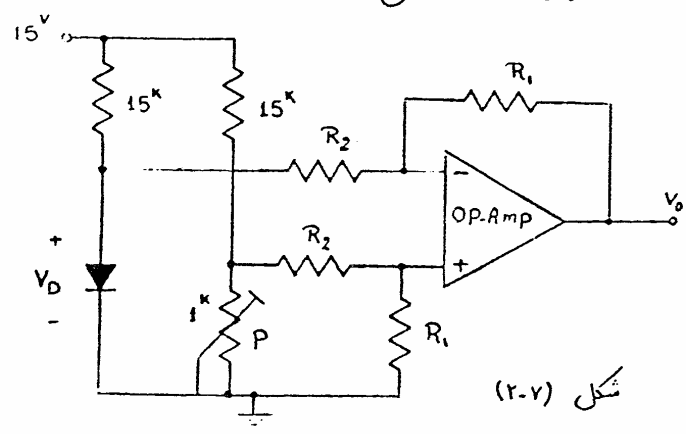
$$V_1' - V_2' = \left(1 + 2 \frac{R_1}{R_2}\right) (V_1 - V_2) \quad (IV)$$

از معادلات (I) و (IV) داریم:

$$V_o = -\frac{R_4}{R_3} \left(1 + 2 \frac{R_1}{R_2}\right) (V_1 - V_2)$$

تقریر :

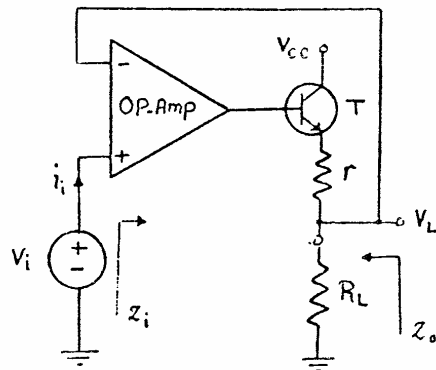
۱- مطلوبیت محاسبه $V_o = f(T)$ در مدار شکل (۲-۶) در صورتیکه $\frac{\Delta V_o}{\Delta T} = -2 \text{ mV}/^\circ\text{C}$ و $V_o(0^\circ\text{C}) = 700 \text{ mV}$ باشد R_2, R_1, P را چنان انتخاب کنید که از این مدار بتوان بعنوان یک دماسنج استفاده کرد. ($V_{o\text{max}} = 10^v$)



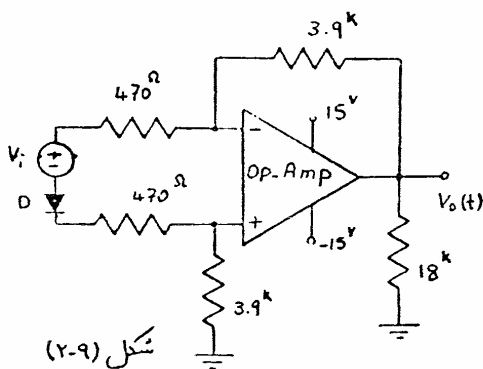
شکل (۲-۷)

۲- منظور تأمین جریان بار از یک ترانزیستور قدرت بهرته کلکتور مشترک در خروجی OP-Amp استفاده می‌شود. در صورتیکه R_o, R_i, A داده شده باشد.

بره و نشان، امپدانس درودی و امپدانس خروجی مدار شکل (۲-۸) را بدست آورید.



شکل (۲-۸)

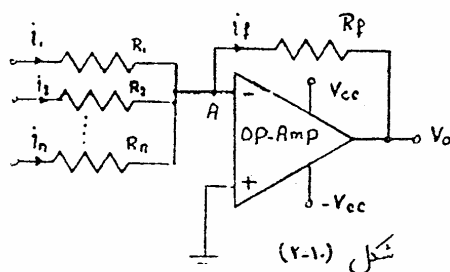


شکل (۲-۹)

۳- با فرض اینکه ورودی OP-Amp مدار شکل (۲-۹) بصورت ایده‌آل و $V_i = 1 + 2 \sin t$ باشد. $V_o(t)$ را برای این مدار بدست آورید. درسم نمائید.

جمع‌کننده: (۲-۴)

شکل (۲-۱۰) یک مدار تقویت‌کننده را که خروجی آن ترکیب خطی از



شکل (۲-۱۰)

ورودی‌های آن است را نشان می‌دهد.

با توجه به اینکه نقطه A زمین مجازی

است $V_A = 0$

$$i_p = i_1 + i_2 + \dots + i_n$$

$$\frac{-V_o}{R_f} = \frac{V_1}{R_1} + \frac{V_2}{R_2} + \dots + \frac{V_n}{R_n}$$

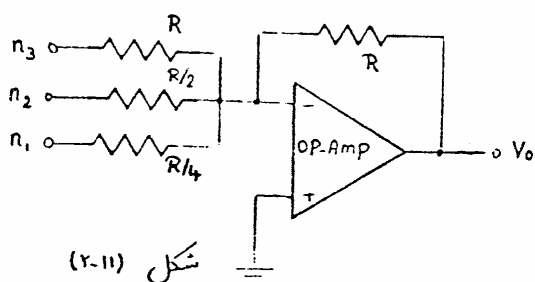
⇒

$$V_o = -R_f \left(\frac{V_1}{R_1} + \frac{V_2}{R_2} + \dots + \frac{V_n}{R_n} \right)$$

اگر $R_1 = R_2 = \dots = R_n = R$ باشد آنگاه

$$V_o = -\frac{R_f}{R} (V_1 + V_2 + \dots + V_n)$$

این مدار در مبدل های دیجیتال به آنالوگ کاربرد زیادی دارد. شکل (۲-۱۱) یک نمونه از مدار مبدل (Binary) به اعشاری را نمایش می دهد.

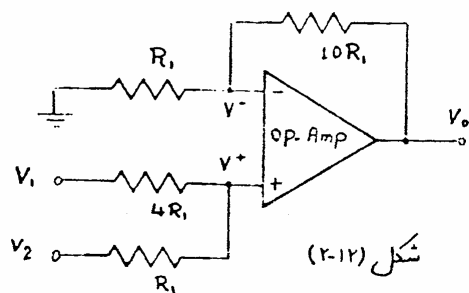


$$n_1 n_2 n_3 = n_1 \times 2^2 + n_2 \times 2^1 + n_3 \times 2^0$$

$$V_o = -(4n_1 + 2n_2 + n_3)$$

شکل (۲-۱۱)

مثال (۲-۱۲) مطلوبیت محاسبه V_o در مدار شکل (۲-۱۲).



شکل (۲-۱۲)

حل: این مدار نسبت به V^+ یک تقویت کننده معکوس کننده می باشد. بنابراین:

$$V_o = \left(1 + \frac{10R_1}{R_1}\right) V^+ = 11V^+ \quad (I)$$

از قضیه جمع آثار داریم:

$$V^+ = \frac{R_1}{R_1 + 4R_1} V_1 + \frac{4R_1}{4R_1 + R_1} V_2 = (1/5)V_1 + (4/5)V_2 \quad (II)$$

اگر معادله (II) را در (I) قرار دهیم:

$$V_o = \frac{11}{5} V_1 + \frac{44}{5} V_2$$

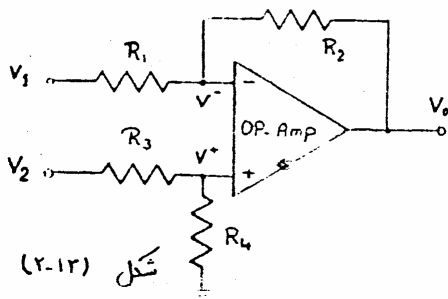
تقریب کننده:

شکل (۲-۱۳) یک مدار

تقریب کننده را نشان می دهد که

$$V_o = k_2 V_2 - k_1 V_1 \quad k_1, k_2 > 0$$

چون مدار به صورت خطی عمل می کند



شکل (۲-۱۳)

بنابراین می توان از اصل جمع آثار استفاده کرد. یعنی:

$$V_o = V_{o1} + V_{o2}$$

$$V_2 = 0 \Rightarrow V_{o1} = (-R_2/R_1) V_1$$

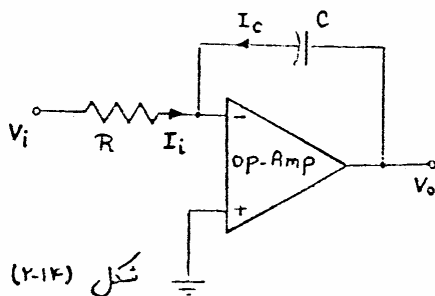
$$V_1 = 0 \Rightarrow V_{o2} = (1 + R_2/R_1) V^* = \left[(1 + R_2/R_1) R_4 / (R_3 + R_4) \right] V_2 = \frac{R_4}{R_1} \times \frac{R_1 + R_2}{R_3 + R_4} V_2$$

$$V_o = V_{o1} + V_{o2} = \frac{R_4}{R_1} \left(\frac{R_1 + R_2}{R_3 + R_4} \right) V_2 - \frac{R_2}{R_1} V_1 = k_2 V_2 - k_1 V_1$$

یکی از موارد
استفاده نزدیک کننده

در مدارهای "Sensor" می باشد.

Integrator:



شکل (۲-۱۴)

②-۶ انتگرال گیر:

شکل (۲-۱۴) مدار یک انتگرال گیر

آنا لگ را نشان می دهد.

بازخورد به تبدیل لاپلاس:

$$I_i(s) = -I_c(s)$$

$$I_i(s) = V_i(s)/R$$

$$I_c(s) = V_o(s) C s$$

$$\Rightarrow V_i(s)/R = -V_o(s) C s \Rightarrow V_o(s) = \frac{-1}{RC} \frac{V_i(s)}{s}$$

$$V_o(t) = \frac{-1}{RC} \int_0^t V_i(t') dt'$$

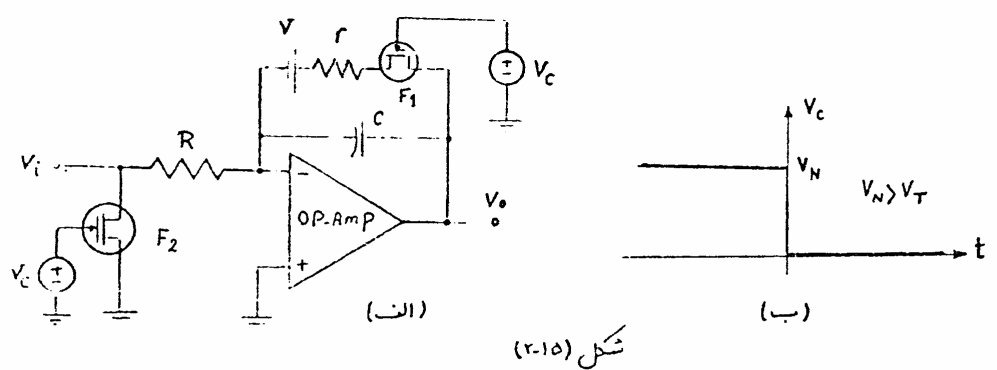
بازخورد به عکس تبدیل لاپلاس:

اگر فایزن C و نشان اولیه

نیز داشته باشد آنگاه:

$$V_o(t) = \frac{-1}{RC} \int_0^t V_i(t') dt' + V_o(0)$$

شکل (۲-۱۵) یک نمونه از انتگرال گیری با شرایط اولیه را نشان می دهد

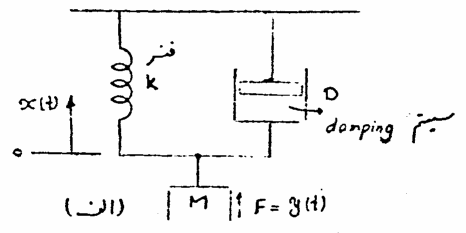


در این مدار در زمانهای $t < 0$ ، $V_c = V_N$ است، در نتیجه FET های F_1 و F_2 بصورت یک کلید بسته عمل می کنند و خازن C توسط منبع ولتاژ V با ثابت زمانی $\tau = RC$ شارژ می شود، در زمان $t = 0$ ، $V_c = 0$ شده، FET بصورت یک کلید باز عمل می کنند. برای زمانهای $t > 0$ خواهیم داشت:

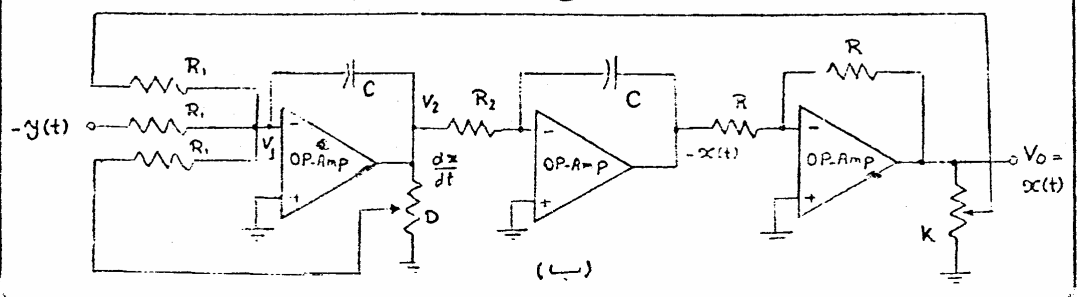
$$v_o(t) = \frac{-1}{RC} \int_0^t v_i(t') dt' + V$$

تذکر: در FET اگر شکل درین و سدرس متعادل باشد، این ترانزیستورها می توانند از دو طرف جریان را عبور دهند.

مثال) یک سیستم مکانیکی درجه دوم را بر سید "ANALOG COMPUTER" شبیه سازی کنید.



حل: شکل (۲-۱۶) یک سیستم مکانیکی درجه دوم را نشان می دهد.



معادله دینامیک حرکت جرم m به صورت زیر بیان می شود

$$\frac{d^2 x(t)}{dt^2} = \frac{1}{M} y(t) - \frac{K}{M} x(t) - \frac{D}{M} \frac{dx(t)}{dt} \quad (I)$$

شکل (۲-۱۶ ب) مدار شبیه سازی شده معادله دینامیک (I) را نشان می دهد. در طبقه اول این مدار عمل جمع و انتگرال گیری با هم انجام می شود.

$$V_2(t) = \int \frac{d^2 x(t)}{dt^2} dt = \frac{dx}{dt} = \frac{-1}{RC} \int (-y(t) + D \frac{dx}{dt} + K x(t)) dt$$

$$\frac{1}{RC} = \frac{1}{M} \Rightarrow \boxed{RC = M}$$

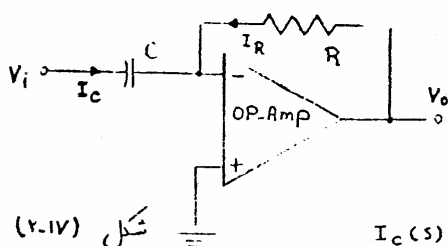
$$\frac{-1}{RC} = -1 \Rightarrow \boxed{RC = 1} \quad \text{در طبقه دوم:}$$

تقریب :

معادلات دینامیک زیر را از طریق کامپیوتر آنا لیز حل نمایید.

$$1) \quad 3 \frac{dx}{dt} + 5x = 5 \sin 100\pi t$$

$$2) \quad \frac{d^3 x}{dt^3} + 3 \frac{d^2 x}{dt^2} + 3 \frac{dx}{dt} + x = 4 \cos 4t$$



شکل (۲-۱۷)

$$I_C(s) = -I_R(s)$$

$$I_C(s) = V_i(s)CS \quad I_R(s) = V_o(s)/R$$

$$\Rightarrow V_o(s) = -RCs V_i(s) \Rightarrow$$

$$\boxed{V_o(t) = -RC \frac{d}{dt} v_i(t)}$$

مشتق گیر (۲-۱۷) مدار یک

مشتق گیر را نشان می دهد.

با استفاده از تبدیل لابلاس:

چون دامنه سیگنال خروجی مشتق گزیده به فرکانس سیگنال ورودی بستگی دارد. بنابراین نویز ورودی این طبقه را بیشتر از سیگنال ورودی تقویت می‌کند، لذا در طراحی مدارها سعی می‌شود که از مشتق گیر کمتر استفاده شود.

تمرین ۸

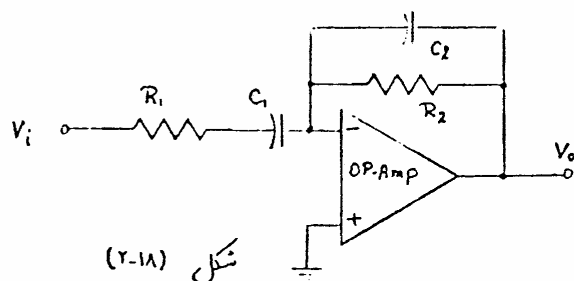
مدار شکل (۲-۱۸) را در نظر بگیرید.

الف: تابع تبدیل $H(s) = \frac{V_o(s)}{V_i(s)}$ را بدست آورید.

ب: در صورتیکه $R_1 C_1 = R_2 C_2$ باشد در چه محدوده فرکانس مدار به صورت یک مشتق گیر عمل می‌کند.

ج: تابع تبدیل $H(s)$ را برای $C_1 \rightarrow \infty$ بدست آورده و محدوده فرکانس که در آن مدار به صورت فیلتر پایین گذر عمل می‌کند را مشخص نمایید.

د: تابع تبدیل $H(s)$ را برای حالت $C_2 = 0$ بدست آورده و محدوده فرکانس که در آن مدار به صورت یک فیلتر بالا گذر عمل می‌نماید را مشخص کنید.



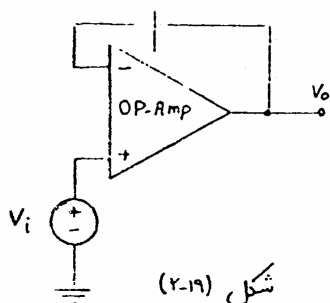
۲-۸) مدل امپدانس

اگر در مدار تقویت کننده معکوس

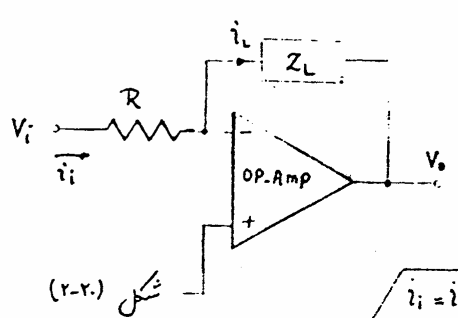
نکته که $V_o = (1 + \frac{R_2}{R_1}) V_i$ می‌باشد $R_2 = 0$

و $R_1 = \infty$ در نظر گرفته شود در نتیجه

$V_o = V_i$ می‌شود. [شکل (۲-۱۹)]



چون امپدانس ورودی این مدار خیلی بزرگ و امپدانس خروجی آن بسیار کوچک است به این مدار، مبدل امپدانس می گویند همچنین بدلیل $V_o = V_i$ به این مدار "Voltage follower" نیز گفته می شود. یکی از موارد استفاده این مدار، در طبقه ورودی و خروجی می باشد.



شکل (۲-۲۰)

(۲-۹) مبدل ولتاژ به جریان:

شکل (۲-۲۰) یک مبدل ولتاژ

به جریان را نشان می دهد.

i_L جریان عبوری از بار Z_L است که به

$$i_i = i_L = V_i / R$$

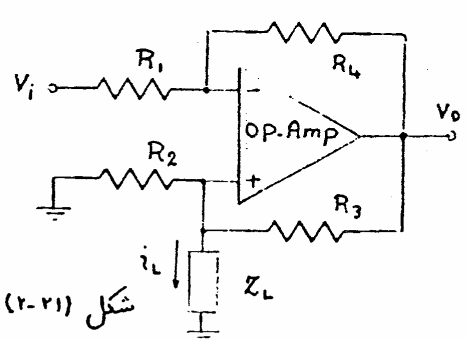
خود بار Z_L بستگی ندارد.

بنابراین Z_L را به یک منبع جریان متصل کرده ایم.

اگر بخواهیم یک طرف بار را

بیزمین متصل نمائیم، می توانیم از مدار

شکل (۲-۲۱) استفاده کنیم.



شکل (۲-۲۱)

تشریح:

مدار شکل (۲-۲۱) را در نظر بگیرید.

ثابت کنید که اگر $\frac{R_3}{R_2} = \frac{R_4}{R_1}$ باشد آنگاه:

$$i_L = -V_i / R_2$$

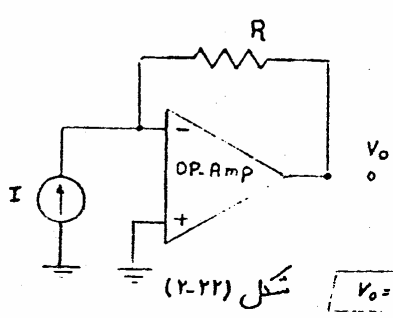
(۲-۱۰) مبدل جریان به ولتاژ:

جریانی که توسط ترانزیستور به در سر بار آن

داد می شود مستقل از بار است (یک منبع جریان

کوچک) لذا می توان برسیه یک مبدل جریان به ولتاژ، این

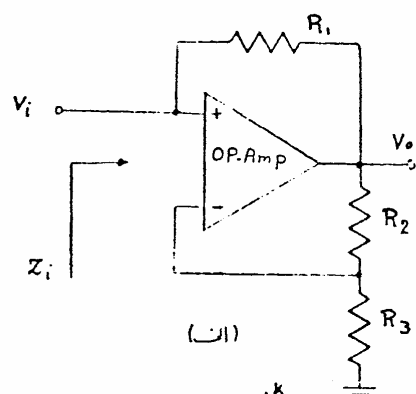
جریان را به ولتاژ تبدیل کرد. [شکل (۲-۲۲)]



شکل (۲-۲۲)

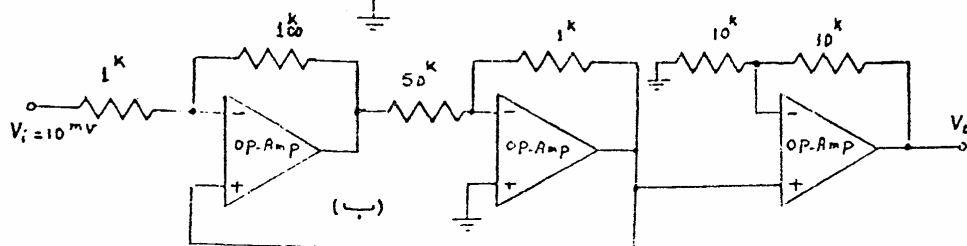
$$V_o = -RI$$

شماره‌های مختلف :



(الف)

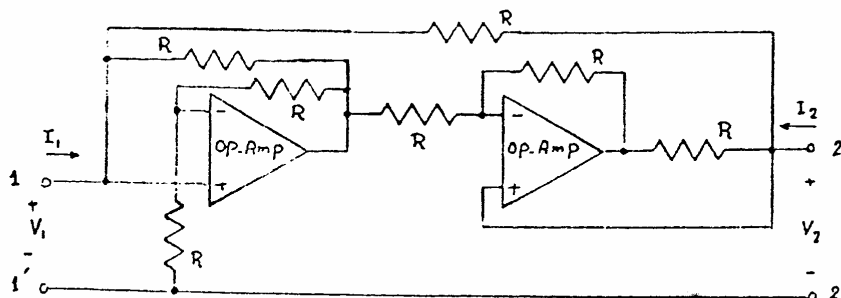
۱- مطلوبت محاسبه Z_i برای
شکل (الف-۲.۲۳) و V_o برای
شکل (ب-۲.۲۳).



(ب)

شکل (۲.۲۳)

۲- پارامترهای ماتریس Y را برای مدار شکل (۲.۲۴) بدست آورید. سپس
 $Z_{in} = V_1 / I_1$ را وقتی که خازنی با ظرفیت C در دسر $2-2'$ قرار دهیم بدست
آورید. این امپدانس به چه صورت است؟ (این مدار Gyrator نامیده می‌شود)



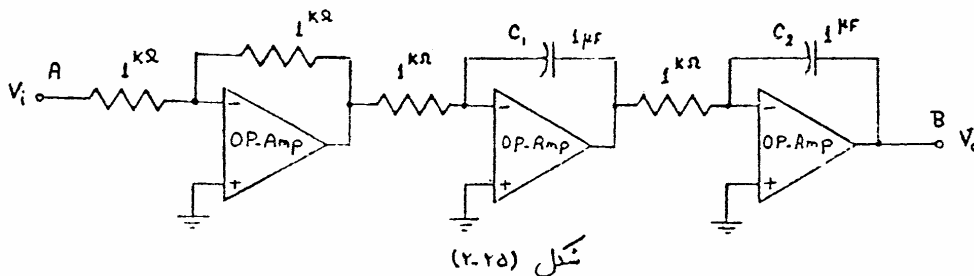
شکل (۲.۲۴)

۳- مدار شکل (۲.۲۵) را در نظر بگیرید.

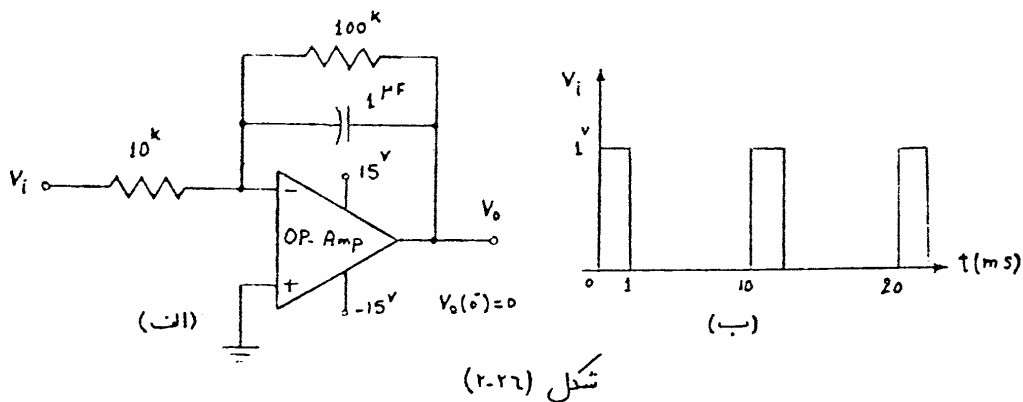
الف. مطلوبت $A_v = \frac{V_o}{V_i}$

ب. اگر نقطه B را به نقطه A اتصال کوتاه کرد، ولتاژ خروجی را بدست

لحظه‌ای به دوسر خازن C_1 اعمال کنیم سپس ولتاژ را برداریم، مطلوبیت $v_o(t)$ برای $t > 0$ (در $t=0$ بطور لحظه‌ای ولتاژ اعمال شده است)



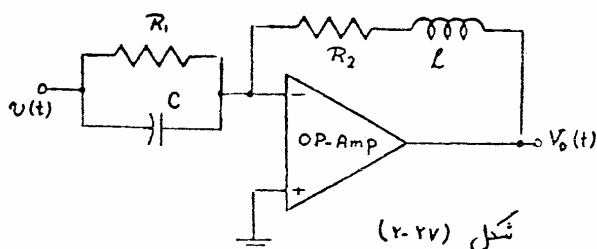
۴- ولتاژ خروجی مدار شکل (۲-۲۶) را برای ورودی شکل (۲-۲۶-ب) بدست آورید. پس از چه مدت تقویت کننده اشباع می‌شود.



۵- برای مدار شکل (۲-۲۷)

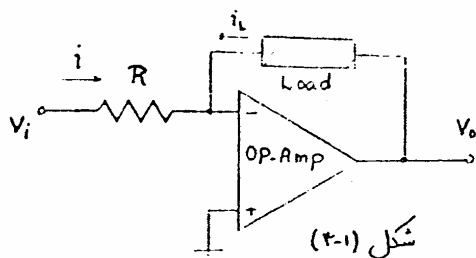
$$-v_o = \frac{R_2}{R_1} v + \left(R_2 C + \frac{L}{R_1}\right) \frac{dv}{dt} + LC \frac{d^2 v}{dt^2}$$

نشان دهید که :



۳- کاربردهای غیر خطی OP.AMP :

OP.AMP در کاربردهای غیر خطی به درصورت مورد استناد قرار می گیرند.

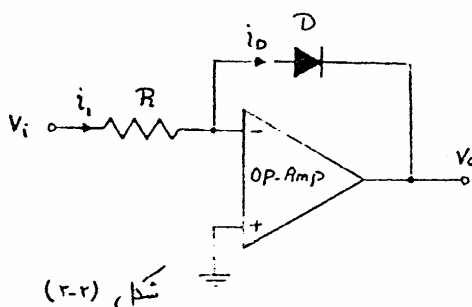


الف: OP.AMP در ناحیه خطی باشد، ولی عناصر بکار رفته غیر خطی باشند. شکل (۳-۱) یک نمونه از این حالت را نشان می دهد.

$$i = \frac{V_i}{R} \quad i_o = i_L \quad v_L = f(i_L)$$

$$v_o = v_L = f(i_L) = f(-V_i/R)$$

ب: OP.AMP بصورت غیر خطی عمل کند. در این حالت OP.AMP دارد ناحیه اشباع خود را می خورد.



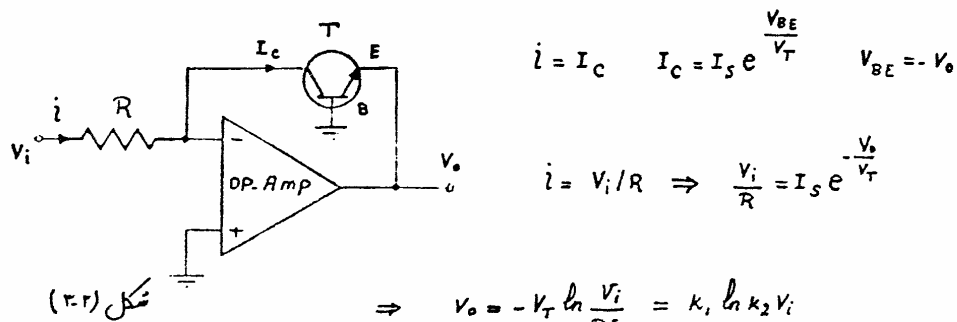
(۳-۱) تقویت کننده لگاریتمی: اگر در تقویت کننده معکوس کننده بجای مقاومت R_2 یک دیود قرار دهیم. تقویت کننده لگاریتمی بدست می آید. [شکل (۳-۲)]

$$i_1 = i_D \quad i_1 = V_i/R$$

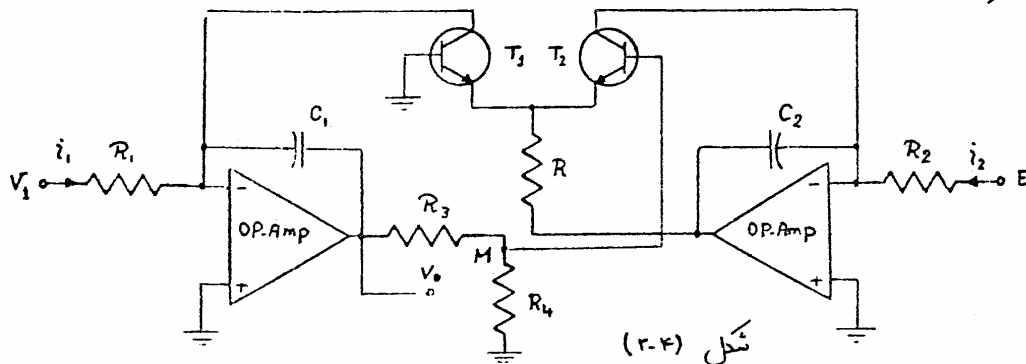
$$i_D = I_S e^{-\frac{V_o}{V_T}} \Rightarrow \frac{V_i}{R} = I_S e^{-\frac{V_o}{V_T}} \Rightarrow V_o = -V_T \ln \frac{V_i}{R I_S}$$

$$\Rightarrow \boxed{V_o = K_1 \ln K_2 V_i}$$

در بعضی از موارد بجای دیود از یک ترانزیستور مطابق شکل (۳-۲) استفاده می کنند



در تقویت کننده های لگاریتمی چون V_o به V_T و I_S بستگی دارد و خود این پارامترها نیز با درجه حرارت تغییر می کنند. در نتیجه این تقویت کننده نسبت به تغییرات درجه حرارت حساس می باشد. برای رفع این اشکال می توان از مدار شکل (۳-۴) استفاده کرد.



خازنهای C_1 و C_2 جهت پایداری AC مدار بکار رفته است.

$$i_1 = \frac{V_i}{R_1} = I_S e^{\frac{V_{BE1}}{V_T}} \quad (I) \quad i_2 = \frac{V_o}{R_2} = I_S e^{\frac{V_{BE2}}{V_T}} \quad (II)$$

اگر رابطه (I) را بر (II) تقسیم نمائیم:

$$\frac{V_i}{E} \cdot \frac{R_2}{R_1} = e^{\frac{V_{BE1}}{V_T}} / e^{\frac{V_{BE2}}{V_T}} \Rightarrow V_{BE1} - V_{BE2} = V_T \ln \left(\frac{R_2}{R_1} \cdot \frac{V_i}{E} \right)$$

$$V_{B2} = -V_{BE1} + V_{BE2} \Rightarrow V_{B2} = -V_T \ln \left(\frac{R_2}{R_1} \cdot \frac{V_i}{E} \right)$$

اگر از جریان بیس ترانزیستور T_2 صرف نظر نکنیم، آنگاه از تقسیم ولتاژ داریم:

$$V_{B2} = \frac{R_4}{R_4 + R_3} V_o \Rightarrow V_o = -\frac{R_3 + R_4}{R_4} V_T \ln \left(\frac{R_2}{R_1} \cdot \frac{V_i}{E} \right)$$

اگر مقاومت R_3 را

چلی بزرگتر از مقاومت R_4

انتخاب نکنیم:

$$V_o \approx -\frac{R_3}{R_4} V_T \ln \left(\frac{R_2}{R_1} \cdot \frac{V_i}{E} \right)$$

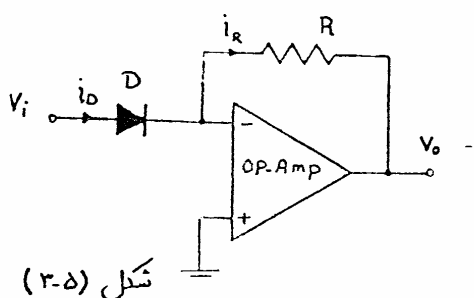
جای مقاومت R_4 از یک

ترانزیستور استفاده می‌کنیم در نتیجه:

$$\frac{\Delta R_4}{\Delta T} = \frac{\Delta V_T}{\Delta T} = \frac{k}{q}$$

بدین ترتیب یک تقویت کننده لگاریتمی که نسبت

به تغییرات درجه حرارت نیز پایدار است، بدست می‌آید.



شکل (۳-۵)

(۳-۲) تقویت کننده آنتی لگاریتمی:

اگر جای مقاومت و دیود را در تقویت

کننده لگاریتمی عوض کنیم یک تقویت کننده

آنتی لگاریتمی بدست می‌آید. [شکل (۳-۵)]

در این مدار:

$$i_D = I_s e^{\frac{V_D}{V_T}} = I_s e^{\frac{V_i}{V_T}}$$

$$i_R = \frac{-V_o}{R}$$

$$\Rightarrow \frac{-V_o}{R} = I_s e^{\frac{V_i}{V_T}} \Rightarrow V_o = -RI_s e^{\frac{V_i}{V_T}}$$

$$\Rightarrow V_o = k_1 e^{k_2 V_i}$$

تشریح:

در مدار شکل (۳-۶) رابطه‌ای که خودی V_o را به ورودی V_i و V_2

مربوط می‌کند، بدست آورید و نشان دهید، در صورتیکه V_2 مقدار ثابتی اختیار

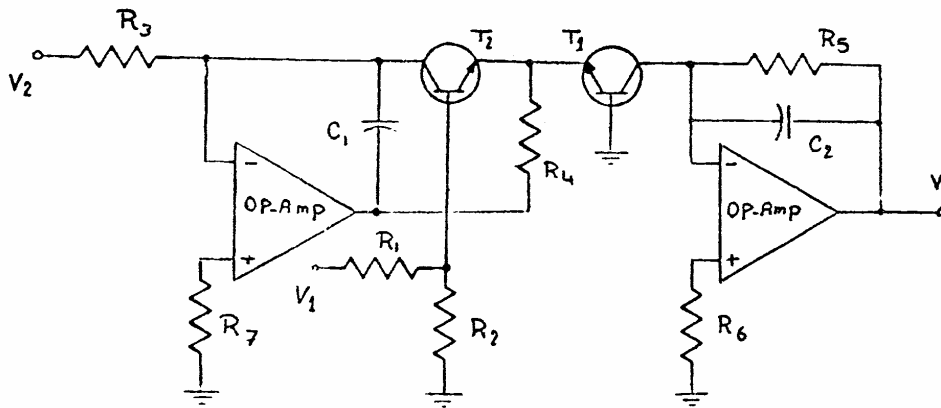
گردد این مدار یک تقویت کننده آنتی لگاریتمی است و همچنین با انتخاب مقاومت

R_2 به اندازه‌ای مناسب داز جنس PTC^* می‌توان اثر درجه حرارت روی

* PTC: Positive temperature coefficient

تقویت کننده را از بین برد.

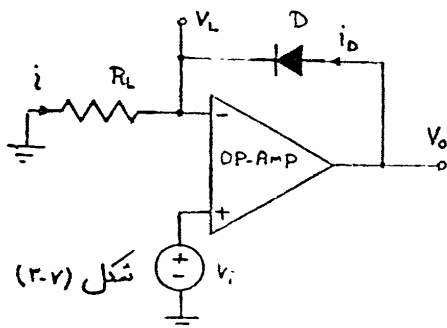
و در صورتیکه $V_2 = 15^v$ ، $R_1 = 15.7^k$ ، $R_2 = 1^k$ ، $R_3 + R_7 = 30^k$ ، $R_4 = 2^k$ ،
و $R_5 = R_6 = 10^k$ انتخاب گردد، منفی V_o بر حسب V_1 را رسم نمایید.



شکل (۳-۶)

- Rectifiers:

(۳-۳) یکسو سازها:



شکل (۳-۷)

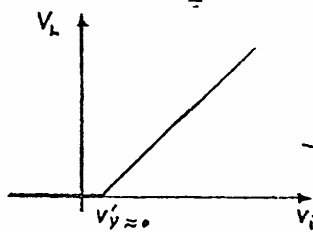
شکل (۳-۷) یک نمونه از مدار

یکسو ساز نیم موج را نشان می دهد.

اگر ولتاژ آستانه هدایت دیود D را

V_f و ضریب تقویت OP-Amp را A فرض

کنیم، آنگاه اگر دیود روشن باشد (D: on)



شکل (۳-۸)

$$\begin{cases} -A(V_L - V_f) = V_o \\ V_o = V_f + V_L \end{cases} \Rightarrow V_i = (1 + \frac{1}{A})V_L + \frac{V_f}{A} \approx V_L$$

در یکسو سازی نیم موج توسط دیود

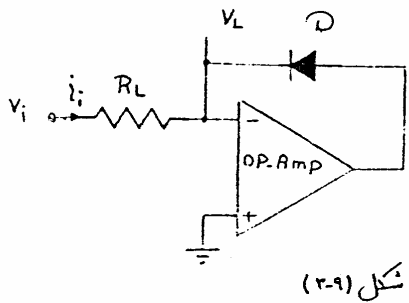
اگر دامنه ولتاژ اعمال شده کمتر از V_f باشد دیود از طرف

بهرت انتقال باز عمل می کند و در خروجی سیگنالی نخواهیم داشت

ولی در این مدار ولتاژ آستانه هدایت برابر

$$V_f' = V_f / A \approx 0$$

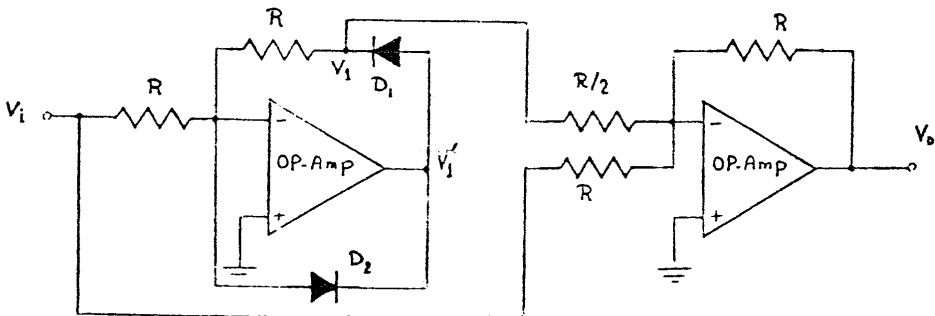
است در نتیجه ما یکت یکسو ساز نیم موج ایده آل خواهیم داشت. [شکل (۳-۸)]



شکل (۳-۹)

تقریب:
مدار شکل (۳-۹) را بطور کین بررسی
کرده و مشخصه $V_L - V_i$ آنرا بدست
آورید.

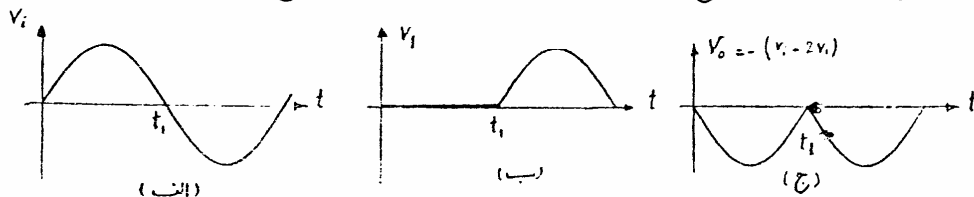
در یکساز تمام موج با استفاده از یک دیود، در اشکال اساسی زیر وجود داشت
الف: نبودن زمین مشترک بین دیودها و سیم‌های دیودها یکسو شده
ب: افت ولتاژ V_D روی دیودها
این اشکالات را می‌توان با استفاده از مدار شکل (۳-۱۰) برطرف کرد.



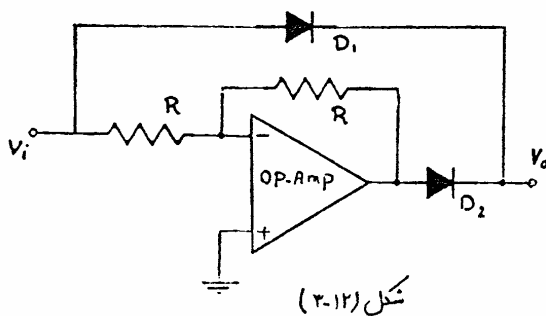
شکل (۳-۱۰)

$$V_o = -(V_i + 2V_1) \quad \begin{array}{ll} V_i < 0 & D_2: \text{off} \quad D_1: \text{on} \quad \frac{V_1}{R} = -\frac{V_i}{R} \Rightarrow V_1 = -V_i \\ V_i > 0 & D_2: \text{on} \quad D_1: \text{off} \quad V_1 = 0 \end{array}$$

شکل (۳-۱۱) ولتاژهای V_i ، V_1 و V_o را نسبت به زمان نشان می‌دهد.



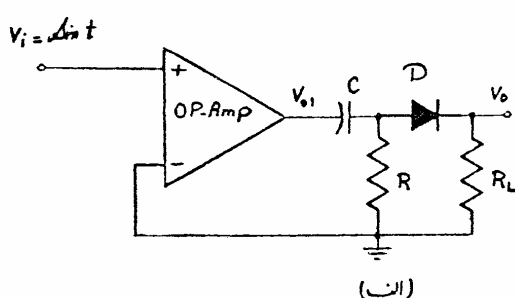
شکل (۳-۱۱)



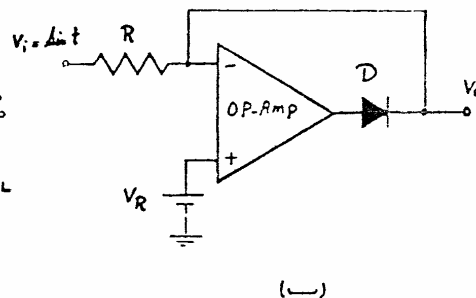
شکل (۳-۱۲)

تمرین ۴
 مشخصه مدار $V_o - V_i$
 شکل (۳-۱۲) را به دست آورید.

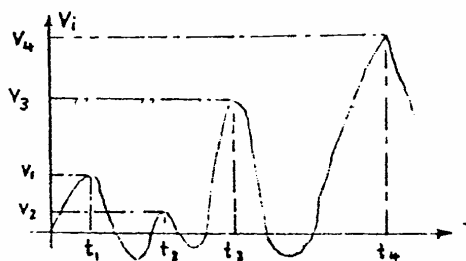
تمرین ۵
 « چند کاربرد دیگر OP.AMP »
 (۳-۱۳) به دست آورده سپس کاربرد هر کدام از مدار را شرح دهید.



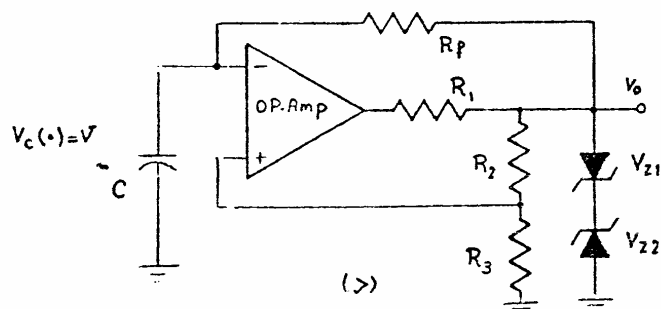
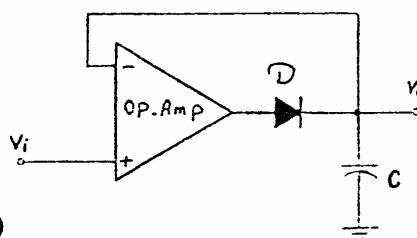
(الف)



(ب)



(ج)

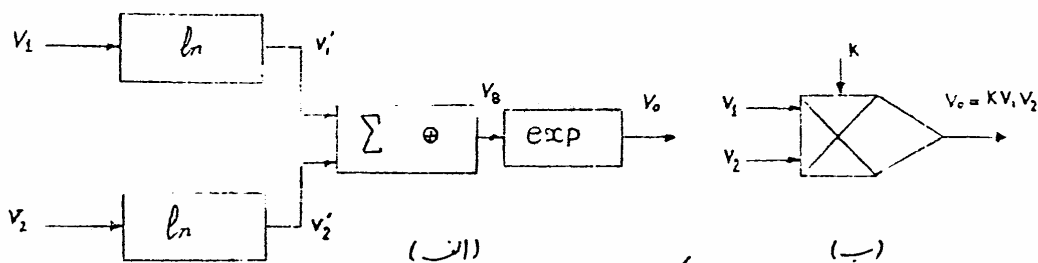


(د)

شکل (۳-۱۳)

(۳-۴) ضرب کننده آنالوگ:

شکل (۳-۱۴-الف) مراحل مختلف یک ضرب کننده آنالوگ و شکل (۳-۱۴-ب) مدل شمای آن را نمایش می دهد.



شکل (۳-۱۴)

$$\begin{cases} V_1' = K_1 K_2 V_1 \\ V_2' = K_1 K_2 V_2 \end{cases} \Rightarrow V_8 = K_3 (V_1' + V_2') = K_1' (K_2 V_1 + K_2 V_2) = K_1' K_2^2 V_1 V_2$$

$$V_o = K_5 \exp K_4 V_8 = K_5 \exp [K_4 K_1' K_2^2 V_1 V_2]$$

حال اگر $K_4 K_1' = 1$ بگیریم:

$$\Rightarrow \boxed{V_o = K V_1 V_2}$$

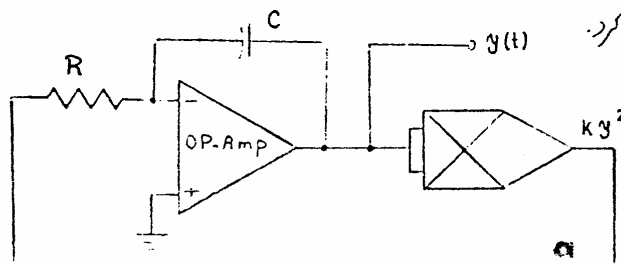
(مثال) با استفاده از بلوکهای انتگرال گیر و ضرب کننده تابع $y(t) = \frac{1}{1+t}$ برای زمانهای $t \geq 0$ بدست آورید.

$$y(t) = \frac{1}{1+t} \Rightarrow \frac{dy}{dt} = \frac{-1}{(1+t)^2} = -y^2(t) \quad (I)$$

حل:

معادله دیفرانسیل (I) را می توان

بصورت شکل (۳-۱۵) شبیه سازی کرد.



شکل (۳-۱۵)

با انتخاب $\frac{1}{RC} = \frac{1}{K}$

$$\Rightarrow \boxed{RC = K}$$

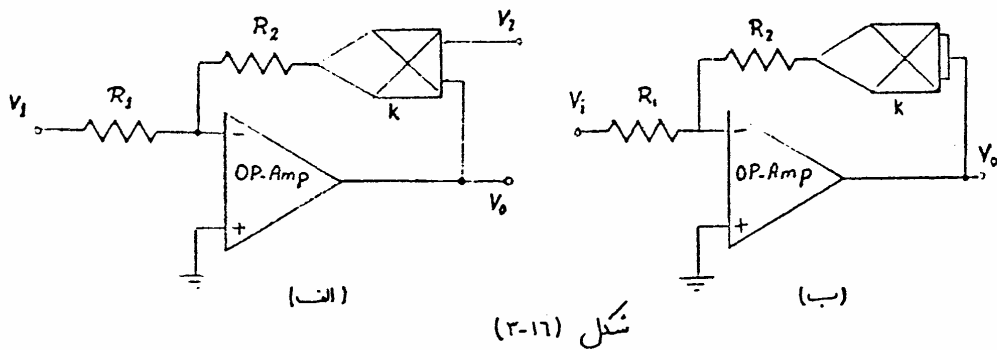
و با توجه به:

$$y(0) = 1$$

معادله کامل می شود.

معتبرین :

۱- مدارهای شکل (۳-۱۶) را در نظر بگیرید. خروجی V_o را بر حسب V_i بدست آورده و کاربرد هر کدام را بیان کنید.



۲- یک دلتا RMS سنج را طراحی کنید.

$$V_o = \sqrt{\frac{1}{T} \int_0^T V_i(t)^2 dt}$$

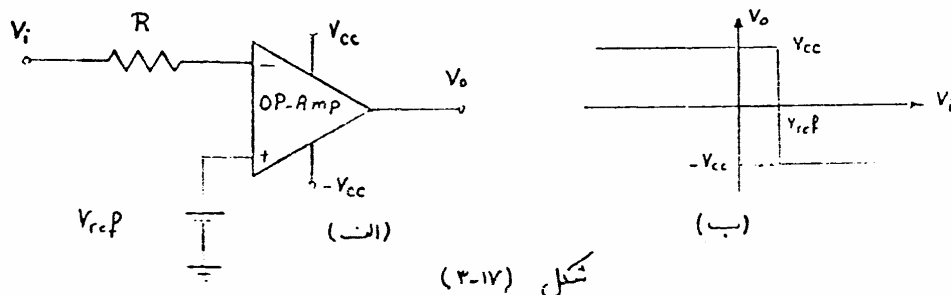
در کاربردهای غیر خطی که تاکنون بیان کردیم OP-Amp به صورت خطی و بعضی از الاینهائی بکار رفته به صورت غیر خطی رفتار می‌کردند. حال چنانچه کاربرد غیر خطی را که خود OP-Amp به صورت غیر خطی عمل می‌کند، بیان می‌کنیم.

Comparator:

مقایسه کننده :

شکل (۳-۱۷) یک مدار منایسه کننده و شکل (۳-۱۷-ب) شرف $V_o - V_i$

را نشان می‌دهد.



$$\begin{cases} V_i < V_{ref} \Rightarrow V_o = V_{cc} \\ V_i > V_{ref} \Rightarrow V_o = -V_{cc} \end{cases}$$

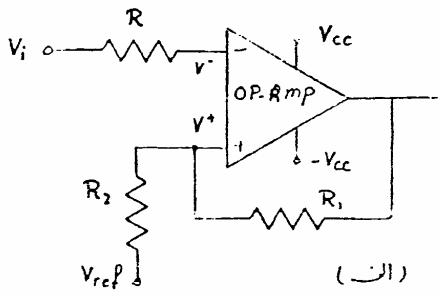
مشاهده می شود که بدلیل نداشتن فیدبک منفی OP-Amp وارد ناحیه اشباع می شود.

یکی از کاربردهای مهم منابع کننده در سیستم های مبدل توانالوک به دیجیتال می باشد.

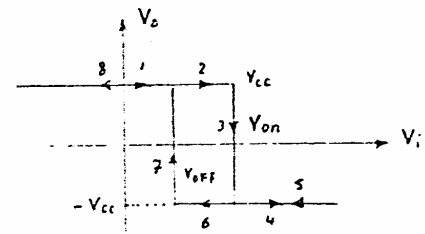
Schmitt Trigger :

(۳-۶) تریگر اشعیت :

یکی دیگر از کاربردهای OP-Amp در حالت غیر خطی، استفاده از آن در اشعیت زیر است. شکل (۳-۱۸-ا) مدار یک اشعیت زیریگر در شکل (۳-۱۸-ب) مشخصه V_o-V_i آنرا نشان می دهد.



(الف)



(ب)

شکل (۳-۱۸)

$$V_i < V^+ \Rightarrow V_o = V_{cc} \quad , \quad V_i > V^+ \Rightarrow V_o = -V_{cc}$$

بدلیل اینکه V_o دارای دو مقدار

V_{cc} است در نتیجه V^+ نیز دارای

دو مقدار V_{on} و V_{off} شده و سبب می شود که مشخصه V_o-V_i به صورت هیستریزس در آید.

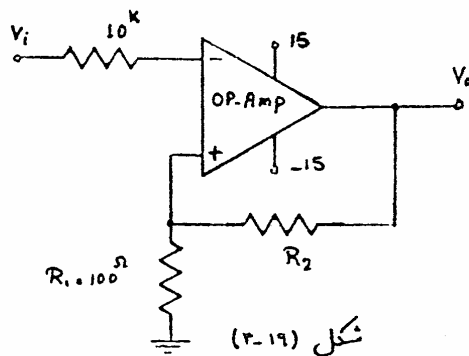
یکی از کاربردهای مهم اشعیت زیریگر، در اسیدسکوپیهای اشعه کاتدی است.

$$V^+ = \frac{R_1}{R_1 + R_2} V_{ref} + \frac{R_2}{R_1 + R_2} V_o$$

$$V_{on} = \frac{R_1}{R_1 + R_2} V_{ref} + \frac{R_2}{R_1 + R_2} V_{cc}$$

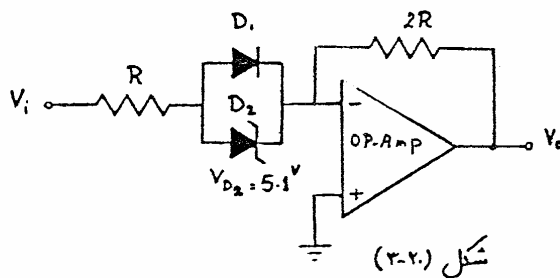
$$V_{off} = \frac{R_1}{R_1 + R_2} V_{ref} - \frac{R_2}{R_1 + R_2} V_{cc}$$

* این موضوع در بخش ششم مورد بحث قرار می گیرد.



تقریباً
۱- مطلوبت منصفه $V_o - V_i$
مدار شکل (۳-۱۹) بر حالت ای
ان، $R_2 \rightarrow \infty$
ب، $R_2 = 1 M\Omega$

۲- با فرض ایده‌آل بودن دیودهای D_1 و D_2 در مدار شکل (۳-۲۰). منصفه $V_o - V_i$
را برای این مدار بدست آورید.

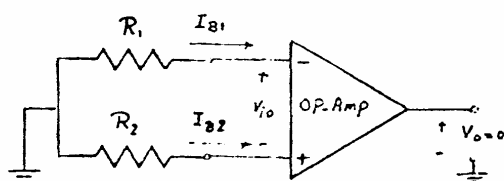


۴- مشخصات یک OP.AMP واقعی :

گفتیم که OP.AMP می‌تواند کاملاً در حالت تعادل هستند، یعنی هنگامی که $V_1 = V_2 = 0$ است $V_o = 0$ می‌باشد. در صورتیکه یک OP.AMP واقعی به علت بک‌ان نبودن ترازیستورهای ورودی در حالت تعادل نیست. این عدم تطبیق باعث عبور جریانهای بایاس متفاوت از ورودی‌های آن می‌شود. بنابراین برای به تعادل رسانیدن خروجی تقویت کننده، احتیاج به اعمال ولتاژی بین ورودی‌های آن می‌باشد. علاوه بر این مشخصات، محدودیهایی نیز برای یک OP.AMP واقعی وجود دارد که برای طراحی سیستمهای عملی دارای اهمیت خاصی است. این مشخصات توسط کارخانه سازنده در اختیار مصرف کننده قرار می‌گیرد. در اینجا ما چند مشخصه مهم OP.AMP را بیان می‌کنیم.

۱- جریان بایاس ورودی (INPUT BIAS CURRENT) :

تلف مجموع جریانهای ورودی یک OP.AMP را در حالت $V_o = 0$ ، جریان بایاس ورودی می‌نامند.



$$I_B = \frac{I_{B1} + I_{B2}}{2} \quad , \quad V_o = 0$$

شکل (۴-۱) جریانهایی

شکل (۴-۱)

بایاس را در حالت $V_o = 0$ نشان می‌دهد.

۲- جریان آفست ورودی (INPUT OFFSET CURRENT)

تفاضل جریان‌های ورودی دارد شونده به ترینالهای ورودی یک OP.AMP در حالت تعادل ($V_o = 0$) را جریان آفست ورودی می‌نامند.

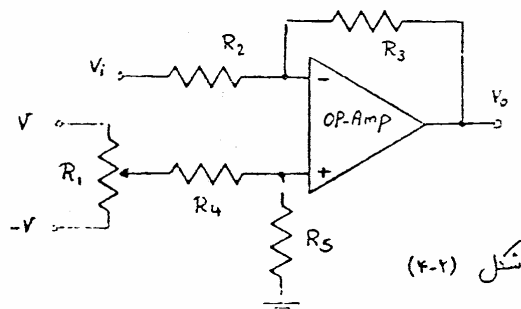
$$I_{i0} = I_{B1} - I_{B2} \quad , \quad V_o = 0$$

۳- رانش جریان آفست ورودی (INPUT OFFSET CURRENT DRIFT) :

نسبت تغییرات جریان آفست ورودی به تغییرات درجه حرارت را، رانش جریان آفست ورودی $\left(\frac{\Delta I_{i0}}{\Delta T}\right)$ می نامند.

۴- ولتاژ آفست ورودی (INPUT OFFSET VOLTAGE) :

ولتاژ آفست ورودی، ولتاژی است که باید بین ترمینالهای ورودی اعمال شود (V_{i0}) تا خروجی OP.Amp در حالت تعادل ($V_o = 0$) باشد. [شکل (۴-۱)]
اغلب، هنگام استفاده از OP.Amp باید ولتاژ آفست را برای تنظیم کردن OP.Amp به ورودی آن اعمال کنیم. شکل (۴-۲) یک نمونه از مدارهای تنظیم OP.Amp را نشان می دهد.



شکل (۴-۲)

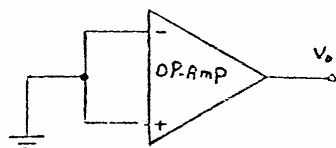
۵- رانش ولتاژ آفست ورودی (INPUT OFFSET VOLTAGE DRIFT) :

نسبت تغییرات ولتاژ آفست ورودی به تغییرات درجه حرارت را، رانش آفست ورودی $\left(\frac{\Delta V_{i0}}{\Delta T}\right)$ می نامند.

۶- ولتاژ آفست خروجی (OUTPUT OFFSET VOLTAGE) :

اندازه ولتاژ خروجی در

حالتیکه ورودی بار OP.Amp زمین شده باشند را ولتاژ آفست خروجی می نامند. [شکل (۴-۳)]



شکل (۴-۳)

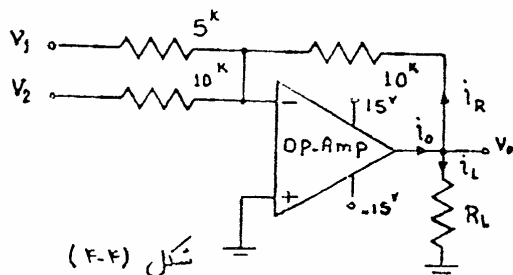
۷- محدوده ولتاژهای مشترک ورودی (INPUT COMMON MODE RANGE) :
محدوده ولتاژهای مشترک ورودی که طبقه دیفرانسیل ورودی OP-Amp بهرست
خطی عمل می‌کند.

۸- محدوده ولتاژهای ورودی دیفرانسیل (INPUT DIFFERENTIAL MODE RANGE) :
محدوده ولتاژهای ورودی دیفرانسیل که به ازای آن محدوده OP-Amp بهرست
خطی عمل می‌کند.

۹- محدوده دامنه خروجی (OUTPUT VOLTAGE RANGE) :
محدوده دامنه ولتاژ خروجی که می‌توان بدون اشباع در یافت نمود. (V_{omax})

مثال ۱) مدار شکل (۴-۴) را مد نظر بگیرید. در صورتیکه ولتاژ و جریان ماکزیمم مجاز خروجی
OP-Amp $V_{omax} = \pm 10$ و $I_{omax} = \pm 15 \text{ mA}$ باشد مطلوب است:

الف: حداقل بار R_L وقتی ولتاژ خروجی حداکثر مقدار خود را داشته باشد.
ب: قیمت الف را انکار کنید در صورتیکه یکبار R_L بای آنکه زمین
شود به -15 V وصل شود.



حل الف: $i_o = i_R + i_L$
 $i_o < i_{omax}$

$$\Rightarrow \frac{V_{omax}}{10^k} + \frac{V_{omax}}{R_L} < i_{omax} = 15 \text{ mA} \Rightarrow \boxed{R_L \geq 714 \Omega}$$

حل ب:

$$\frac{V_o - (-V_{cc})}{R_L} + \frac{V_o}{10^k} < i_{omax} \quad V_o = V_{omax} \Rightarrow \frac{10+15}{R_L} + \frac{10}{10^k} \leq 15 \text{ mA} \Rightarrow \boxed{R_L \geq 1.8 \text{ k}\Omega}$$

۱۰- بهنای باند توان - پر (FULL POWER BANDWIDTH) :

حد اکثر فرکانس موج سینوسی خروجی با دامنه ماکزیم مجاز را بهنای باند توان - پر می نامند.

۱۱- سرعت چرخش (SLEW RATE) :

ماکزیم تغییرات زمانی دشار خروجی op.Amp را سرعت چرخش می نامند و بصورت "SR" نشان می دهند.

$$\left(\frac{dv_o}{dt} \right)_{\max} = V_m \omega = SR \quad \text{برای سیگنالهای سینوسی با دامنه } V_m \text{ داریم،}$$

مثال ۲) در صورتیکه حداقل سرعت چرخش یک نوع تقویت کننده عملیاتی $SR = 25 \text{ V}/\mu\text{s}$ و ماکزیم دشار خروجی مجاز آن $V_{o\max} = \pm 10$ باشد. مطلوبت حداقل بهنای باند تمام قدرت این نوع تقویت کننده

$$v_o = V_m \sin \omega t \quad v_{o\max} = \pm 10^V \Rightarrow V_m = 10^V \quad \text{حل:}$$

$$\frac{dv_o}{dt} = V_m \omega \cos \omega t \quad SR = \omega V_m \Rightarrow f = \frac{SR}{2\pi V_m} = \frac{25 \text{ V}/\mu\text{s}}{2\pi \times 10} \Rightarrow f = 400 \text{ kHz}$$

تقریر:

در صورتیکه برای یک نوع تقویت کننده عملیاتی $V_{o\max} = \pm 10^V$ ، $SR = 1 \text{ V}/\mu\text{s}$ و $V_{cc} = \pm 15$ باشد مطلوبت ماکزیم دامنه یک دشار سینوسی بدون اعوجاج در خروجی برای فرکانسهای 1 kHz ، 10 kHz ، 100 kHz

۱۲- ضریب حذف بگنال مشترک (CMRR)

۱۳- فرکانس قطع حلقه باز (OPEN LOOP CUT OFF FREQUENCY)

۱۴- پهنای باندی که فریب نویز برابر واحد است (UNITY GAIN BANDWIDTH)

همچنین علاوه بر مشخصات گفته شده، ممکن است مشخصات دیگری نیز توسط کارخانه سازنده op.Amp داده شود.

جدول (۴-۱) پارامترهای یک نمونه از OP.AMP را در درجه حرارت 25°C بیان می‌کند.

100^{nA}	جریان بایاس ورودی (I_B)
20^{nA}	جریان آفست ورودی (I_{io})
$0.1^{\text{nA}/^{\circ}\text{C}}$	رانس جریان آفست ورودی ($\frac{\Delta I_{io}}{\Delta T}$)
5^{mV}	ولتاژ آفست ورودی (V_{io})
$5^{\mu\text{V}/^{\circ}\text{C}}$	رانس ولتاژ آفست ورودی ($\frac{\Delta V_{io}}{\Delta T}$)
100^{dB}	CMRR
$2^{\text{V}/\mu\text{s}}$	سرعت چرخش (SR)
1^{MHz}	فرکانس فریب نویز واحد
50^{kHz}	پهنای باند توان-پر
100000	فریب نویز حلقه باز (A)
100^{Ω}	امپدانس خروجی حلقه باز (R_o)
$1^{\text{M}\Omega}$	امپدانس ورودی حلقه باز (R_i)
$10^{12}\Omega$	امپدانس ورودی با قطب FET

جدول (۴-۱)

مثال) الف، نویز کنتره منفی و نویز کنتره مثبت op.Amp، هنگامیکه دارای

در ردی های op.Amp نامجز است. بنابراین:

$$-I_{B1}R_1 = -I_{B2}(R \parallel R')$$

در برای حالت $I_{B1} = I_{B2}$

$$R_1 = R \parallel R' = \frac{100 \times 1000}{1100} = 90.9 \text{ k}\Omega$$

ج. در شکل (ب. ۴-۵) از $I_{B2} = I_{B1} - I_{i0}$

استاد می‌کنیم. در سمت (ب) نشان داده شد که به علت ورود I_{B1} به در ردی مثبت در متن، ولتاژ خروجی V_o منفرجه شود حال اگر مدار را خطی در نظر گرفته و از اصل جمع آثار استاد کنیم. در حالت اول جریان در ردی متن را I_{B1} در نظر می‌گیریم که خروجی در این حالت $V_{o1} = 0$ می‌شود در حالت دوم جریان متن را $-I_{i0}$ و جریان ورودی مثبت را منفرجه در نظر می‌گیریم. چونکه انت ولتاژ ردی مقاومت R تقریباً منفرست در نتیجه جریان I_{i0} از داخل مقاومت R' عبور می‌کند. بنابراین:

$$V_{o2} = -I_{i0}R' \quad V_o = V_{o1} + V_{o2} = -20 \times 10^{-9} \times 10^6 = -20 \text{ mV}$$

علامت V_o منفی نیست زیرا I_{i0} می‌تواند مقدار مثبت داشته باشد.

د: اگر $I_{i0} = 0$ باشد در اینفرت $I_{B1} = I_{B2}$ خواهد شد و ولتاژی که در خروجی ناشی از I_{i0} بوده، منفرجه خواهد بود. بنابراین اگر $V_{o1} = 0$ باشد می‌توان فرض کرد که در شکل (ب. ۴-۵) جریانهای بایاس منفرجه و تنها ولتاژ V_{i0} بین در ردی های op.Amp موثر می‌باشد. بازجه به این فرض انت ولتاژ ردی مقاومت R_1 منفرجه بوده (برای $I_{B1} = 0$) و ولتاژ V_{i0} که در در سر مقاومت R قرار می‌گیرد باعث ایجاد جریان V_{i0}/R در این مقاومت می‌شود. این جریان در مقاومت R' نیز برقرار شده (چون $I_{B2} = 0$) و نتیجتاً خواهیم داشت:

$$V_o = \frac{V_{i0}}{R} (R + R') = V_{i0} \left(1 + \frac{R'}{R}\right) = \pm 5 (1 + 10) = \pm 55 \text{ V}$$

ه: اگر V_{i0} و I_{i0} هر دو مخالف منفر باشند بازجه به اصل جمع آثار خواهیم داشت:

$$V_o = -I_{i0}R' + V_{i0} \left(1 + \frac{R'}{R}\right)$$

بخش ۶

تقویت کننده های

فیدبک دار

بطور کلی منظور از فیدبک، برگشت دادن قسمتی از سیگنال خروجی (جریان دیاولناژ) تقویت کننده به ورودی آن است. شبکه ای فیدبکی که در طراحی مدارهای الکترونیکی بکار گرفته می شوند به دو دسته زیر تقسیم بندی می شوند.

۱- فیدبک مثبت ۲- فیدبک منفی

فیدبک مثبت در عمل برای ساختن نوسان سازها و مدارهای غیر خطی (دیجیتال) مورد استفاده قرار می گیرد. که در این بخش فقط چند نمونه از آنها را مورد بررسی قرار می دهیم. فیدبک منفی دارای خواص مهمی بوده و بطور گسترده ای در طراحی تقویت کننده های بکار می رود. و بطور کلی می توان مزایا و معایب آنرا بهرست زیر بیان کرد.

«مزایا»

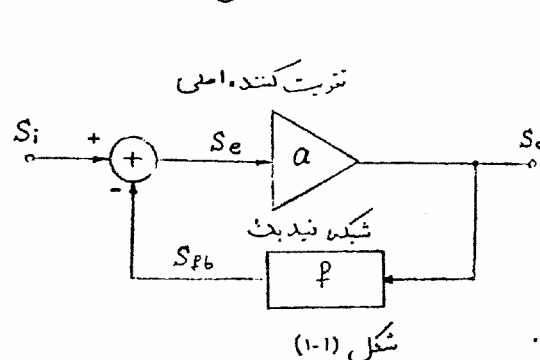
- ۱- تثبیت بهره تقویت کننده
- ۲- افزایش نسبت سیگنال به نویز در خروجی
- ۳- کاهش اغوجاج
- ۴- افزایش پهنای باند
- ۵- تغییر امپدانس های ورودی و خروجی بنا به مورد استفاده

«معایب»

- ۱- کاهش بهره تقویت کننده
- ۲- امکان ایجاد نوسانات در شبکه فیدبک

۱- بررسی خواص فیدبک منفی

شکل (۱-۱) مدل نمائیکی یک تقویت کننده فیدبک دار را نمایش می دهد. که



S_i و S_o به ترتیب سیگنالهای ورودی و خروجی هستند که می توانند از نوع ولتاژ و یا جریان باشند. شبکه فیدبک که ورودی آن سیگنال S_o است، دارای تابع تبدیل p بوده و خروجی آن سیگنال S_{pb} می باشد. در قسمت ورودی مدار سیگنال

S_{pb} از S_i کم می شود و سیگنال S_e (Error Signal) را بوجود می آورد که این سیگنال ورودی تقویت کننده اصلی می باشد. با توجه به شکل (۱-۱) خواهیم داشت:

$$S_o = a S_e \quad S_e = S_i - p S_o$$

که $T = ap$ را ضریب تقویت حلقه باز (Loop Gain) می نامند.

که اگر $T > 0$ فیدبک مثبت و $T < 0$ باشد فیدبک مثبت می شود. در تقویت کننده های فیدبک داری که مورد بحث قرار خواهیم داد، شبکه فیدبک آنها را در اکثر موارد غیر فعال و متادمتی در نظر می گیریم.

(۱-۱) نسبت بهره تقویت کننده:

در بخش های قبلی دیدیم که مشخصات یک تقویت کننده، مثلاً ضریب تقویت آن، بستگی زیادی به مشخصات ترانزیستور و الاینها (اکتو تشکیل دهنده مدار

دارد و بدلیل اینکه پارامترهای این الیها نسبت به شرایط کار و درجه حرارت تغییر می‌کنند. لذا ضریب تقویت الیگونه مدارها نیز ثابت نمی‌باشد. با توجه به رابطه (I) اگر $a \gg \rho$ باشد.

$$A_v = \frac{S_o}{S_i} = \frac{a}{1+a\rho} \Rightarrow A_v \approx \frac{a}{a\rho} = \frac{1}{\rho} \quad \text{در نتیجه:}$$

مشاهده می‌شود که در این حالت ضریب تقویت کل مدار، به a بستگی نداشته و فقط به ρ بستگی دارد. و در صورتیکه شبکه فیدبک مشکل از یک مجموعه مقاومت اهمی باشد، به سادگی می‌توان مقادیر آنها را از جنس‌های بخصوصی تهیه نمود که در اثر تغییر عوامل نظیر درجه حرارت، رطوبت، ... دارای مقادیر تقریباً ثابتی باشند. بنابراین ضریب انتقال شبکه فیدبک (ρ)، در نتیجه ضریب تقویت کل مدار ($A \approx 1/\rho$) تقریباً ثابت خواهند بود. برای بدست آوردن تغییرات نسبی A ، از طریق رابطه (I) دیفرانسیل می‌گیریم:

$$A = \frac{a}{1+a\rho} \quad \delta A = \frac{(1+a\rho) - a\rho}{(1+a\rho)^2} \delta a = \frac{1}{(1+a\rho)^2} \delta a$$

$$\Rightarrow \frac{\delta A}{A} = \left[\frac{1}{(1+a\rho)^2} \delta a \right] / \left[\frac{a}{1+a\rho} \right] = \frac{1}{1+a\rho} \frac{\delta a}{a} \quad (II)$$

مشاهده می‌شود که تغییرات نسبی ضریب تقویت کل مدار نسبت به ضریب تقویت، تقویت‌کننده اعلیٰ ($1+a\rho$) برابر کاهش یافته است. (نسبت ضریب تقویت مدار)

(۱-۲) کاهش نویز و یا افزایش سیگنال به نویز:

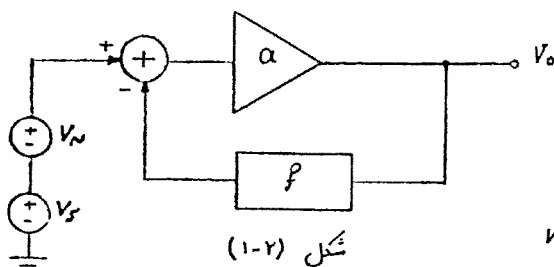
در تقویت‌کننده، علاوه بر سیگنال ورودی مطلوب، سیگنال‌ها و عوامل نامطلوب دیگری نیز وجود دارند که در خروجی آنها تأثیر می‌گذارند که بطور کلی به این

عوامل، اغتشاش و با نویز می‌گویند. و بعنوان مثال می‌توان رپل منبع تغذیه، نویز حاد و متناوب و نویز ایجاد شده در آلهای اکتیو را نام برد. برای بررسی این موضوع در مدل ریاضی بکار گرفته شده V_N را نشانگر نویز و V_S را نشانگر سیگنال در نظر می‌گیریم.

اگر نویز مستقیماً در ورودی

سیستم وارد شود (شکل ۱-۲)

آنگاه طبق اصل جمع آثار می‌توان نوشت:



شکل (۱-۲)

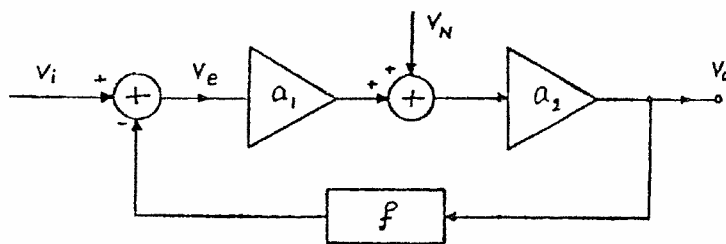
$$V_O = \frac{\alpha}{1+\alpha f} V_N + \frac{\alpha}{1+\alpha f} V_S \Rightarrow \frac{S}{N} = \frac{V_S}{V_N}$$

مشاهده می‌شود که در این حالت نسبت سیگنال به نویز تغییری نکرده است. یعنی

مدار بین سیگنال و نویز هیچ فرقی قائل نمی‌شود.

حال اگر یک تقویت‌کننده با نویز کم (Low Noise Amplifier) را

ضرب تقویت a_1 را در ابتدای مدار اضافه کنیم و منبع نویز را بعد از آن در نظر بگیریم. [شکل (۱-۲)]



شکل (۱-۲)

آنگاه خواهیم داشت:

$$V_O = a_2 (a_1 V_e + V_N)$$

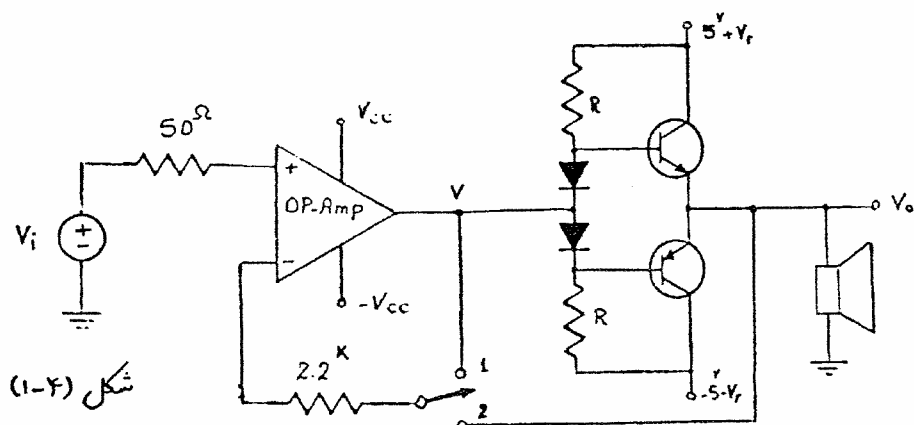
$$V_e = V_i - f V_O$$

$$\Rightarrow V_O = \frac{a_1 a_2}{1 + a_1 a_2 f} V_i + \frac{a_2}{1 + a_1 a_2 f} V_N \Rightarrow \boxed{\frac{S}{N} = a_1 \frac{V_i}{V_N}}$$

مشاهده می‌شود که در خروجی تقویت‌کننده سیگنال V_i ، برابر نویز V_N تقویت شده است.

یک مثال عملی که می‌تواند بیانگر شکل (۱-۳) باشد، مثله رپیل منبع تغذیه در طبقه نهایی یک تقویت کننده صوتی است.

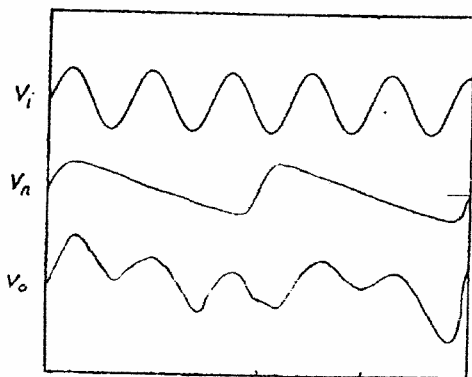
به دلیل بزرگ بودن جریان منبع تغذیه در طبقه نهایی ساخت فیلترهای که بتوانند رپیل‌های بوجود آمده را حذف نمایند، بسیار گران قیمت می‌شود. در صورتیکه در طبقه‌های قبل از آن، جفت اینک تقویت کننده در سگنال‌های جریان کو بکتری کار می‌کنند لذا از بین بردن رپیل منبع تغذیه آنها بسیار ساده و ارزان می‌باشد. شکل (۱-۴) یک تقویت کننده قدرت دیگر مدار op.Amp بعنوان تقویت کننده بانویز کم را نشان می‌دهد.



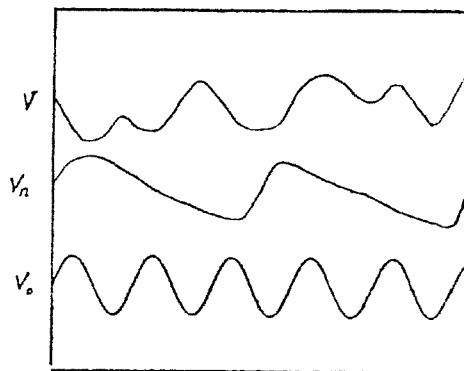
شکل (۱-۴)

منابع تغذیه مربوط به op.Amp و طبقه پوش-پوش-پول متناوب است و منبع تغذیه مربوط به op.Amp دارای رپیل بسیار کمی می‌باشد.

اگر کلیه در وضعیت (۱) باشد و V_i را یک دناژ سینوسی در نظر بگیریم، آنگاه V نیز یک دناژ سینوسی خواهد شد اما به دلیل اینکه در طبقه قدرت فیدبک وجود ندارد مقدار فرکانس از سگنال‌های رپیل منبع تغذیه طبقه نهایی در خروجی ظاهر می‌گردد. [شکل (۱-۵) (۱-۵) (۱-۵)] حال اگر کلیه را در وضعیت (۲) قرار دهیم کل مدار تقویت کننده صوتی دارای فیدبک می‌شود. حال اگر یک دناژ سینوسی در شکل (۱-۵) (۱-۵) (۱-۵) دیده می‌شود دناژ خروجی یک موج سینوسی است در صورتیکه خروجی op.Amp (۷) علاوه بر موج سینوسی، دارای سگنال معکوس شده رپیل منبع تغذیه نیز می‌باشد. این سگنال اضافی در خروجی op.Amp باعث خفگی شدن اثر رپیل در خروجی مدار می‌شود.



(الف) بدون فیدبک

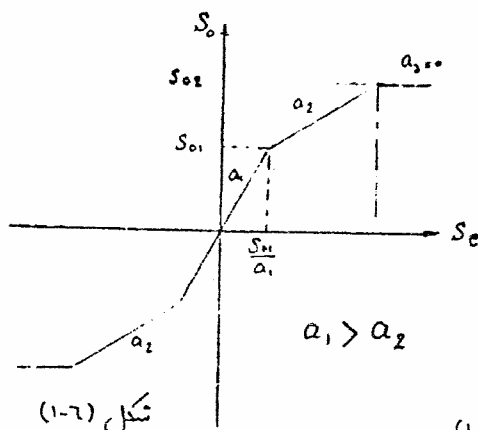


(ب) مدار با فیدبک شکل (۱-۵)

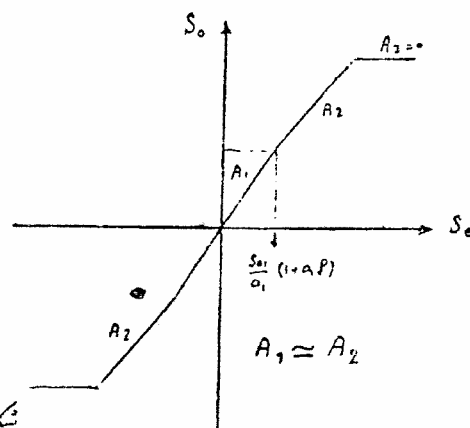
۱-۳ کاهش اعوجاج :

بعلت اینکه ال‌ان‌های بکار رفته در تقویت کننده کمالات خطی نباشند لذا فریب تقویت آنها نیز نسبت به ولتاژ درودی ثابت نبوده و در خروجی مدار تولید اعوجاج می نمایند.

دیدیم که رابطه (I) بیانگر این مطلب است که اگر فریب تقویت مدار اصلی a باشد فریب تقویت کل مدار (A) ، تقریباً ثابت بوده و به a بستگی ندارد این موضوع نشانگر این است که می توان از فیدبک برای کاهش اعوجاج استفاده کرد. زیرا اعوجاج تقویت کننده ناشی از تغییر فریب تقویت آنهاست.



شکل (۱-۶)



شکل (۱-۷)

شکل (۱-۶) مشغله غیر خطی تقویت کننده a را نمایش می دهد. اگر در هر

ناحیه خطی رابطه (I) را بکار ببریم:

$$A_1 = \frac{a_1}{1+a_1 f} \approx \frac{1}{f}$$

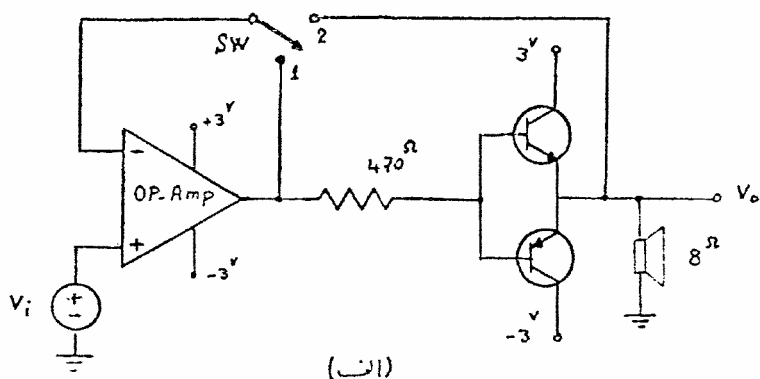
$$A_2 = \frac{a_2}{1+a_2 f} \approx \frac{1}{f}$$

دیده می شود که در ناحیه های

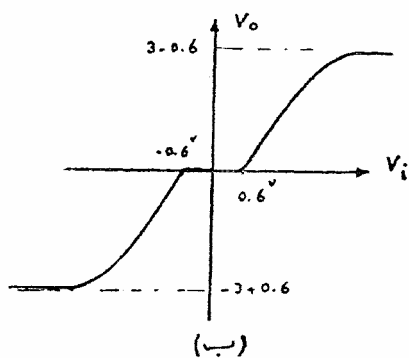
که تقویت کننده اشباع شده است

خاصیت غیر خطی برسد نزدیک بلور قابل ملاحظه ای کاهش می یابد. [شکل (۱-۷)]

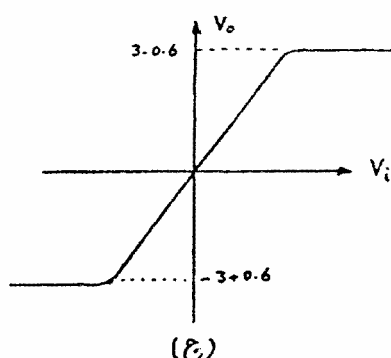
شکل (۱-۸) (الف) یک تقویت کننده صوتی را نمایش می دهد.



(الف)



(ب)



(ج)

شکل (۱-۸)

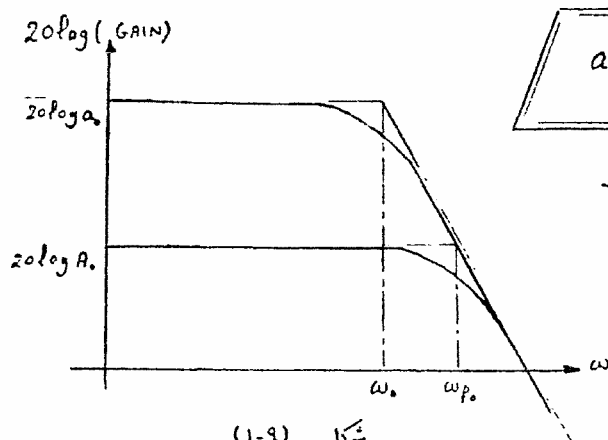
اگر کلید در وضعیت (۱) باشد ما ظوریکه قبل دیدیم به علت بایاس نبودن ترانزیستورها

مدار دارای امواج خواهد بود. [شکل (۱-۸) (ب)] حال اگر کلید را در وضعیت (۲) قرار

دهیم امواج توسط فیدبک و OP-Amp تقریباً از بین می رود در نتیجه $V_o = V_i$ می گردد. [شکل (۱-۸) (ج)]

۱-۴ افزایش بهمنای باند:

دیدیم که معمولاً فریب بهره تقویت کننده با فرکانس تغییر می کند بطوریکه می توان برای هر تقویت کننده یک بهمنای باند تقریب نمود [بخش ۲]. در اینجا برای سادگی محاسبات تقویت کننده ما این را که دارای یک قطب مستند در نظر می گیریم.



شکل (۱-۹)

که ω_0 فرکانس قطع 3dB تقویت کننده می باشد [شکل (۱-۹)]
حال اگر برای این تقویت کننده از مدار فیدبک با ضریب انتقال ثابت p استفاده کنیم. آنگاه:

$$A(\omega) = \frac{a(\omega)}{1 + a(\omega)p} = \left[\frac{a_0}{1 + j\omega/\omega_0} \right] / \left[1 + \frac{a_0}{1 + j\omega/\omega_0} p \right]$$

$$\Rightarrow A(\omega) = \left[\frac{a_0}{1 + a_0 p} \right] / \left[1 + j \frac{\omega}{(1 + a_0 p)\omega_0} \right] = \frac{A_0}{1 + j\omega/\omega_p}$$

بنابر این فرکانس قطع 3dB برای این حالت برابر است با: $\omega_p = (1 + a_0 p)\omega_0$. که این مطلب در شکل (۱-۹) نشان داده شده است.

هر چه بهمنای باند افزایش می یابد ضریب تقویت (A) کاهش می یابد بطوریکه:

$$A_0 \times \omega_p = \frac{a_0}{1 + a_0 p} \times (1 + a_0 p)\omega_0 = a_0 \omega_0 = \text{Constant}$$

مشاهده می شود که حاصلضرب بهره دستاژ ماکزیم در بهمنای باند همواره متغیرناپذیر است.

۲- انواع فیدبک ها :

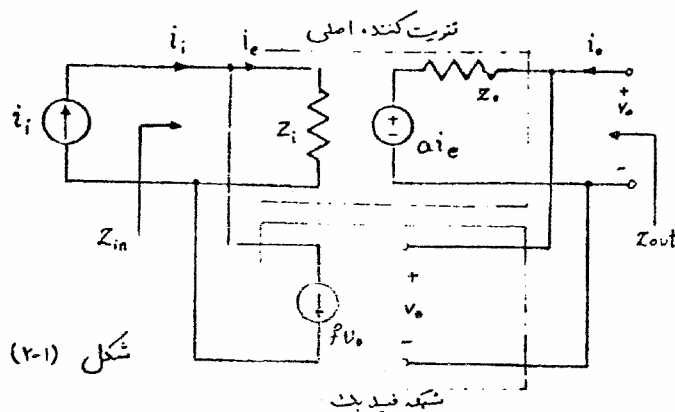
حال تفریکه دییم، منظور از فیدبک برگشت دادن قسمتی از سیگنال خروجی به ورودی آن است در واقع شبکه فیدبک از سیگنال خروجی نمونه برداری می‌کنه و آنرا با سیگنال ورودی مقایسه می‌نمایه. با توجه به اینکه نمونه برداری و مقایسه، هر کدام می‌توانند بصورت ولتاژ و یا جریان باشد بنابراین می‌توان فیدبک را به چهار نوع زیر تقسیم بندی نمود*

- ۱- شنت - شنت (Shunt - Shunt)
- ۲- سری - سری (Series - Series)
- ۳- سری - شنت (Series - Shunt)
- ۴- شنت - سری (Shunt - Series)

برای بدست آوردن پارامترهای این نوع تقویت کننده ها، ابتدا برای سادگی محاسبات شبکه ای فیدبک را بصورت ایده آل در نظر می‌گیریم.

Shunt - Shunt Feedback

۲-۱) فیدبک شنت - شنت



شکل (۲-۱) مدار یک تقویت کننده. امپدانس فیدبک شنت - شنت نشان می‌دهد در این شکل، شبکه فیدبک از ولتاژ خروجی نمونه برداری کرده.

* در موقع روشن شدن فیدبک، ابتدا نوع اتصال در ورودی و بعد نوع اتصال در خروجی بیان می‌شود

د با جریان درودی متایه می کنند (جریان i_e تناخل جریان i_i ، $p v_o$ می باشد)
در نتیجه تابع تبدیل را $\frac{v_o}{i_i}$ انتخاب می کنیم.

- ضرب تنوید : $A_z = \frac{v_o}{i_i}$

از KCL در درودی : $v_o = a i_e = a(i_i - p v_o)$ $i_i = i_e + p v_o$

$$\Rightarrow A_z = \frac{v_o}{i_i} = \frac{a}{1 + a p} \quad a p \gg 1 \Rightarrow A_z = \frac{v_o}{i_i} = \frac{1}{p}$$

- امیدانش درودی :

$$Z_{in} = \left. \frac{v_i}{i_i} \right|_{v_o=0} = \frac{v_i}{i_e + p v_o} = \frac{v_i}{i_e + p a i_e} = \frac{v_i}{i_e} \cdot \frac{1}{1 + a p}$$

مشاعده می شود که

$$\Rightarrow Z_{in} = \frac{Z_i}{1 + a p}$$

امیدانش درودی $(1 + a p)$ برابر کاهش

یافته است.

$$Z_{out} = \left. \frac{v_o}{i_o} \right|_{i_i=0} = \frac{Z_o i_o + a i_e}{i_o} = \frac{Z_o i_o + a(-p v_o)}{i_o}$$

- امیدانش خروجی :

$$\Rightarrow Z_{out} = Z_o - a p Z_{out} \Rightarrow Z_{out} = \frac{Z_o}{1 + a p}$$

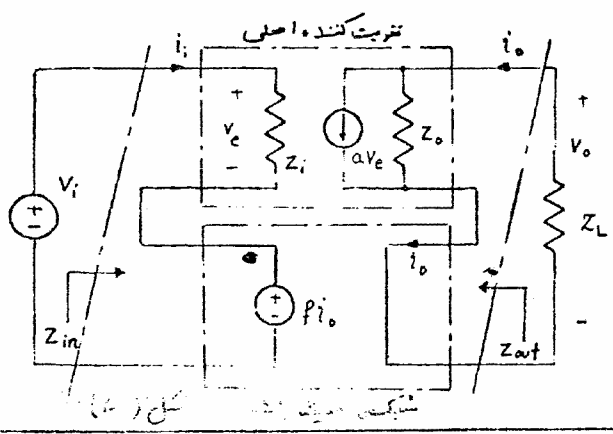
امیدانش خروجی

نیز به اندازه $(1 + a p)$

کاهش یافته است.

Series-Series Feedback

(۲-۲) فیدبک سری-سری :



شکل (۲-۲) مدار یک تقریب کنندۀ اصلی را با فیدبک سری-سری نمایش می دهد. در این شکل شبکه فیدبک از جریان خروجی نمونه برداری و

با ولتاژ ورودی متناهی می‌کنند بنابراین تاج انتقال ما $A_V = \frac{i_o}{v_i}$ است.

- ضرب تقویت : $A_V = \frac{i_o}{v_i}$

$$v_i = v_e + \beta i_o$$

از KVL در ورودی :

اگر $Z_o \gg Z_i$ باشد آنگاه $i_o = a v_e$ است.

$$v_i = v_e + \beta a v_e$$

در نتیجه

$$\Rightarrow A_V = \frac{i_o}{v_i} = \frac{a v_e}{v_e (1 + \beta a)} \Rightarrow \boxed{A_V = \frac{a}{1 + \beta a}} \quad \beta a \gg 1 \Rightarrow A_V \approx \frac{1}{\beta}$$

$$Z_{in} = \frac{v_i}{i_i}$$

$$v_e = v_i - \beta i_o = v_i - \beta a v_e$$

- امپدانس ورودی :

$$\Rightarrow v_i = (1 + \beta a) v_e = (1 + \beta a) Z_i i_i \Rightarrow$$

$$\boxed{Z_{in} = \frac{v_i}{i_i} = (1 + \beta a) Z_i}$$

$$Z_{out} = \left. \frac{v_o}{i_o} \right|_{v_i=0}$$

$$i_o = \frac{v_o}{Z_o} + a v_e = \frac{v_o}{Z_o} + a (-\beta i_o)$$

- امپدانس خروجی :

$$i_o = \frac{v_o}{(1 + \beta a) Z_o} \Rightarrow$$

$$\boxed{Z_{out} = (1 + \beta a) Z_o}$$

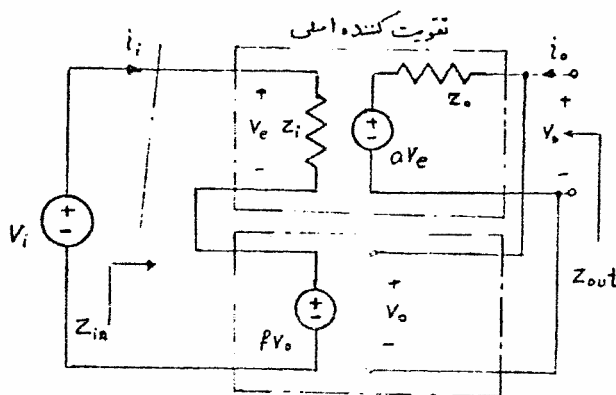
مشاهده می‌شود که

امپدانس خروجی و ورودی

$(1 + \beta a)$ برابر بزرگتر شده‌اند.

Series-Shunt feedback:

(۲-۳) فیدبک سری - شنت :



شکل (۲-۳)

شکل (۲-۳) مدار یک تقویت کننده اصلی را با فیدبک سری - شنت نمایش می‌دهد. در این مدار شبکه فیدبک از ولتاژ خروجی نمونه‌برداری و با ولتاژ ورودی متناهی می‌کنند.

بنابراین تابع انتقال $\frac{V_o}{V_i}$ می باشد.

- ضریب تقویت $A_v = \frac{V_o}{V_i}$

$$V_i = V_e + f V_o \quad V_o = a V_e$$

از KVL در ورودی:

$$\Rightarrow \frac{V_o}{V_i} = \frac{a V_e}{V_e + a f V_e} \Rightarrow \boxed{A_v = \frac{a}{1 + a f}} \quad a f \gg 1 \Rightarrow A_v = \frac{V_o}{V_i} = \frac{1}{f}$$

- امپدانس درودی:

$$Z_{in} = \frac{V_i}{i_i} = \frac{V_e + f V_o}{i_i} = \frac{V_e + a f V_e}{i_i} = \frac{V_e}{i_i} (1 + a f)$$

$$\boxed{Z_{in} = (1 + a f) Z_i}$$

- امپدانس خروجی:

$$Z_{out} = \left. \frac{V_o}{i_o} \right|_{V_i=0} = \frac{Z_o i_o + a V_e}{i_o} = \frac{Z_o i_o - a f V_o}{i_o} = Z_o - a f Z_{out}$$

در اینجا امپدانس درودی در

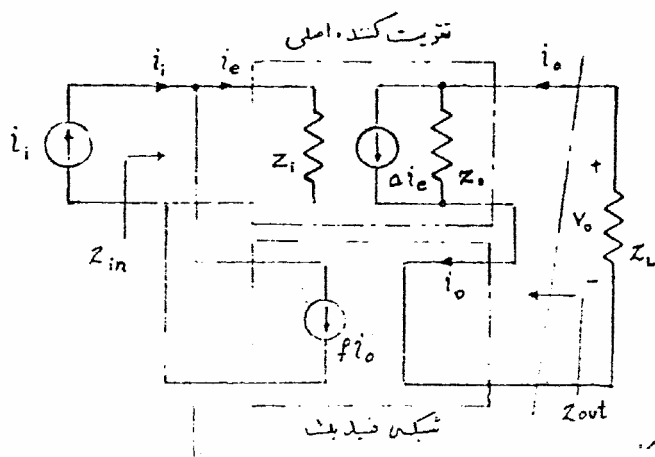
$(1 + a f)$ ضرب و امپدانس خروجی بر

$(1 + a f)$ تقسیم شده است.

$$\Rightarrow \boxed{Z_{out} = \frac{Z_o}{1 + a f}}$$

Shunt-Series Feedback:

فیدبک شنت-سری: (۲-۴)



شکل (۲-۴)

شکل (۲-۴) مدار یک

تقویت کننده اصلی را با

فیدبک شنت-سری

نمایش می دهد.

مدار فیدبک از جریان

خروجی نمونه برداری

کرده و با جریان درودی مقایسه می کند.

برای این تابع انتقال $A_I = \frac{i_o}{i_i}$ می باشد.

- ضریب تقویت $A_I = \frac{i_o}{i_i}$

$$i_i = i_e + \beta i_o$$

از KCL در ورودی

اگر $Z_o \gg Z_L$ باشد در نتیجه $i_o \approx a i_e$

$$A_I = \frac{i_o}{i_i} = \frac{a i_e}{i_e + \beta i_o} = \frac{a}{1 + \beta a} \quad \beta a \gg 1 \Rightarrow A_I \approx \frac{1}{\beta}$$

- امپدانس ورودی:

$$Z_{in} = \frac{V_i}{i_i} = \frac{Z_i i_e}{i_i} = \frac{Z_i i_e}{i_e + \beta i_o} \Rightarrow Z_{in} = \frac{Z_i}{1 + \beta a}$$

- امپدانس خروجی:

$$Z_{out} = \left. \frac{V_o}{i_o} \right|_{i_i=0} \quad i_o = \frac{V_o}{Z_o} + a i_o = \frac{V_o}{Z_o} - \beta a i_o$$

$$i_o = \frac{V_o}{1 + \beta a} \Rightarrow Z_{out} = (1 + \beta a) Z_o$$

تاکنون دیدیم که شنت در ورودی و خروجی سبب کاهش امپدانس به اندازه $\frac{1}{1 + \beta a}$ برابر دسری در ورودی و خروجی سبب زیاد امپدانس به اندازه $(1 + \beta a)$ برابر می شود. بنابراین توسط یک می توان امپدانس ورودی و خروجی را تغییر داد.

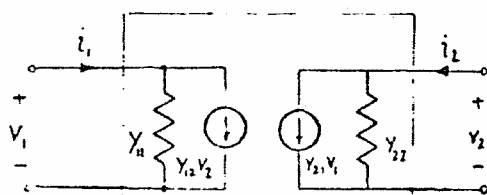
۳- بررسی فیدبک های غیرایده‌ال

شبکه های فیدبک بکار رفته در مدار تقویت کننده های واقعی ، ایده‌ال نبوده و بررسی تقویت کننده اصلی اثر بارگذاری دارند. با مشغل کردن اثر بارگذاری شبکه فیدبک بررسی تقویت کننده اصلی (Basic Amplifier) می توان تقویت کننده جدیدی بدست آورد (New Basic Amplifier) که اثر بارگذاری شبکه فیدبک در آن منظور شده باشد و شبکه فیدبک جدید بهریت ایده‌ال (بدون اثر بارگذاری) در نظر گرفته شود. و برای محاسبه بارامترهای کل مدار می توان از روابط بدست آمده برای حالت فیدبک ایده‌ال استفاده نمود.

(۳-۱) فیدبک شنت - شنت غیرایده‌ال:

تقویت کننده اصلی و شبکه فیدبک را می توان برسیه انواع دو قطبی یا مدل کرد برای این نوع فیدبک بهتر است که از دو قطبی با پارامترهای ادمینانس استفاده شود. شکل (۳-۱) یک مدار در قطبی با پارامترهای ادمینانس را نشان می دهد.

که روابط توصیف کننده این مدل بهریت زیر می باشد.



$$\begin{cases} i_1 = Y_{11} V_1 + Y_{12} V_2 \\ i_2 = Y_{21} V_1 + Y_{22} V_2 \end{cases}$$

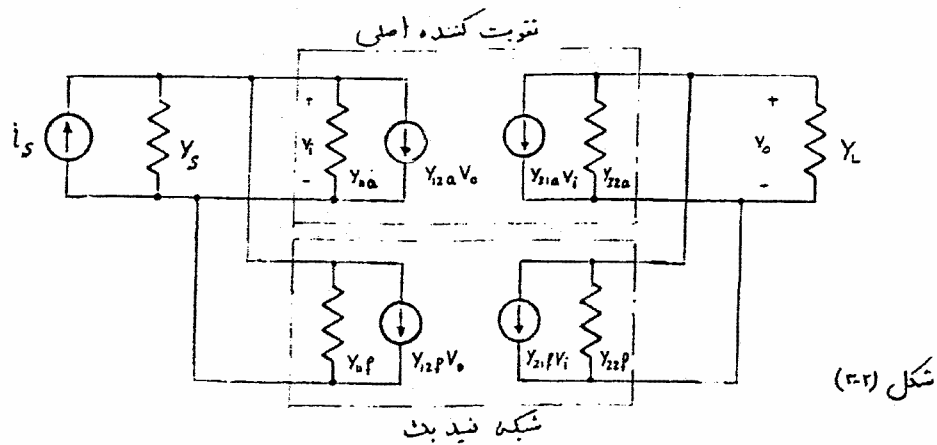
شکل (۳-۱)

شکل (۳-۲) مدار تقویت کننده

اصلی با فیدبک شنت - شنت غیرایده‌ال را نشان می دهد. ابتدا تاج تبدیل $\frac{V_o}{i_s}$ را بدست می آوریم.

$$i_s = (Y_s + Y_{11a} + Y_{11p}) V_i + (Y_{12a} + Y_{12p}) V_o$$

از KCL در گره ورودی و



از KCL در گره خروجی:

$$0 = (Y_{21a} + Y_{21p}) V_i + (Y_L + Y_{22a} + Y_{22p}) V_o$$

اگر V_i و V_o را به صورت زیر مرتب کنیم:

$$\begin{cases} V_i = Y_S + Y_{11a} + Y_{11p} \\ V_o = Y_L + Y_{22a} + Y_{22p} \end{cases}$$

آنگاه:

$$V_i = \frac{-Y_o V_o}{Y_{21a} + Y_{21p}} \quad i_s = \frac{-Y_i Y_o V_o}{Y_{21a} + Y_{21p}} + (Y_{21a} + Y_{21p}) V_o$$

$$\frac{V_o}{i_s} = \frac{Y_{21a} + Y_{21p}}{(Y_{21a} + Y_{21p})(Y_{21a} + Y_{21p}) - Y_i Y_o}$$

اگر صورت و مخرج را بر $-Y_i Y_o$ تقسیم کنیم:

$$A_Z = \frac{V_o}{i_s} = \frac{-(Y_{21a} + Y_{21p}) / Y_i Y_o}{1 + \frac{-(Y_{21a} + Y_{21p})}{Y_i Y_o} (Y_{21a} + Y_{21p})}$$

اگر $a = \frac{-(Y_{21a} + Y_{21p})}{Y_i Y_o}$ و $p = Y_{21a} + Y_{21p}$ در نظر بگیریم، مشاهده می‌شود که روابط فیدبک ایده‌آل بدست می‌آید.

چون ضریب بهره مستقیم تقریب کننده خیلی بیشتر از شبکه فیدبک است در نتیجه:

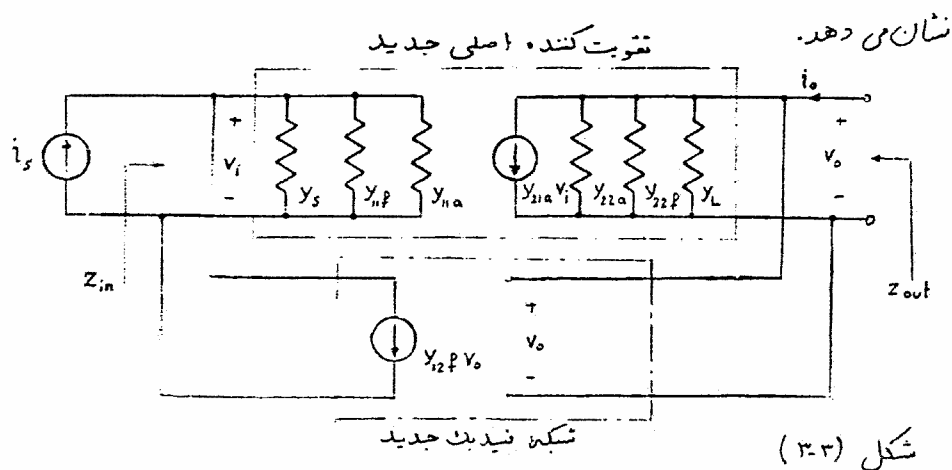
$$|Y_{21a}| \gg |Y_{21p}|$$

در همین ضریب بهره در جهت مسکوس شبکه فیدبک خیلی بزرگتر از تقریب کننده اصلی است. بنابراین:

$$|Y_{21a}| \gg |Y_{21p}|$$

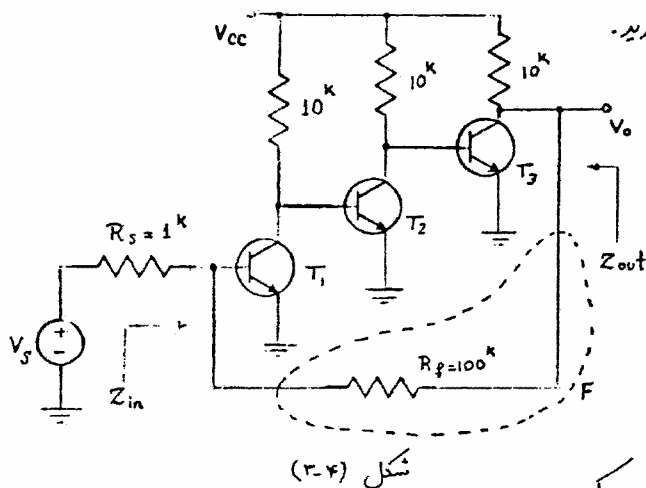
پس در تقریب فیدبک اتصال شبکه فیدبک جدید (ایده‌آل) $p = Y_{21p}$ ضریب

تقویت کننده جدید
شکل (۳-۳) مدار تقویت کننده اصلی جدید را



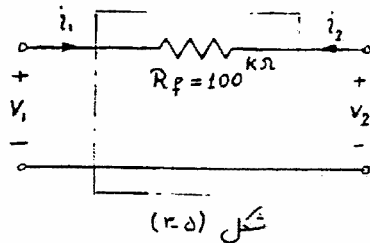
بایدست آوردن تابع انتقال، امپدانس خروجی و ورودی تقویت کننده جدید. می توان با استفاده از روابط ایده آل همه پارامترهای تقویت کننده کل را محاسبه کرد.

مثال در مدار تقویت کننده شکل (۳-۴) ترانزیستورهای بکار رفته مشابه بوده و دارای مشخصات $\beta = 50$ و $h_{ie} = 10^4$ می باشند. Z_{in} و Z_{out} و $A_v = \frac{V_o}{V_s}$ را برای این تقویت کننده بدست آورید.



حل: ابتدا باید شبکه فیدبک را پیدا کرده و نوع فیدبک را بدست آوریم. اگر شبکه فیدبک را مانند ناحیه خط چین شکل (۳-۴) در نظر بگیریم، مشاهده می شود که این شبکه از ولتاژ خروجی نمونه برداری و با جریان ورودی مقایسه می کند.

در نتیجه نوع فیدبک مثبت نیست بوده و تابع انتقال ما $\frac{V_o}{i_s}$ می باشد.
 شکل (۲-۵) شبکه فیدبک را نشان می دهد.

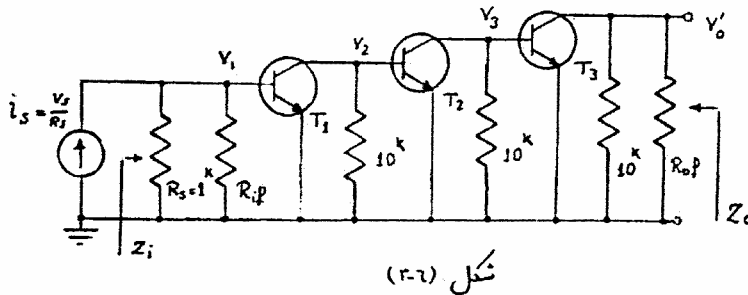


$$\frac{1}{R_{if}} = y_{11} = \frac{i_1}{V_1} \Big|_{V_2=0} = \frac{1}{R_F} = \frac{1}{100k}$$

$$\frac{1}{R_{of}} = y_{22} = \frac{i_2}{V_2} \Big|_{V_1=0} = \frac{1}{R_F} = \frac{1}{100k}$$

$$f = y_{12} = \frac{i_1}{V_2} \Big|_{V_1=0} = \frac{-1}{R_F} = \frac{-1}{100k}$$

چونکه در این مدل نمونه فروری با
 جریان ورودی مناسب می شود بنابراین می توان
 V_s و مقاومت داخلی آن (R_s) معادل فرورتن آنرا قرار می دهیم. شکل (۲-۶) مدار
 تقریب کننده جدید را نشان می دهد.



برای این
 تقریب کننده:

$$a = \frac{V_o'}{i_s} = \frac{V_o'}{V_1 / (R_s \parallel R_{if} \parallel h_{ie})} = (R_s \parallel R_{if} \parallel h_{ie}) \frac{V_o'}{V_1} = (1 \parallel 100 \parallel 10^4) \times \frac{V_o'}{V_1} \times \frac{V_3}{V_2} \times \frac{V_2}{V_1}$$

$$a = 0.9 \times \frac{-\beta_3 (10 \parallel R_{of})}{h_{ie3}} \times \frac{-\beta_2 (10 \parallel h_{ie3})}{h_{ie2}} \times \frac{-\beta_1 (10 \parallel h_{ie2})}{h_{ie1}} = -25568.2 \text{ k}\Omega$$

$$Z_i = R_s \parallel R_{if} \parallel h_{ie1} = 900 \Omega$$

$$Z_o = R_{of} \parallel 10^4 = 9.1 \text{ k}\Omega$$

با توجه به روابط ایده آل داریم:

$$\frac{V_o}{i_s} = \frac{a}{1 + af} \quad Z_{in} = \frac{Z_i}{1 + af} \quad Z_{out} = \frac{Z_o}{1 + af}$$

با داشتن این کیات می توان پارامترهای دلتا تقویت کننده کل را بدست آورد.

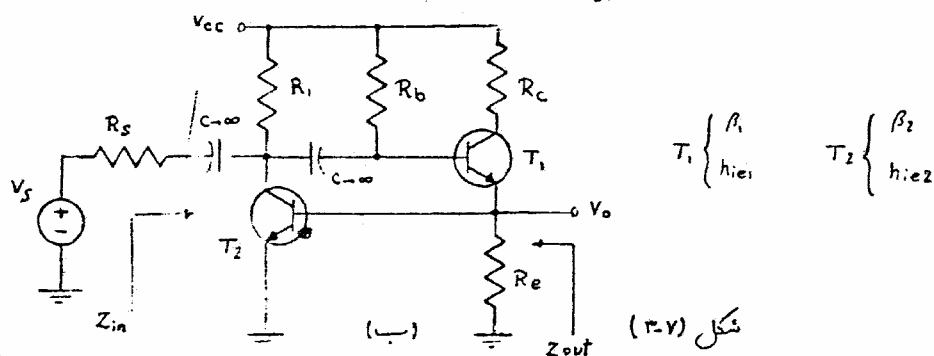
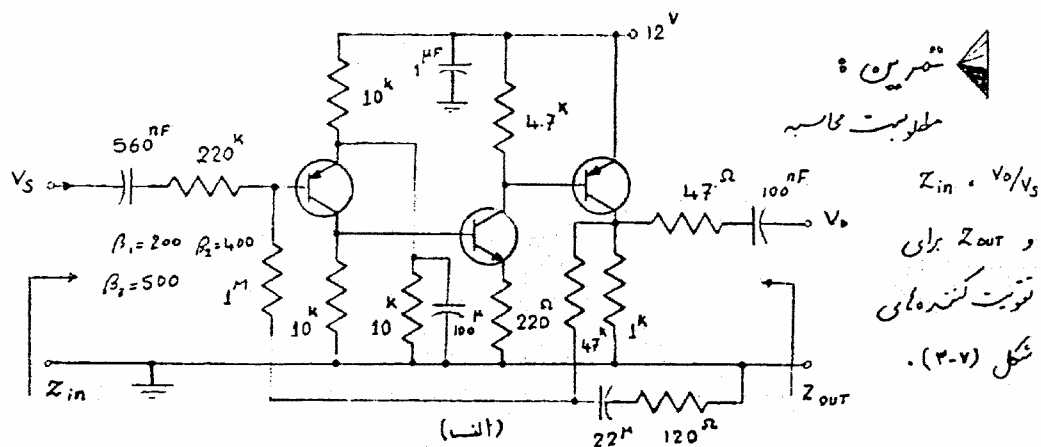
$$1 + a\beta = 1 + (-255.68)(-0.01) = 256.7 \quad \text{- ضرب تقویت ولتاژ}$$

$$\frac{V_o}{i_s} = \frac{-255.68}{256.7} = -99.6 \text{ k}\Omega \quad A_v = \frac{V_o}{V_s} = \frac{V_o}{R_s i_s} = \frac{1}{1^k} \cdot \frac{V_o}{i_s} = -99.6$$

$$Z'_{in} = \frac{900}{256.7} = 3.5 \Omega \quad Z'_{in} = R_s \parallel Z_{in} \quad \text{- امپدانس ورودی}$$

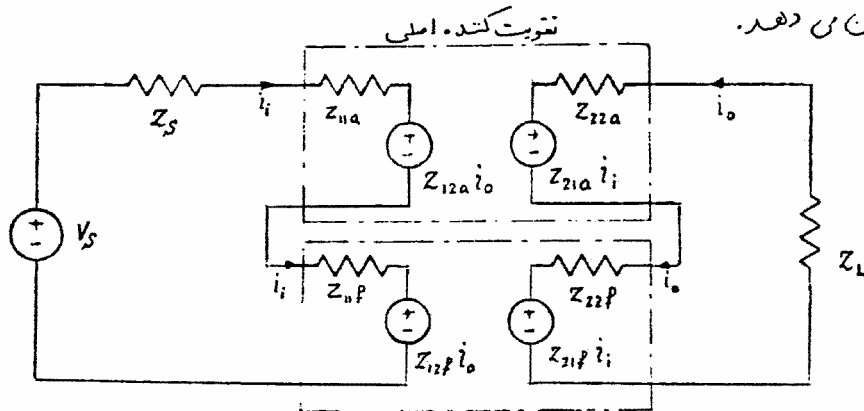
$$\Rightarrow \frac{1}{Z_{in}} = \frac{1}{Z'_{in}} - \frac{1}{R_s} = \frac{1}{3.5} - \frac{1}{1000} \Rightarrow \boxed{Z_{in} = 3.51 \Omega} \quad \text{- امپدانس خروجی}$$

$$Z_{out} = \frac{9.1^k}{256.7} = 35.5 \Omega$$



۳-۲) فیدبک سری-سری غیرایده‌آل:
 شکل (۳-۸) مدار یک تقویت‌کننده با فیدبک سری-سری را

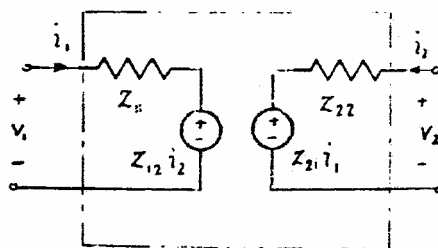
نشان می‌دهد.



شکل فیدبک

شکل (۳-۸)

برای سادگی محاسبات از پارامترهای امپدانس (Z) برای تقویت‌کننده اصلی و شبکه فیدبک استفاده می‌کنیم.



شکل (۳-۹)

شکل (۳-۹) مدل یک در قطبی با

پارامترهای امپدانس را نشان می‌دهد.

که روابط بین ولتاژها و جریانهای درونی

آن به صورت زیر می‌باشند.

$$\begin{cases} v_1 = Z_{11} i_1 + Z_{12} i_2 \\ v_2 = Z_{21} i_1 + Z_{22} i_2 \end{cases}$$

- ضرب تقویت $\frac{i_o}{V_s}$:

$$V_s = (Z_s + Z_{11a} + Z_{11f}) i_i + (Z_{12a} + Z_{12f}) i_o \quad \text{از KVL در درونی}$$

$$0 = (Z_{21a} + Z_{21f}) i_i + (Z_L + Z_{22a} + Z_{22f}) i_o \quad \text{از KVL در خروجی}$$

اگر Z_i و Z_o را به صورت زیر

تعریف کنیم.

$$\begin{cases} Z_i = Z_s + Z_{11a} + Z_{11f} \\ Z_o = Z_L + Z_{22a} + Z_{22f} \end{cases}$$

نتیجاً از روابط گفته شده خواهیم داشت:

$$\frac{i_o}{V_s} = \frac{\frac{Z_{21a} + Z_{21f}}{-Z_i Z_o}}{1 + \frac{Z_{21a} + Z_{21f}}{-Z_i Z_o} (Z_{12a} + Z_{12f})}$$

اگر ضریب تقویت مبهم شبکه
نیز یک رادر متقابل تقویت کننده اصلی

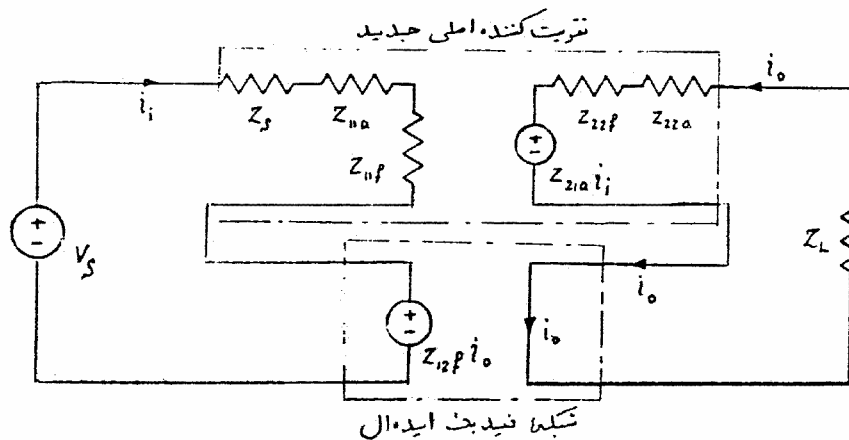
در ضریب تقویت معکوس تقویت کننده اصلی رادر متقابل شبکه نیز یک صر نظر کنیم، داریم:

$$|Z_{21a}| \gg |Z_{21f}|, \quad |Z_{12a}| \ll |Z_{12f}|$$

$$\frac{i_o}{V_s} = \frac{\frac{-Z_{21a}}{Z_i Z_o}}{1 + \left(\frac{-Z_{21a}}{Z_i Z_o} \right) Z_{12f}} = \frac{a}{1 + af} \Rightarrow a = \frac{-Z_{21a}}{Z_i Z_o}, \quad f = Z_{12f}$$

در نتیجه ۱

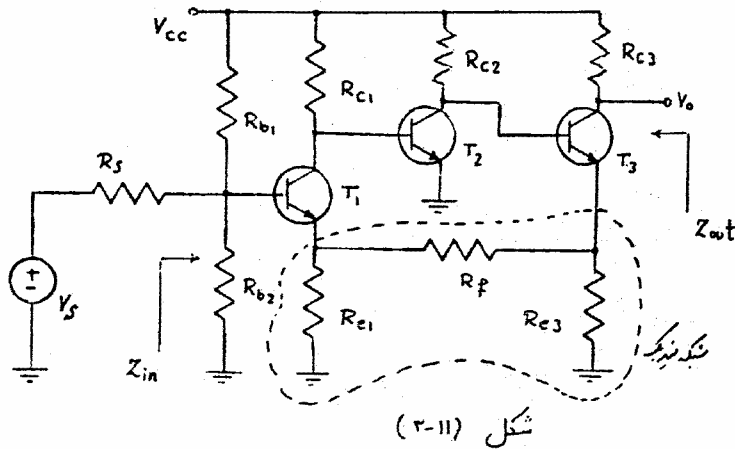
بنابر این با توجه به روابط به دست آمده می توان مدار تقویت کننده شکل (۲-۸) را به صورت یک تقویت کننده جدید با شبکه نیز یک ایده آل مدل کرد. [شکل (۲-۱۰)]



شکل (۲-۱۰)

با به دست آوردن پارامترهای تقویت کننده اصلی جدید می توان با روابط به دست آمده برای حالت ایده آل، پارامترهای کل مدار را محاسبه کرد.

(مثال) مطلوبت محاسبه Z_{in} ، Z_{out} و $\frac{V_o}{V_s}$ برای مدار تقویت کننده شکل (۳-۱۱) ، از R_{b1} و R_{b2} هم بخاطر بزرگ بردشان صرف نظر کنید.



حل: جریان گذرنده از مقاومت R_{c3} جریان خروجی فرض می کنیم. شبکه فیدبک را مانند شکل (۳-۱۱) انتخاب می کنیم

جریان وارد شده به

شکله فیدبک $\frac{\beta+1}{\beta}$ برابر جریان

خروجی است که با تقریب خوبی می توان آنرا برابر جریان خروجی در نظر گرفت.

شکله فیدبک از جریان خروجی نمونه برداری و با دستاثر ورودی مقایسه می کند بنابراین

فیدبک از نوع سری-سری می باشد. برای بدست آوردن R_{if} ، R_{of} و β

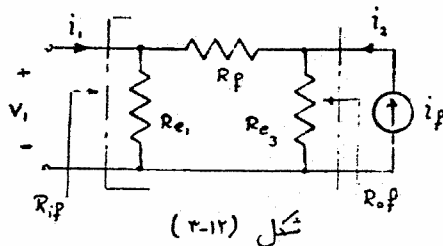
بدون در نظر گرفتن نوع دو قطبی می توان بهر دست زیر عمل کرد.

β چون شکله فیدبک از جریان خروجی نمونه برداری می کند یک منبع جریان

در خروجی قرار می دهیم (جریان باید دارد شکله فیدبک شود) و چون با دستاثر ورودی

تقویت کننده مقایسه می کند، در نتیجه دستاثر قسمت ورودی شکله فیدبک را اندازه گیری

می کنیم. [شکل (۳-۱۲)]



$$\beta = \frac{V_1}{i_p} = R_{e1} \frac{i_{e1}}{i_p} = \frac{R_{e1} R_{e3}}{R_{e1} + R_f + R_{e3}}$$

R_{if} و R_{of} برای بدست آوردن

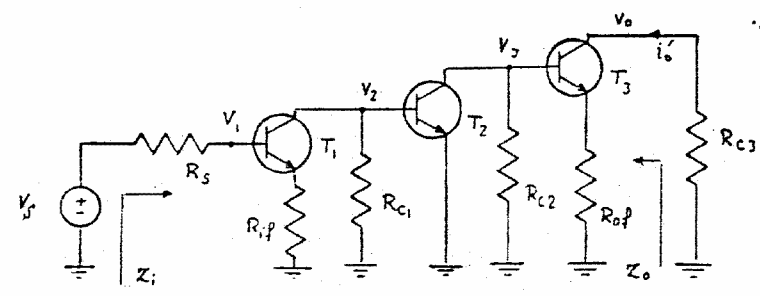
امپدانسهای خروجی و ورودی شکله فیدبک می توان در موقع محاسبه هر کدام طرف دیگر

شکله را اگر بهر صورت شنت بکارفته است، اتصال کوتاه. و اگر بهر صورت سری بود، اتصال باز در نظر گرفت. برای محاسبه R_{if} ، خروجی شبکه فیدبک بدلیل سری بودن اتصال باز می‌گذاریم و همچنین برای امپدانس خروجی R_{of} شبکه فیدبک را از انجمن می‌دهیم.

$$R_{if} = R_{e1} \parallel (R_f + R_{e3}) \quad R_{of} = R_{e3} \parallel (R_f + R_{e1})$$

با اثر بارگذاری شبکه فیدبک روی تقویت کننده اصلی، تقویت کننده جدید شکل

(۲-۱۳) درست می‌آید.



برای تقویت کننده

اصلی جدید شکل (۲-۱۳)

داریم:

$$a = \frac{i_o'}{V_s} = \frac{-V_o/R_{c3}}{V_s} = \frac{-1}{R_{c3}} \frac{V_o}{V_s} = \frac{-1}{R_{c3}} \times \frac{V_o}{V_3} \times \frac{V_3}{V_2} \times \frac{V_2}{V_s}$$

$$\Rightarrow a = \frac{-1}{R_{c3}} \times \frac{-\beta_3 R_{c3}}{h_{ie3} + (1+\beta_3) R_{of}} \times \frac{-\beta_2 [R_{c2} \parallel (h_{ie3} + (1+\beta_3) R_{of})]}{h_{ie2}} \times \frac{-\beta_1 [R_{c1} \parallel h_{ie2}]}{R_s + h_{ie1} + (1+\beta_1) R_{if}}$$

$$Z_i = R_s + h_{ie1} + (1+\beta_1) R_{if} \quad Z_o = \infty$$

برای مدار کل:

$$\frac{i_o}{V_s} = \frac{a}{1+a\beta} \quad \boxed{\frac{V_o}{V_s} = -R_{c3} \frac{i_o}{V_s} = \frac{-R_{c3} a}{1+a\beta}}$$

$$Z'_{in} = (1+a\beta) Z_i \quad Z'_{in} = R_s + Z_{in} \Rightarrow \boxed{Z_{in} = (1+a\beta) (R_s + h_{ie1} + (1+\beta_1) R_{if}) - R_s}$$

$$Z'_{out} = (1+a\beta) Z_o \approx \infty \quad \boxed{Z_{out} = R_{c3} \parallel Z'_{out} = R_{c3}}$$

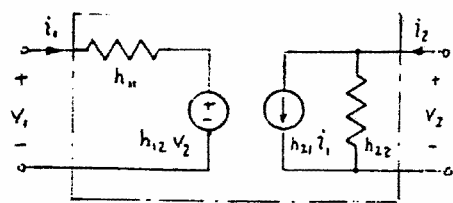
$$\beta_1 = \beta_2 = \beta_3 = 100 \quad R_{C3} = R_{C1} = 470^{\Omega} \quad R_f = 150^k \quad R_S = 1^k$$

$$R_{C1} = 1.2^k \quad R_{C2} = 1.8^k \quad R_{C3} = 3.3^k \quad h_{ie1} = h_{ie2} = h_{ie3} = 1.1^k$$

$$R_{b_1} = 47^k \quad R_{b_2} = 150^k$$

۳-۲) فیدبک سری - مثبت غیرایدهال:

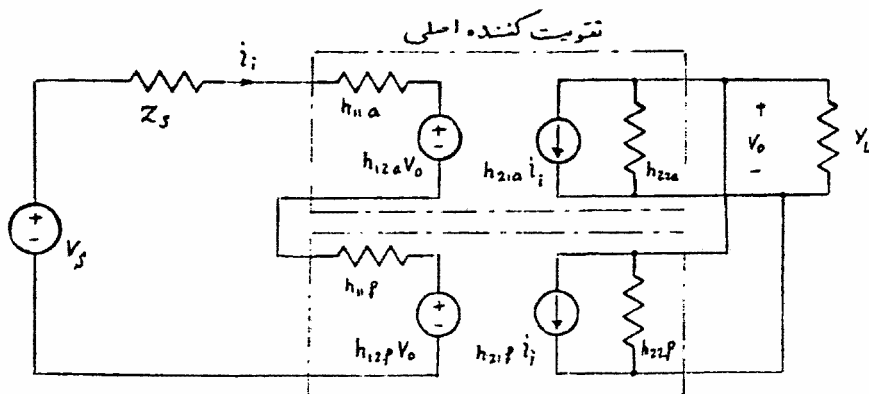
در این نوع میله یک ، جریان در دسی ها و دساتر خردی ها در شبکه میله یک و تقویت کننده اصلی یکسان می باشد. بنابراین می توان از پارامترهای هائیریه در قطبی ۱ برای مدل کردن تقویت کننده شبکه میله یک استفاده کرد. شکل (۳-۱۴) مدل شائیک کی در قطبی با پارامترهای هائیریه را نشان می دهد.



$$\begin{cases} \dot{V}_1 = h_{11} \dot{\gamma}_1 + h_{12} \dot{\gamma}_2 \\ \dot{\gamma}_2 = h_{21} \dot{\gamma}_1 + h_{22} \dot{\gamma}_2 \end{cases}$$

شکل (۳-۱۴)

شکل (۱۵-۳) مدار یک تقویت کننده با منبع بک سری-شنت را نشان می دهد



شکل (۳-۱۵)

حال با استفاده از پارامترهای هایبرید در قطب‌های تابع انتقال $\frac{V_o}{V_s}$ را بدست می‌آوریم.

$$V_s = (Z_s + h_{11}a + h_{11}f) i_i + (h_{12}a + h_{12}f) V_o \quad \text{از KVL در ورودی:}$$

$$0 = (h_{21}a + h_{21}f) i_i + (Y_L + h_{22}a + h_{22}f) V_o \quad \text{از KCL در خروجی:}$$

$$\begin{cases} Z_i = Z_s + h_{11}a + h_{11}f \\ Y_o = Y_L + h_{22}a + h_{22}f \end{cases} \quad \text{اگر } Z_i \text{ و } Y_o \text{ را به صورت زیر تعریف کنیم،}$$

از روابط بالا خواهیم داشت:

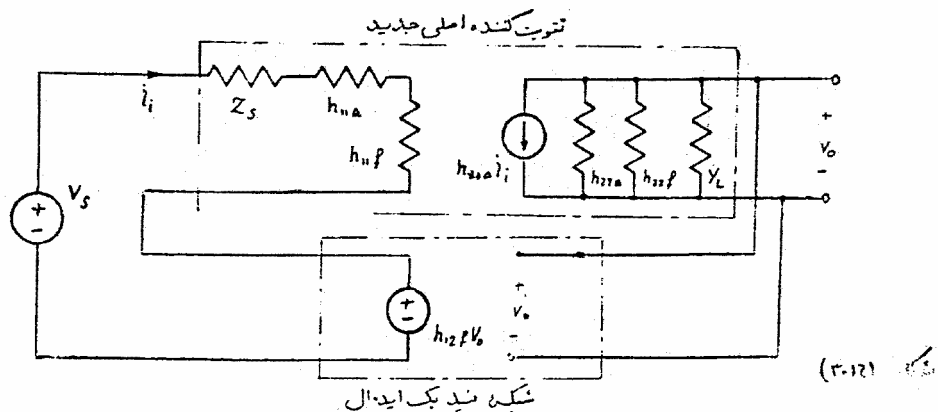
$$A_V = \frac{V_o}{V_s} = \frac{\frac{h_{21}a + h_{21}f}{-Z_i Y_o}}{1 + \frac{h_{21}a + h_{21}f}{-Z_i Y_o} (h_{12}f + h_{12}a)}$$

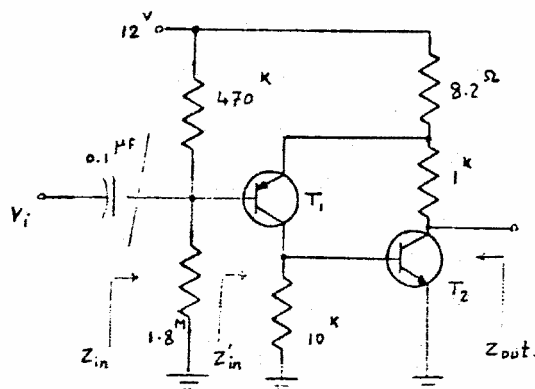
و با توجه به خواص تقریب‌کننده اصلی و شبکه‌نیدیک خواهیم داشت:

$$|h_{21}a| \gg |h_{21}f| \quad , \quad |h_{12}a| \ll |h_{12}f| \quad \text{بنابراین داریم:}$$

$$A_V = \frac{V_o}{V_s} \approx \frac{\frac{-h_{21}a}{Z_i Y_o}}{1 + \left(\frac{-h_{21}a}{Z_i Y_o}\right) h_{12}f} \frac{a}{1 + 0f} \Rightarrow a = \frac{-h_{21}a}{Z_i Y_o} \quad , \quad f = h_{12}f$$

با توجه به روابط بدست آمده می‌توان مدار شکل (۳-۱۵) را به صورت یک تقریب‌کننده جدید به شبکه‌نیدیک ایده‌آل مطابق مدار شکل (۳-۱۶) در نظر گرفت.





شکل (۳-۱۷)

مثال مدار تقویت کننده
شکل (۳-۱۷) را در نظر بگیرید
اسی نوع نیدیک را مشخص نمایید
ب، نبرض

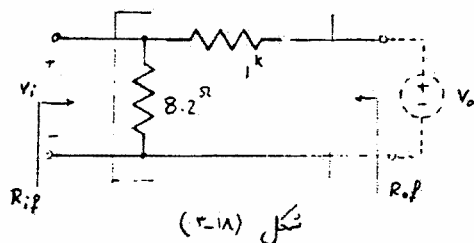
$$h_{ie1} = 64^k \quad h_{ie2} = 1.4^k$$

$$\beta_1 = 200 \quad \beta_2 = 400$$

غریب تقویت دناژ $\frac{V_o}{V_i}$ را در
فرکانسهای میانی بدست آورید.

ج: Z_{in} و Z'_{in} و Z_{out} را محاسبه نمایید.

حل: اسی نیدیک از نوع سری-شنت می باشد.
ب، شکل (۳-۱۸) شبکه نیدیک را نشان می دهد.



شکل (۳-۱۸)

برای بدست آوردن f ، منبع دناژ
در خروجی قرار می دهیم و دناژ ورودی
را اندازه می گیریم.

$$f = \frac{V_i}{V_o} = \frac{8.2}{8.2 + 1000} = 8.13 \times 10^{-3}$$

برای بدست آوردن R_{iP} ، چون خروجی بهرست شنت است آنرا اتصال کوتاه.

$$R_{iP} = 8.2^k \parallel 1^k = 8.13^k$$

می نمایم.

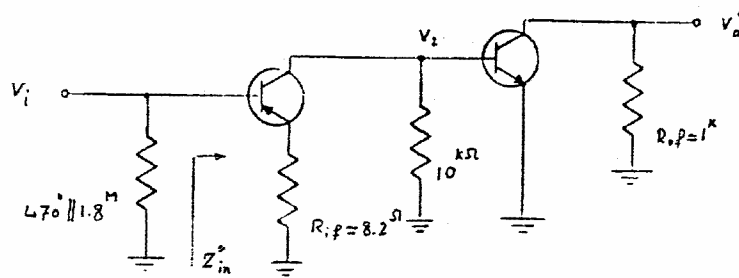
و همچنین برای R_{oP} ، ورودی را به علت سری بودن اتصال باز در نظر می گیریم.

$$R_{oP} = 1^k \parallel 8.2^k = 1.008^k$$

شکل (۳-۱۹) تقویت کننده اصلی جدید را نشان می دهد. برای این تقویت کننده.

نایم:

$$a = \frac{V_o}{V_i} = \frac{V_o}{V_2} \cdot \frac{V_2}{V_i} = \frac{-200(10^k \parallel 1.4^k)}{64^k + 201(8.13^k)} \cdot \frac{-400(1.008^k)}{1.4^k} = 1077.5$$



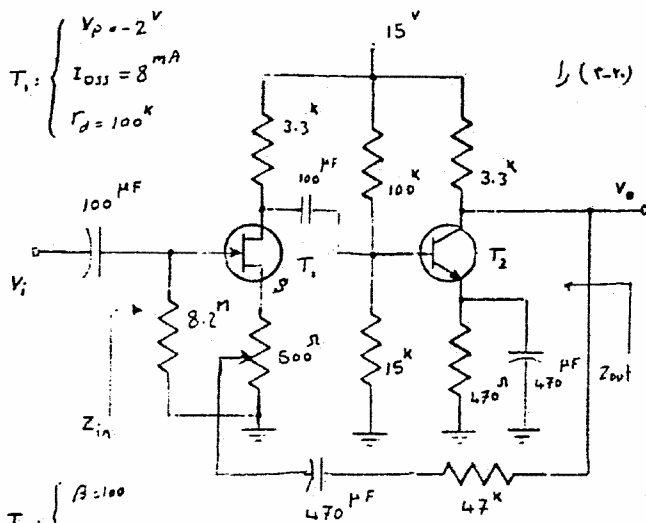
شکل (۳-۱۹)

$$A_v = \frac{V_o}{V_i} = \frac{a}{1 + a\beta} = \frac{1077.5}{1 + 1077.5 \times 8.13 \times 10^{-3}} = 110.4$$

$$Z'_{in} = 64 + 201 \times 8.13 = 65.6^k \quad Z'_{in} = (1 + a\beta) Z_{in} = 641^k \Omega \quad \text{ج:}$$

$$Z_{in} = 470^k \parallel 1.8^M \parallel Z'_{in} = 235.6^k \Omega \quad Z'_{out} = 1^k$$

$$Z_{out} = \frac{Z'_{out}}{1 + a\beta} = \frac{1^k}{1 + 8.13 \times 10^{-3} \times 1077.5} = 102.5 \Omega \quad \text{اسیدان فردی}$$



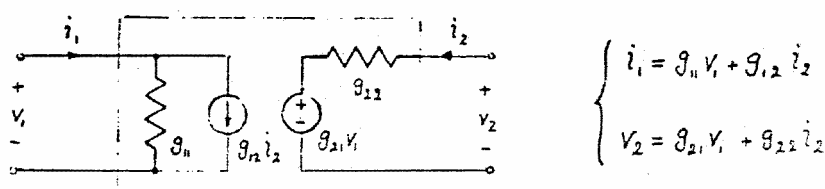
شکل (۳-۲۰)

تقریر :
مدار تقویت کننده شکل (۳-۲۰) را

دقت نظر بگیرید
انت ۱ نوع فیدبک را تعیین کرده و بگویید
درجه حرارت ۵۰ درجی می شود
ب ۱ جریانهای نقطه کار، I_{DQ} و I_{CQ}
را بدست آورید.
ج ۱ اگر بخواهیم ترانزیستور در نقطه Q باشد
غریب تر نسبت ولتاژ V_{GS} را بدست آورید.
ج ۲ Z_{in} و Z_{out} را محاسبه نمایید.

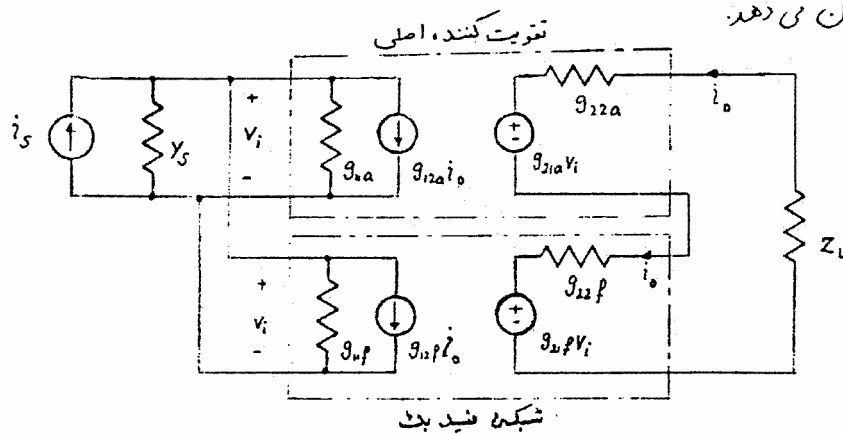
۳-۴) فیدبک شنت-سری غیرایده‌آل:

در فیدبک شنت-سری ولتاژ ورودی تقویت کننده و شبکه فیدبک و همچنین جریان خروجی آنها یکسان هستند. که در این حالت مناسبترین مدل دو قطبی برای محاسبات مان، استفاده از پارامترهای (G) می‌باشد. شکل (۳-۲۱) مدل نمائیکی یک دو قطبی با پارامترهای G را نشان می‌دهد.



شکل (۳-۲۱)

شکل (۳-۲۲) مدار یک تقویت کننده با فیدبک شنت-سری را با استفاده از مدل G، نشان می‌دهد.



شبکه فیدبک

شکل (۳-۲۲)

- ضریب تقویت $A_v = \frac{i_o}{i_s}$

$$i_s = (y_s + g_{na} + g_{np})V_i + (g_{12a} + g_{12p})i_o$$

از KCL در ورودی

$$0 = (g_{21a} + g_{21p})V_i + (Z_L + g_{22a} + g_{22p})i_o$$

از KVL در خروجی

اگر y_i و z_o را به صورت زیر تعریف کنیم:

$$\begin{cases} y_i = y_s + g_{na} + g_{11}f \\ z_o = z_L + g_{22a} + g_{22}f \end{cases}$$

از روابط بالا نتیجه می شود که:

$$A_I = \frac{i_o}{i_s} = \frac{\frac{g_{21a} + g_{21}f}{-z_o y_i}}{1 + \frac{g_{21a} + g_{21}f}{-z_o y_i} (g_{12a} + g_{12}f)}$$

با توجه به خواص تقویت کننده اصلی شبکه فیدبک خواهیم داشت:

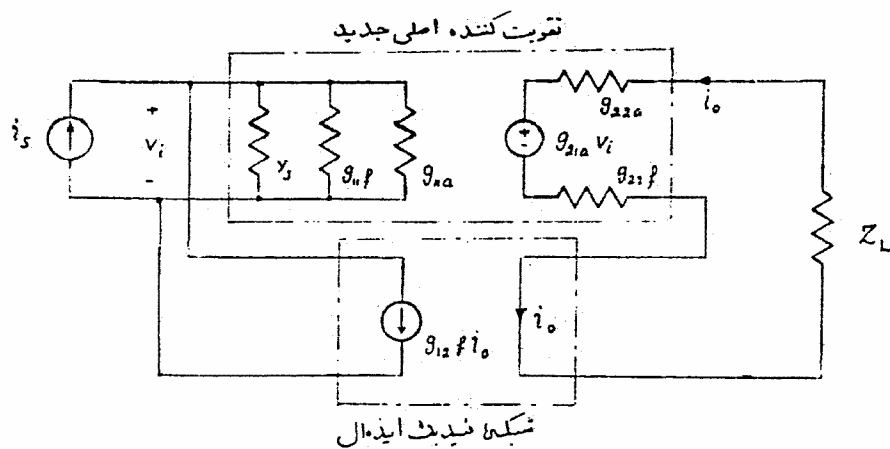
$$|g_{21a}| \gg |g_{21}f| \quad , \quad |g_{12a}| \ll |g_{12}f|$$

بنابراین:

$$A_I = \frac{i_o}{i_s} \approx \frac{\frac{-g_{21a}}{y_i z_o}}{1 + \left(\frac{-g_{21a}}{y_i z_o} \right) g_{12}f} = \frac{a}{1 + a f} \Rightarrow a = \frac{-g_{21a}}{y_i z_o} \quad , \quad f = g_{12}f$$

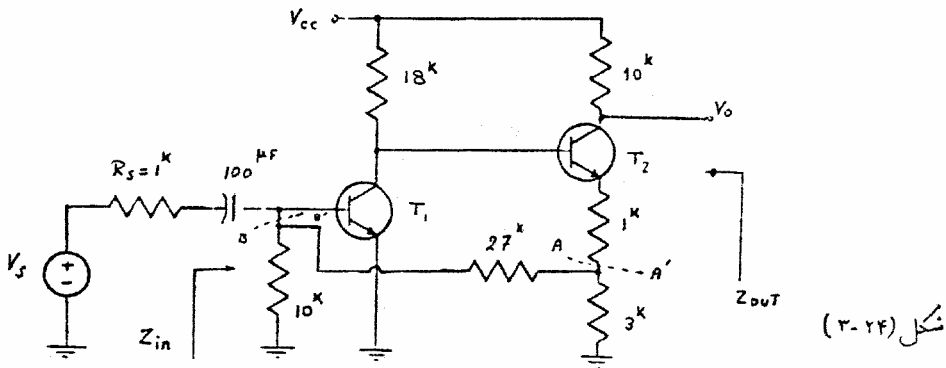
با توجه به روابط بدست آمده، مدار تقویت کننده شکل (۳-۲۲) را می توان به صورت

یک تقویت کننده جدید با شبکه فیدبک ایده آل در نظر گرفت [شکل (۳-۲۳)]

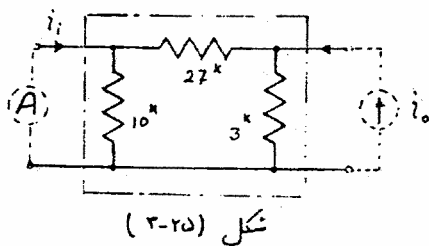


شکل (۳-۲۳)

مثال در مدار تقویت کننده شکل (۳-۲۴) $A_V = \frac{V_o}{V_s}$ ، Z_{in} و Z_{out} را بدست آورید. ($\beta = 50$ ، $r_n = 2^k$).



حل: اگر مطابق برشهای AA' و BB' مدار فیدبک را جدا کنیم (حالتی دیگری را نیز می توان در نظر گرفت) فیدبک از نوع شنت سری بوده و تابع انتقال $\frac{V_o}{V_s}$ می باشد. شکل (۳-۲۵) شبکه فیدبک را نشان می دهد.



f : برای بدست آوردن f یک منبع جریان در خروجی گذاشته و جریان اتصال کوتاه در ورودی را بدست می آوریم. (در شکل ۳-۲۵) A یک آمپر متر است

$$f = \frac{i_i}{i_o} = -\frac{3}{3+27} = -0.1$$

R_{if} در منبع بسته آوردن

R_{if} بدیل اینکه خروجی بهرست سری است در نتیجه اتصال باز در نظر گرفته می شود.

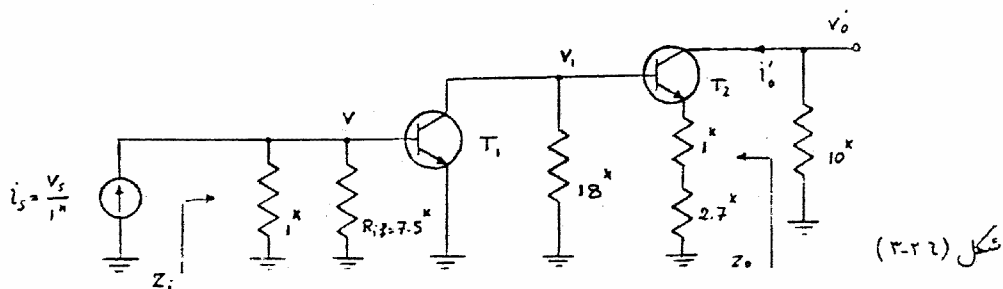
$$R_{if} = 10 \parallel (27+3) = 7.5 \text{ k}\Omega$$

R_{of} : برای محاسبه R_{of} در ورودی را به دلیل شنت بودن اتصال کوتاه در نظر می گیریم.

$$R_{of} = 3 \parallel 27 = 2.7 \text{ k}\Omega$$

شکل (۳-۲۶) تقویت کننده اصلی را با در نظر گرفتن اثر بارگذاری شبکه فیدبک نشان می دهد.

* قسمت دوم: پاسخ فرکانس داخلی در قطب در نظر گرفته شود.



شکل (۳-۲۲)

پارامترهای تقویت کننده جدید :

$$a = \frac{i_o'}{i_s} = \frac{1 \parallel 7.5 \parallel 2}{-10} \times \frac{V_o}{V_i} \times \frac{V_i}{V}$$

$$\Rightarrow a = \frac{-0.61}{10} \times \frac{-50 [18 \parallel (2 + 51 \times 3.7)]}{2k} \times \frac{-50 \times 10}{2 + 51 \times 3.7} = -66$$

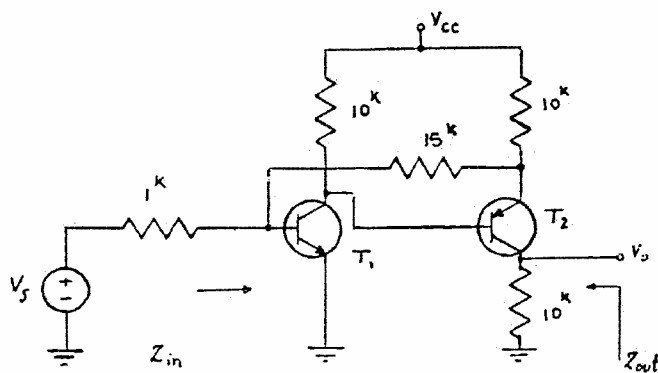
$$Z_i = 1 \parallel 7.5 \parallel 2 = 0.61 \quad Z_o \approx \infty$$

پارامترهای مدار کلی تقویت کننده :

$$\frac{i_o}{i_s} = \frac{a}{1 + af} = \frac{-66}{1 + (-0.1)(-66)} = -8.7$$

$$A_V = \frac{V_o}{V_s} = \frac{-i_o \times 10}{i_s \times 1k} = 86.8 \quad Z_{in}' = \frac{Z_i}{1 + af} = \frac{0.61}{7.6} = 80.2 \Omega$$

$$Z_{in}' = Z_{in} \parallel R_s \Rightarrow \boxed{Z_{in} = 87.2 \Omega} \quad Z_{out}' = (1 + af) Z_o \approx \infty \Rightarrow \boxed{Z_{out} = 10k}$$



شکل (۳-۲۷)

تقریب :

در مدار تقویت کننده :

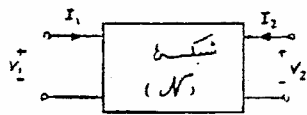
$$A_V = \frac{V_o}{V_s} \quad \text{شکل (۳-۲۷)}$$

Z_{in} و Z_{out} را بدست

آوریم. ($\beta = 50, r_{\pi} = 3k$)

۳-۵ خلاصه:

جدول (۳-۱)، مطالب گفته شده در مورد انواع نمیکها را بطور خلاصه بیان می‌کند.



در این جدول دردی دو قطبی را سمت چپ و خروجی آنرا در سمت راست در نظر می‌گیریم. [شکل (۱۳-۱۸)]

شکل (۳-۲۸)

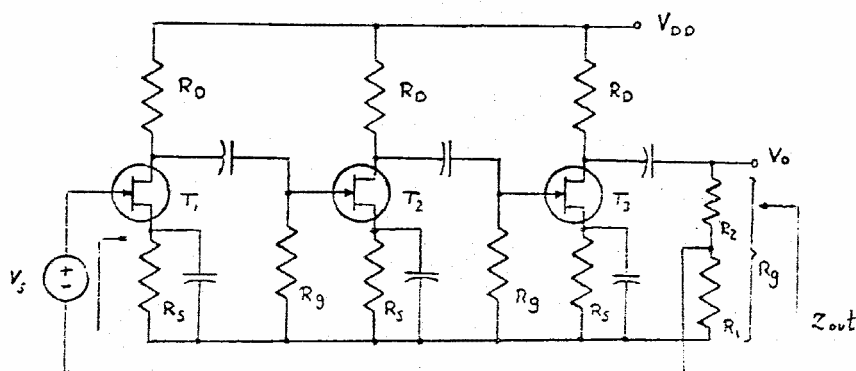
نوع نمیدیک	پارامتر دو قطبی	متغیر خروجی	متغیر ورودی	تابع انتقال	R_{if}	R_{of}	f
شنت-شنت	y	v_o	i_s	$\frac{v_o}{i_s}$	خروجی اتصال کوتاه	ورودی اتصال کوتاه	منع ولتاژ در خروجی و اندازه گیری جریان اتصال کوتاه در ورودی
سری-سری	z	i_o	v_s	$\frac{i_o}{v_s}$	خروجی اتصال باز	ورودی اتصال باز	منع جریان در خروجی و اندازه گیری ولتاژ در ورودی
سری-شنت	h	v_o	v_s	$\frac{v_o}{v_s}$	خروجی اتصال کوتاه	ورودی اتصال کوتاه	منع ولتاژ در خروجی و اندازه گیری ولتاژ در ورودی
شنت-سری	g	i_o	i_s	$\frac{i_o}{i_s}$	خروجی اتصال باز	ورودی اتصال کوتاه	منع جریان در خروجی و اندازه گیری جریان اتصال کوتاه در ورودی

جدول (۳-۱)

تمرین‌های مختلف:

۱. مطلوبت محاسبه Z_{in} ، Z_{out} و $A_V = \frac{V_o}{V_i}$ در مدار شکل (P-1) در صورتیکه:

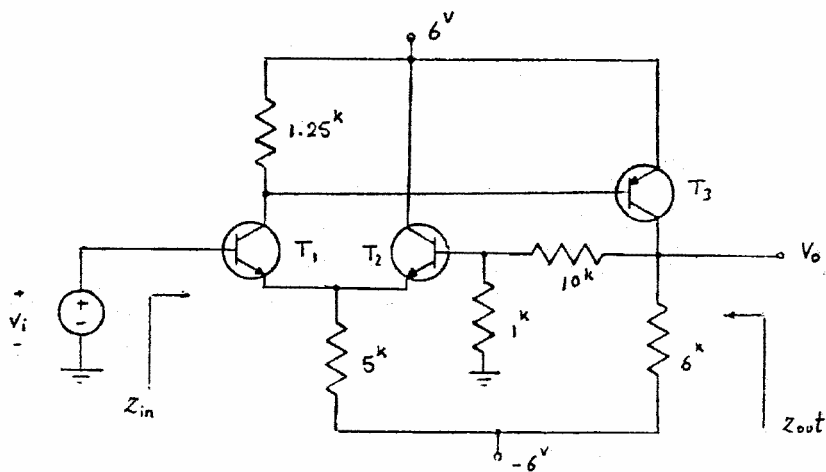
$$R_D = 50^k, R_g = 1^M, R_1 = 400^{\Omega}, g_m = 6^{mA/V}, r_d = 10^k$$



شکل (P-1)

۲. تقویت کننده فیدبک دار شکل (P-2) را در نظر بگیرید. در صورتیکه $\beta_{PNP} = 200$ ، $V_{BE} = 0.7^V$ ، $V_A = \infty$ و مقدار DC ورودی صفر باشد. مطلوبست:

$A_V = \frac{V_o}{V_i}$ ، بهره ولتاژ حلقه باز (Loop-Gain)، امیدانس ورودی و امیدانس خروجی.

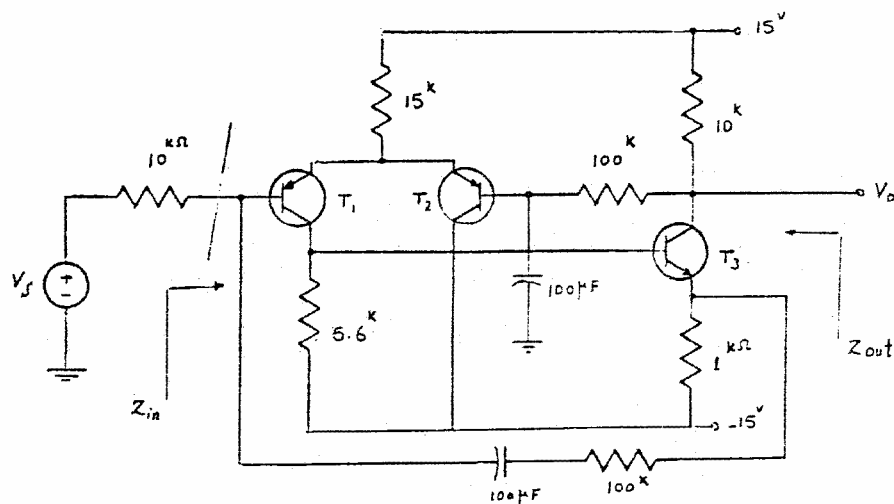


شکل (P-2)

۳- مدار تقویت کننده شکل (P-3) را در نظر بگیرید. با فرض اینکه $\beta = 200$ ،

$$(V_{BE} = 0.6V) \quad (V_{CE} = 0 \Rightarrow V_E = 0)$$

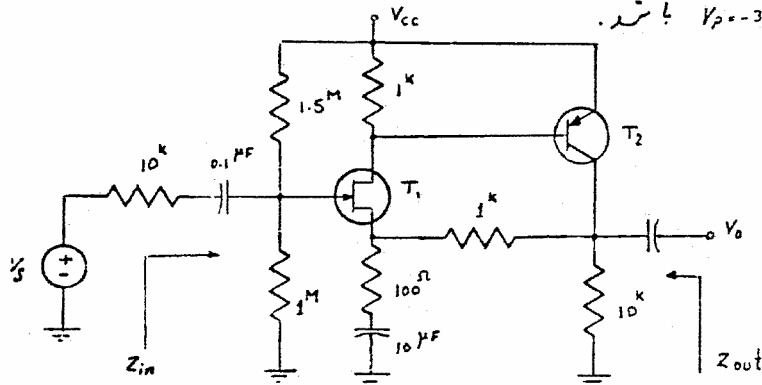
الف- نوع فیدبک را مشخص کنید. ب- جریانهای نقطه کار سه ترانزیستور را بدست آورید.
ج- بهره تقویت کننده $\frac{V_o}{V_i}$ را محاسبه کنید. Z_{in} و Z_{out} را حساب کنید.



شکل (P-3)

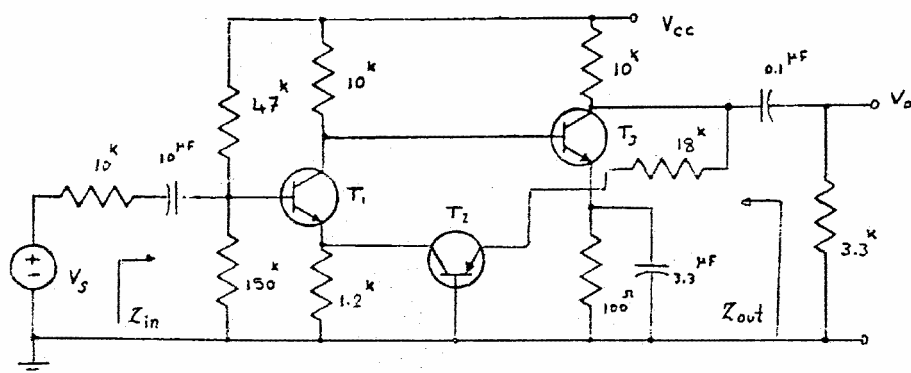
۴- با توجه به مدار تقویت کننده شکل (P-4) مطلوبیت محاسبه Z_{out} ، Z_{in}

$$r_d = 50k\Omega, \beta = 50, I_C = 1mA, A_v = \frac{V_o}{V_i} \text{ در فرکانسهای میانی، با فرض اینکه } V_P = -3V, g_m = 2mA/V$$



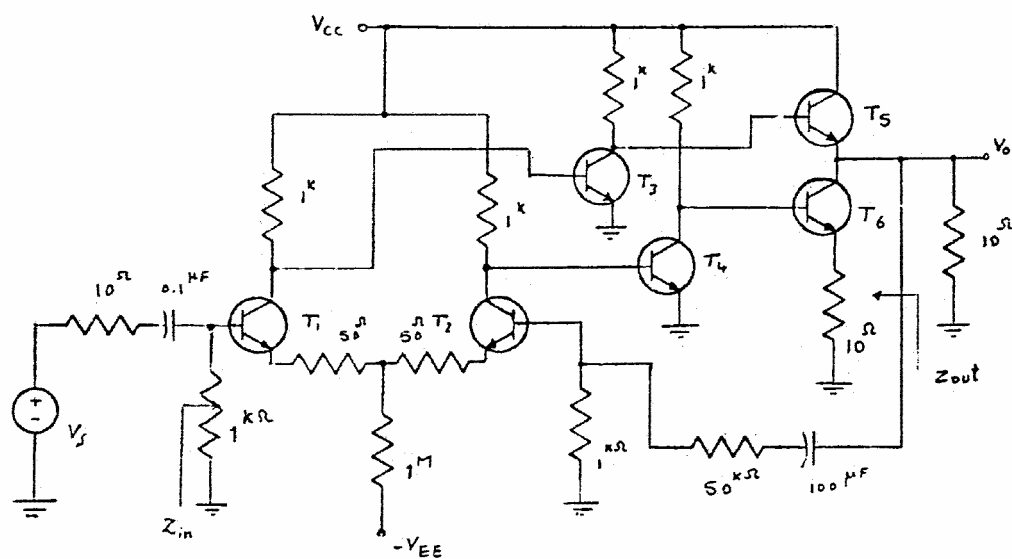
شکل (P-4)

۵- مدار تقویت کننده شکل (P-5) را در نظر بگیرید :
 مطلوبست $A_v = \frac{V_o}{V_s}$ ، Z_{in} ، Z_{out} با فرض اینکه $\beta = 100$ و $h_{ie} = 2 \text{ k}\Omega$ باشد.



شکل (P-5)

۶- مطلوبست محاسبه $A_v = \frac{V_o}{V_s}$ ، Z_{out} ، Z_{in} برای مدار تقویت کننده شکل (P-6) با فرض اینکه $h_{ie} = 1.25 \text{ k}\Omega$ و $\beta = 50$ باشد.



شکل (P-6)

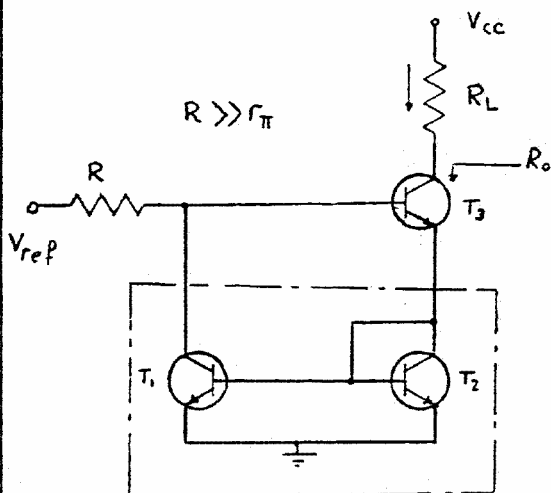
۷- منبع جریان شکل (P-7) را در نظر بگیرید.

می‌خواهیم امپدانس خروجی این منبع جریان را با در نظر گرفتن متناظر محاسبه نماییم. ترانزیستورهای بکار رفته مشابه هستند و دارای مشخصات زیر می‌باشند.

$$T_1, T_2, T_3 : \beta, r_o, r_{\pi}$$

الف: با استفاده از مدل سیگنال‌های کوچک ترانزیستور و نوشتن معادلات مدار می‌توانیم امپدانس خروجی (R_o) منبع جریان را محاسبه نماییم.

ب: برای آنکه عملیات محاسباتی را کاهش دهیم، از خواص شبکه نیدیک در بدست آوردن امپدانس خروجی استفاده می‌کنیم ابتدا شبکه‌ای را که توسط خط چین مشخص شده را بعنوان شبکه نیدیک در نظر بگیریم. که این شبکه از جریان خروجی نمونه برداری و با جریان ورودی مقایسه می‌کنند (فرض کنید V_{be} بعنوان منبع ولتاژ ورودی است) حال با استفاده از روش حل شبکه‌های نیدیک دار، امپدانس خروجی (R_o) را بدست آوریم.



شکل (P-7)

ج: علت اختلاف بسیار زیاد نتایج قسمت ای الف و ب، را بطور مستدل بیان دارید.

۸. تقویت کننده فیدبک دار شکل

(P-8) را در نظر بگیرید.

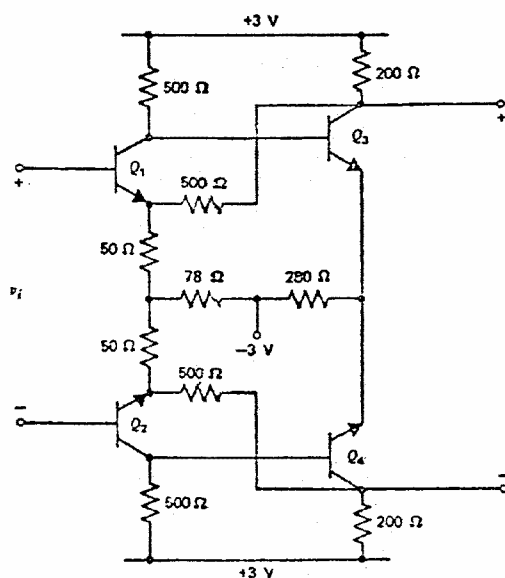
الف، در صورتیکه ورودی مدار در حالت متعادل می باشد و با توجه به اینکه β بزرگ است. نقطه کار ترانزیستورها را بدست آورید.

$$A_{v0} = \frac{v_o}{v_i}$$

ب امیدانش ورودی، امیدانش خروجی و بهره حلقه مدار را بدست آورید.

$$\beta = 100 \quad r_e = 50 \Omega \quad V_A = \infty$$

$$V_{BE(on)} = 0.7 \text{ V}$$



شکل (P-8)

۹. شکل (P-9) مدار یک تقویت کننده با بار مشخص را نشان می دهد.

الف، با فرض مشابه بودن

ترانزیستورها، جریان نقطه

کار آنها را بدست

آورید.

ب، امیدانش ورودی،

امیدانش خروجی و بهره

رابطه را برای حالتی که

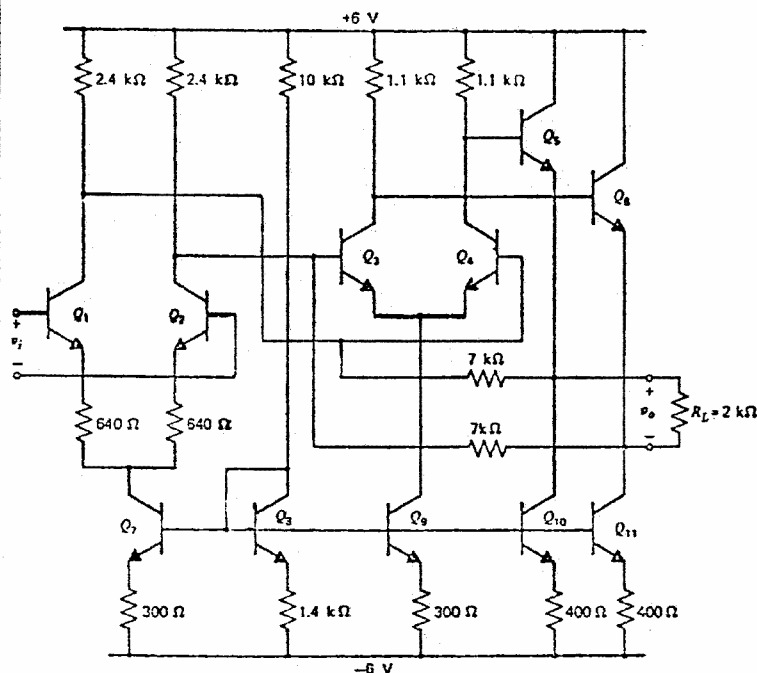
$$R_L = 2 \text{ k}\Omega$$

شده است را محاسبه

نمایید.

$$\beta = 100 \quad r_b = 0$$

$$r_o = \infty \quad V_A = \infty$$



شکل (P-9)



بخش

منابع تغذیه تثبیت شده

در اکثر مدارها و دستگاههای الکترونیکی برای تأمین قدرت خروجی و توان معرفی خود سیستم احتیاج به منابع تغذیه می باشد، که این منابع می توانند از نوع دلتا و یا جریان باشند. منابع جریان را بطور مختصر در بخش تثبیت کننده های دیترانسل " بررسی کردیم حال به بررسی منابع دلتا می پردازیم.

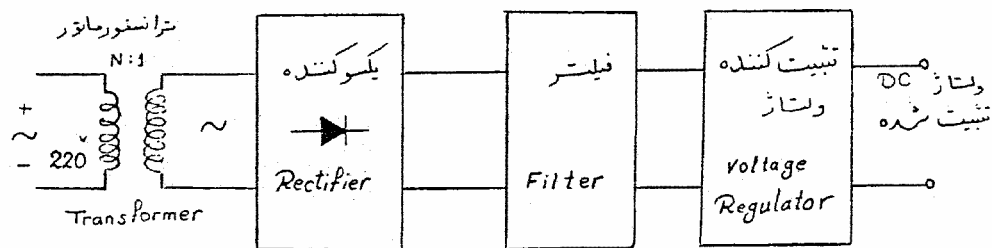
تثبیت کننده های دلتا یکی از مشهورترین مدارهای هستند که به صورت مدارهای مجتمع خلی (Linear Ics) ساخته می شوند. ورودی این مدارها توسط یک دلتا dc که تقریباً ثابت است، تغذیه می شود و در خروجی دلتای پایین تر از ورودی، ولی تثبیت شده تحویل می دهند. همچنین این دلتا تثبیت شده باید در حوزه نسبتاً وسیعی از تغییرات جریان بار، تغییرات دلتا ورودی و تغییرات شرایط محیطی از قبیل درجه حرارت، تغییرات قابل ملاحظه ای نداشته باشند.

برای تولید دلتا dc با تغییرات نسبتاً کوچک، می توان برق شهر را توسط ترانسفورماتور مناسب تغییر داده و خروجی آنرا به

یکسوسازی، به یک فیلتر پایین گذر اعمال کرد. خروجی فیلتر یک ولتاژ dc می باشد که تغییرات نسبتاً کوچکی حول مقدار متوسط آن دارد. و به این تغییرات ریبلی (Ripple) گفته می شود.

مدارهای مجتمع تثبیت ولتاژ (IC voltage Regulators) بطور متنوع در ولتاژهای مختلف و مدارات جریان های مختلف ساخته می شوند. این IC ها برای ولتاژهای مثبت و منفی ساخته می شوند و در بعضی از آنها ولتاژ خروجی را می توان با تغییر یک مقاومت خارجی در حوزه مشخصی از ولتاژ کنترل نمود.

شکل (۱۱) بلوک دیاگرام کلی یک منبع تغذیه با ولتاژ تثبیت شده را نشان می دهد.



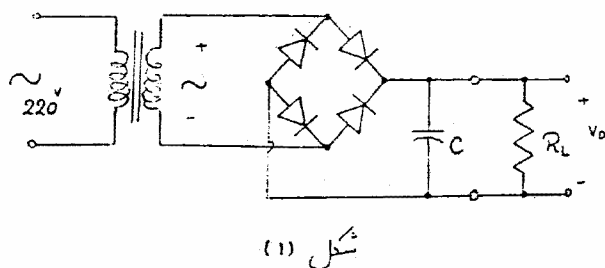
شکل (۱۱) شکل کلی یک منبع تغذیه با ولتاژ تثبیت شده.

در این بخش ابتدا قسمت های مختلف یک منبع تغذیه ولتاژ مورد بررسی قرار گرفته و سپس استفاده از فیدبک در این مدارها مورد مطالعه قرار می گیرد. و در آخر ضمن معرفی اجمالی تثبیت کننده های ولتاژ که به صورت مدارهای مجتمع ساخته می شوند، محدودیت های جلوگی استفاده از آنها بطور مختصر بررسی می گردد.

۱- منابع ولتاژ :

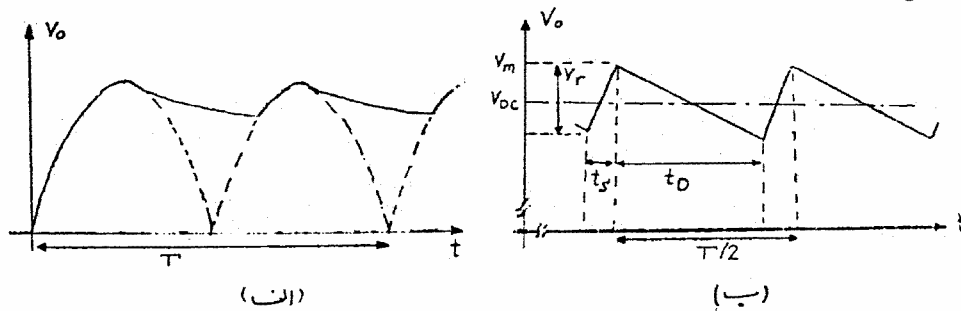
(۱-۱) یکسوساز پل :

در عمل با استفاده از ترانزیستور یا ترانزیستور کاهنده، ولتاژ برق شهر را به یک ولتاژ سینوسی با دامنه مورد نیاز تبدیل می کنند و بر وسیله پل دیود و خازن «C» این ولتاژ متناوب به یک ولتاژ مستقیم تبدیل می شود اما این ولتاژ مستقیم نوساناتی (Ripple) را نیز داراست که به جریان بار بستگی دارد. [شکل (۱)]



شکل (۱)

شکل (۱-۲) ولتاژ یکسو شده بر وسیله پل دیود و خازن «C» در شکل (۱-۲-ب) شکل تقریبی ولتاژ خروجی را نشان می دهد.



شکل (۱-۲)

ولتاژ در خازن در موقع تخلیه :

$$V_C = V_m e^{-t/\tau} = V_m \left(1 - \frac{t}{\tau} + \frac{t^2}{2\tau^2} - \dots \right)$$

$$V_C \approx V_m \left(1 - \frac{t}{\tau} \right) \quad \tau = R_L C$$

اگر از جلات درجه دوم به بالا صرف نظر کنیم آنگاه :

$$V_r = -V_m \left(1 - \frac{T/2}{\tau}\right) + V_m = \frac{T}{2\tau} V_m$$

$$I_{dc} = C \frac{dV_c}{dt} \approx C \frac{V_m}{\tau} \Rightarrow$$

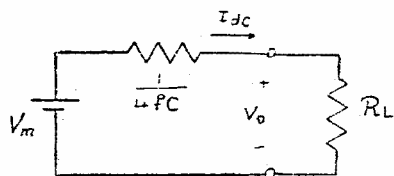
$$V_r = \frac{I_{dc}}{2fC}$$

که V_r تغییرات
ماکزیمم ولتاژ خروجی
است.

$$V_{DC} = V_m - \frac{V_r}{2} = V_m - \frac{I_{dc}}{4fC} \quad (I)$$

شکل (۱-۳) مدل مداری

رابطه (I) را نشان می‌دهد.



شکل (۱-۳)

مثال مطلوبست محاسبه ریبیل و ولتاژ DC خروجی مدار شکل (۱-۱) در صورتیکه ولتاژ نازیم ترانسفورماتور 12^V ، مقاومت خروجی آن صفر، $C=1000 \mu F$ و $R_L=100 \Omega$ فرض شوند.

$$V_{oT} = 12 \times \sqrt{2} \approx 17^V$$

حل:

$$V_m = V_{oT} - 2V_D = 17 - 2 \times 0.7 = 15.6^V$$

$$I_{dc} = \frac{V_{oc}}{100} \Rightarrow V_{oc} = V_m - \frac{V_r}{2} \Rightarrow V_{oc} = 15.6 - \frac{I_{dc}}{4fC} = 15.6 - \frac{V_{oc}/100}{4 \times 50 \times 1000 \mu F}$$

$$\Rightarrow V_{oc} = 14.85^V$$

$$V_r = 2 \times 0.05 V_{oc} = 1.56^V$$

با آنکه مدار شکل (۱-۱) برای تغذیه برخی از سیستمهای الکترونیکی
کتابت می‌کند، ولی در بسیاری از کاربردهای دقیقتر به علت داشتن
اشکالات زیر قابل استفاده نمی‌باشد:

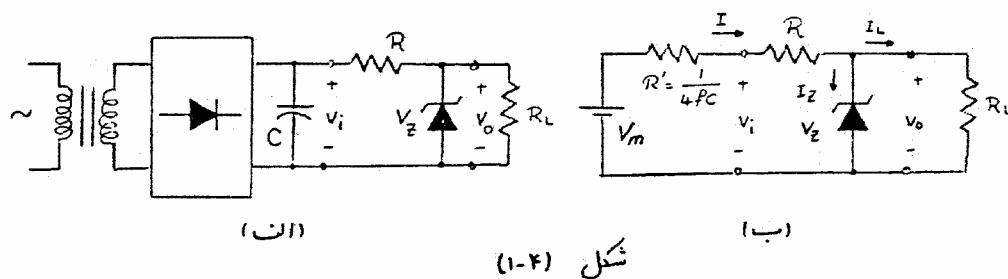
- ۱- با تغییر بار (جریان مصرفی) مقدار این ولتاژ تغییر می‌کند.
- ۲- علاوه بر تغییر ولتاژ DC، نوسانات، ریبیل، رانج داراست.
- ۳- تا تغییر ولتاژ شبکه، این ولتاژ نیز تغییر می‌کند.
- ۴- ولتاژ خروجی با تغییر درجه حرارت نیز کمکت تغییر نماید.

تشریح:

مثال قبل را با در نظر گرفتن معادمت خروجی ترانزیستور $R_{OT} = 5^{\Omega}$ حل نماید.

(۱-۲) تثبیت ولتاژ با استفاده از دیود زنر:

با توجه به مشخصه (۷-۱) دیود زنر می‌توان مدار شکل (۱-۴-الف) را جهت تثبیت ولتاژ DC در نظر گرفت.



شکل (۱-۴-ب) مدار معادل، مدار شکل (۱-۴-الف) را نشان می‌دهد.
برای این شکل داریم:

$$I = \frac{V_i - V_Z}{R} \quad I = I_L + I_Z$$

عیب اساسی این مدار محدود بودن جریان خروجی است زیرا جریان I باید بین زنر و بار R_L تقسیم گردد و اگر زنر را نیز ایده‌آل در نظر بگیریم

$$I_{Zmax} = I_{Lmax} = \frac{V_m - V_Z}{R' + R}$$

بنابراین به دو طریق می توان جریان دیرد زنی (یا I_{Lmax}) را زیاد کرد.

۱- V_m را افزایش دهیم.

۲- R را کاهش دهیم.

ولی بدلیل محدود بودن جریان قابل تحمل دیرد زنی، جریان بار R_L نیز محدود خواهد بود.

- ضرایب تشبیت:

درجه تشبیت ولتاژ V_o یا میزان تغییرات آن به سه عامل اساسی زیر

بستگی دارد.

۱- میزان بار خروجی

۲- تغییرات احتمالی ولتاژ شبکه

۳- تغییرات درجه حرارت

بنابراین تغییرات ولتاژ V_o را می توان به صورت زیر بیان کرد.

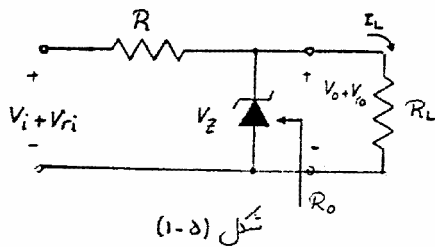
$$\Delta V_o = \frac{\partial V_o}{\partial I_L} \Delta I_L + \frac{\partial V_o}{\partial V_i} \Delta V_i + \frac{\partial V_o}{\partial T} \Delta T = S_I \Delta I_L + S_V \Delta V_i + S_T \Delta T$$

که در این رابطه ضرایب S_I ، S_V و S_T به صورت زیر تعریف می شوند.

$$S_I = \left(\frac{\partial V_o}{\partial I_L} \right) \bigg|_{V_i = ct, T = ct} \quad \text{« ضریب تشبیت جریان »}$$

$$S_V = \left(\frac{\partial V_o}{\partial V_i} \right) \bigg|_{I_L = ct, T = ct} \quad \text{« ضریب تشبیت ولتاژ »}$$

$$S_T = \left(\frac{\partial V_o}{\partial T} \right) \bigg|_{I_L = ct, V_i = ct} \quad \text{« ضریب تشبیت حرارتی »}$$



حال این فرانس را برای
مدار منبع تغذیه با دیود زنر بدست
می آوریم. [شکل (۱-۵)]

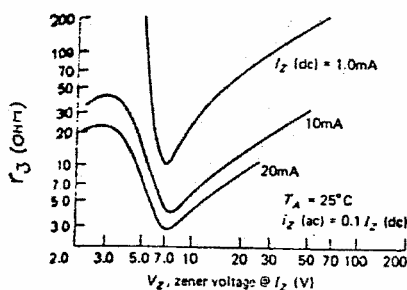
- محاسبه S_I :

$$S_I = \left(\frac{\partial V_o}{\partial I_L} \right) \bigg|_{V_i = c, T = c} = R_o = r_Z \parallel R$$

که r_Z مقاومت دینامیکی دیود
زنر می باشد.

برای کاهش S_I باید دیود زنر را انتخاب کرد که مقاومت دینامیکی
آن کوچک باشد.

شکل (۱-۶) منحنی های تغییرات r_Z را بر حسب V_Z برای جریان های
مختلف I_Z نشان می دهد.



مشاهده می شود که زنرهای
۷ تا ۷ ولت کترین مقاومت
دینامیکی را دارا می باشند.

- محاسبه S_V :

اگر $r_Z \gg R_L$ باشد
خواهیم داشت :

$$S_V = \frac{V_o}{V_{ri}} = \frac{r_Z \parallel R_L}{r_Z \parallel R_L + R} \Rightarrow S_V = \frac{r_Z}{r_Z + R}$$

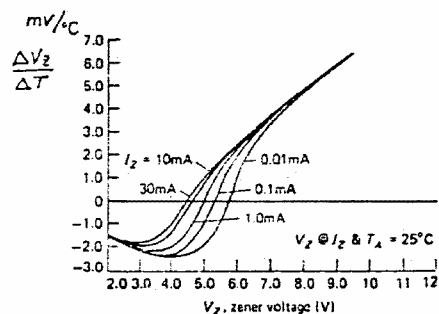
- محاسبه S_T :

اگر از تغییرات حرارتی R صرف نظر
کنیم.

$$S_T = \left(\frac{\partial V_o}{\partial T} \right) \bigg|_{V_i = c, I_L = c} = \frac{\Delta V_Z}{\Delta T}$$

شکل (۱-۷) منحنی های فریب حرارتی یک گرده از زنها را نشان

می دهد.



مشاهده می شود که فریب حرارتی

زنهای کمتر از ۵^۰ منفی و برای
زنهای بین ۵ الی ۶ ولتی تقریباً منفر
د برای زنهای بزرگتر از ۶^۰ مثبت
است.

بنابراین زنهای ۵ الی ۶

ولتی بهترین فریب مثبت حرارتی را
دارای باشند. برای داشتن فریب

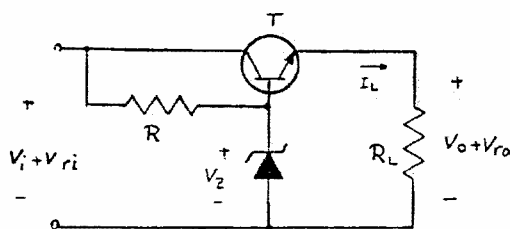
حرارتی خوب، در دلتاهای بالای توان ترکیبی از دید زنهای کمتر و بیشتر
از ۵^۰ را بطور سری مورد استفاده قرار داد.

(۱-۳) مدار سری :

برای مستقل کردن جریان I_L از I_Z و افزایش جریان

بار می توان یک ترانزیستور به مدار تقی اضافه کرد. [شکل (۱-۸)]

ولتاژ خروجی این مدار برابر است با :



شکل (۱-۸)

$$V_o = V_Z - V_{BE}$$

بدلیل اینکه ترانزیستور T بین

بار و منبع ولتاژ ورودی به صورت سری

قرار گرفته است، به این مدار «مدار سری»

گفته می شود.

- محاسبه ضرایب تشبیه :

اگر $r_3 \ll R$ و $r_3 \ll h_{ie}$ در نظر بگیریم :

$$S_I = \left(\frac{\partial V_o}{\partial I_L} \right) \bigg|_{\substack{V_i = cte \\ T = cte}} = \frac{R \parallel r_3 + h_{ie}}{1 + \beta} \quad S_I = \frac{h_{ie}}{1 + \beta} = \frac{\beta}{\beta + 1} \frac{V_T}{I_L} = \frac{V_T}{I_L}$$

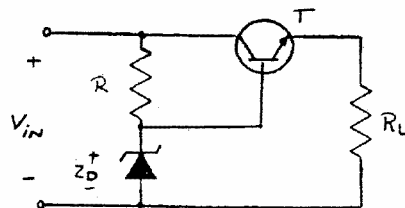
منابعی می شود که هر چه جریان I_L افزایش یابد S_I کوچکتر می شود.
بنابراین S_I تابعی از I_L می باشد.

$$S_V = \left(\frac{\partial V_o}{\partial V_i} \right) \bigg|_{\substack{I_L = cte \\ T = cte}} = \frac{\partial V_o}{\partial V_3} \frac{\partial V_3}{\partial V_i} = \frac{(1 + \beta) R_L}{h_{ie} + (1 + \beta) R_L} \times \frac{r_3 \parallel (h_{ie} + (1 + \beta) R_L)}{r_3 \parallel [h_{ie} + (1 + \beta) R_L] + R} \approx \frac{r_3}{r_3 + R}$$

$$S_T = \left(\frac{\partial V_o}{\partial T} \right) \bigg|_{\substack{V_i = cte \\ I_L = cte}} = \frac{\partial (V_3 - V_{BE})}{\partial T} = \frac{\partial V_3}{\partial T} - \frac{\partial V_{BE}}{\partial T}$$

اگر علامت ضریب حرارتی
نزد و فراتر بسته یکی باشد
 S_T کوچک خواهد شد.

(مثال) منبع تغذیه شکل (۱-۹) را برای مشخصات داده شده طرح
نموده دیسک ماکزیم دامنه رپل در خروجی $V_{ro} = 10$ ولت و امپدانس دینامیکی خروجی
(r_o) و راندمان مدار $\eta = \frac{P_{out}}{P_{in}}$ را محاسبه نمایید.



شکل (۱-۹)

$$Z_D = 12 \text{ V} / 0.5 \text{ W} \quad I_{Zmin} = 5 \text{ mA} \quad V_{in} = 20 \text{ V} \pm 10\%$$

$$r_3 = 10^3 \quad \beta = 100 \quad I_{out} \rightarrow 100 \text{ mA}$$

حل: برای آگه Z_D همیشه در ناحیه شکست

قرار گیرد :

$$I_{Rmin} = I_{Zmin} + \frac{100 \text{ mA}}{1 + \beta}$$

$$I_R \geq I_{Zmin} + \frac{100}{101} = 5 + 1 = 6^{mA} \quad R_{max} = \frac{(V_{in})_{min} - V_Z}{I_{Rmin}} = \frac{18 - 12}{6} = 1^{k\Omega}$$

$$\eta = \frac{P_{out}}{P_{in}} = \frac{V_{out} I_L}{V_{in} I_{in}} \approx \frac{V_{out}}{V_{in}} \quad P_Z = 6^{mA} \times 12^V = 0.072^W < 0.5^W$$

$$V_{out} = 12 - 0.6 = 11.4^V \Rightarrow \eta = \frac{11.4}{20} = 57\%$$

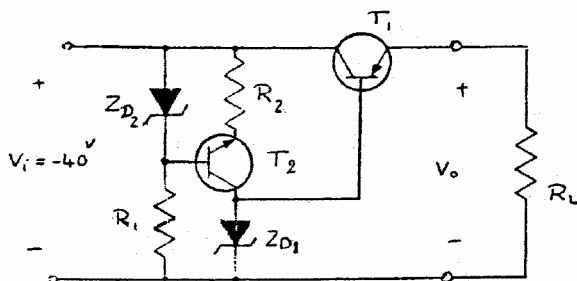
$$V_{ro} \approx \frac{r_Z}{r_Z + R} V_{ri} \Rightarrow V_{ro} = \frac{10^{\Omega}}{10^{\Omega} + 1^{k\Omega}} \times 4 = 40^{mV} \quad \text{"ریبل ماکزیم"}$$

$$r_o = \frac{h_{ie} + (r_Z \parallel R)}{1 + \beta} \approx \frac{r_Z + h_{ie}}{1 + \beta} = \frac{r_Z}{1 + \beta} + \frac{\beta}{1 + \beta} \frac{V_T}{I_L} \Rightarrow \begin{cases} \frac{r_Z}{1 + \beta} = \frac{10}{101} \approx 0.1^{\Omega} \ll 1 \\ \Rightarrow r_o = \frac{25^{mV}}{I_L} \end{cases}$$

تقریب

الف، رگولاتور شکل (۱-۱۰) را بازاری جریان بار 100^{mA} ، $V_o = -10^V$

طرح کنید.



شکل (۱-۱۰)

$$(I_{Z1})_{min} = 10^{mA}$$

$$V_{CE2} = 5^V$$

$$(I_{Z2})_{min} = 5^{mA}$$

$$\beta_1 = \beta_2 = 20$$

با اگر تغییرات در

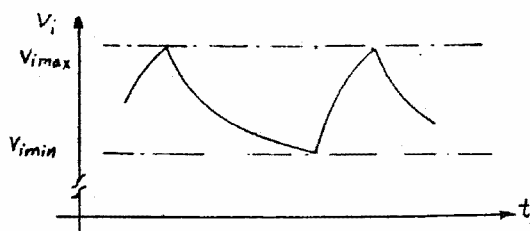
$$V_i = 40 \pm 10\%$$

باشد دامنه ریبل در خروجی را بدست آورید.

$$(h_{oe2} = 20 \times 10^{-6} \Omega, r_{Z1} = 10^{\Omega})$$

- محدودیت جریان مدار سری :

با افزایش جریان خروجی « مدار سری » جریان ورودی نیز بالا رفته و سبب افزایش رپل در طبقه میکروساز می شود؛ در حالی ممکن است، ولتاژ ورودی به اندازه ای پایین بیاید که جریان ریزنایم نشود و یا اینکه ترانزیستور T دارد ناحیه قطع شود.



شکل (۱-۱۱)

بنابراین حداقل سطح ولتاژ

در ورودی :

$$V_{imin} > V_Z$$

در طبقه میکروساز رپل دیود :

$$V_{dc} = (V_{OT} - 2V_D) - \frac{1}{4fc} I_{dc}$$

که V_D افت ولتاژ در

دو سر هر دیود رپل میکروساز می باشد.

$$(V_i)_{min} = V_{dc} - \frac{V_r}{2} = (V_{OT} - 2V_D) - \frac{1}{2fc} (I_i)_{max}$$

$$\Rightarrow (V_i)_{min} = V_Z = (V_{OT} - 2V_D) - \frac{1}{2fc} (I_L)_{max} \Rightarrow$$

$$I_{Lmax} = 2fc [(V_{OT} - 2V_D) - V_Z]$$

بنابراین جریان ماکزیم بار توسط رابطه (۱۲) بدست می آید.

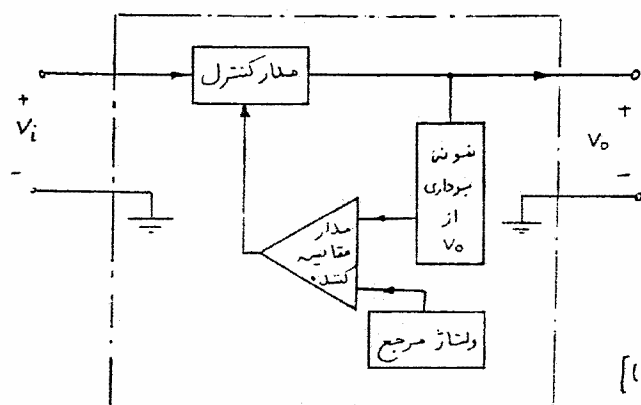
← معایب مدار سری

- ۱- مقاومت خروجی به جریان بار بستگی دارد و با کاهش جریان بار (بارهای کوچک) امپدانس خروجی منبع تغذیه افزایش یابد.
- ۲- V_D به درجه حرارت بستگی دارد.
- ۳- V_D غیر قابل تنظیم است.

۲- استفاده از فیدبک در منابع تغذیه:

در عمل برای بهتر تثبیت کردن منابع تغذیه DC، از یک سیستم فیدبک استفاده می‌کنند.

شکل (۲-۱) یک



شکل (۲-۱)

نمونه متداول از اصول کلی این سیستم را نشان می‌دهد.

یکی از مدارهای

متداول این طرح،

مدار «سری» است. [شکل (۲-۲)]

که ترانزیستور T به‌عنوان مدار

کنترل OP.Amp به‌عنوان

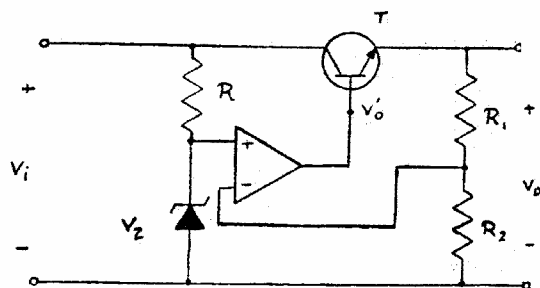
مدار مقایسه‌کننده، دیود زنر

و مقاومت R به‌عنوان ولتاژ

مرجع بوده و مقاومت های

R_1 ، R_2 عمل نمونه‌برداری را

انجام می‌دهند.



شکل (۲-۲)

در مدار شکل (۲-۲) اگر

ضریب تقویت OP.Amp را A_d در نظر بگیریم:

$$V_o' = \left(V_z - \frac{R_2}{R_1 + R_2} V_o \right) A_d, \quad V_o = V_o' + V_{BE}$$

$$V_o - V_{BE} = \left(V_2 - \frac{R_2}{R_1 + R_2} V_o \right) A_d \Rightarrow V_o = \frac{A_d V_2}{1 + \frac{A_d R_2}{R_1 + R_2}} + \frac{V_{BE}}{1 + \frac{A_d R_2}{R_1 + R_2}}$$

اگر $A_d \gg 1$ باشد.

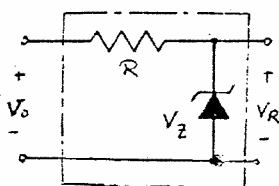
$$V_o = \left(1 + \frac{R_1}{R_2} \right) V_2$$

مشاهده می شود که با تغییر نسبت $\frac{R_1}{R_2}$

می توان ولتاژ خروجی را تغییر داد. بنابراین یکی از اشکالات مدار قبل که غیر قابل تنظیم بودن ولتاژ V_o بود، برطرف می گردد.

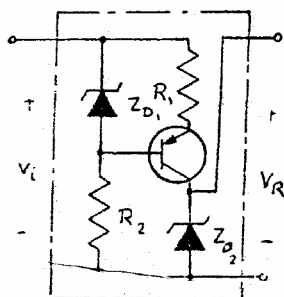
با توجه به اینکه اگر جریان خروجی افزایش یابد رپل ولتاژ V_i نیز افزایش یافته و در نتیجه رپل V_o و نسبتاً رپل در خروجی افزایش می یابد. برای رفع این اشکال می توان از مدارهای شکل (۲-۳) استفاده کرد.

در شکل (۲-۳-الف) ولتاژ ورودی برای مدار ولتاژ مرجع V_o بوده که دارای رپل خیلی کوچکی نسبت به V_i می باشد. در شکل (۲-۳-ب) جریان دیود زنر « ZD_2 » توسط یک منبع جریان تأمین می شود که در داخل خود منبع جریان دیود زنر ZD_1 بکار رفته است. همانطوریکه مشاهده می شود، ولتاژ در سر ZD_2 نسبت به تغییرات V_i تقریباً ثابت است. ولتاژهای مرجع در شکل (۲-۳-ب) دارای پایداری حرارتی نیستند. لذا می توان با قرار دادن دو دیود زنر و یک دیود

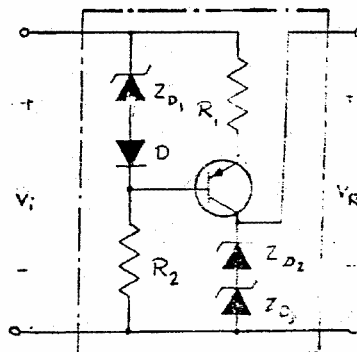


(الف)

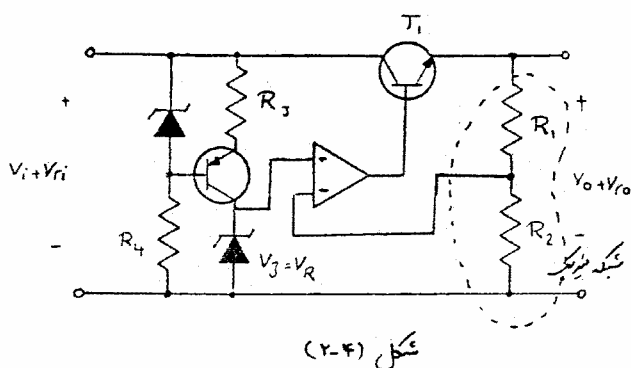
شکل (۲-۳)



(ب)



معمولی که دارای ضرب حرارتی مختلف علامه اند، اثر درجه حرارت را در دلتا ز مرجع از بین ببرد. [شکل (۲-۳) ج ۱]
 شکل (۲-۴) یک رگولاتور سری که دارای منیجیک و منبع جریان برای دلتا ز مرجع است را نشان می دهد.



شکل (۲-۴)

حال فرایند تثبیت را برای این مدار محاسبه می کنیم.

شکله منیجیک را بصورت ناحیه خطا چین در شکل (۲-۴)

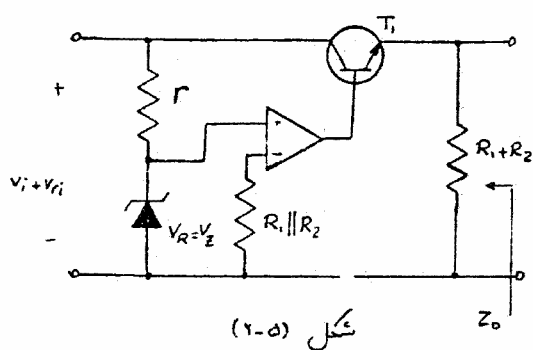
در نظر می گیریم. در این شکل

شکله منیجیک از دلتا ز مروری

و با دلتا ز ورودی مقایسه می کنند. (منیجیک از نوع سری - شنت می باشد)

بنا بر این

$$R_i f = R_1 \parallel R_2 \quad R_o f = R_1 + R_2 \quad f = \frac{R_2}{R_1 + R_2}$$



شکل (۲-۵)

شکل (۲-۵) مدار اصلی جدید

را نشان می دهد.

اگر r را مقاومت دینامیکی

منبع جریان و A_d و R_o

ضرب قویت و امپدانس

خروجی op.Amp باشند.

داریم:

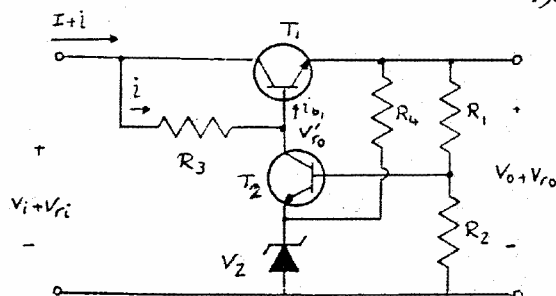
$$a = \frac{v_o'}{v_R} \approx A$$

$$S_I = Z_{out} = \frac{Z_o}{1 + a\beta} = \frac{(R_1 + R_2) \parallel \left(\frac{h_{ie} + R_o}{1 + \beta_1} \right)}{1 + A_d \beta} = \frac{(R_1 + R_2) \parallel \left(\frac{h_{ie} + R_o}{1 + \beta_1} \right)}{1 + A_d \left(\frac{R_1}{R_1 + R_2} \right)}$$

$$S_V = \frac{V_{ro}}{V_{ri}} = \frac{V_{ro}}{V_3} \frac{V_3}{V_{ri}} = \frac{A_d}{1 + A_d \beta} \times \frac{r_3}{r_3 + r} = \frac{A_d}{1 + A_d \left(\frac{R_1}{R_1 + R_2} \right)} \times \frac{r_3}{r_3 + r}$$

$$S_T = \frac{\partial V_o}{\partial T} = \left(1 + \frac{R_1}{R_2} \right) \frac{\partial V_3}{\partial T}$$

شکل (۲-۶) مدار یک رگولاتور را که بجای OP-Amp از ترانزیستور T_2 استفاده شده است را نشان می‌دهد.



دشارت خردی لین مدار
بهرت رلبه زیر می باشد.

$$V_o = \left(1 + \frac{R_1}{R_2} \right) (V_Z + V_{BE})$$

شکل (۲-۶)

- مقاسبه S_V :

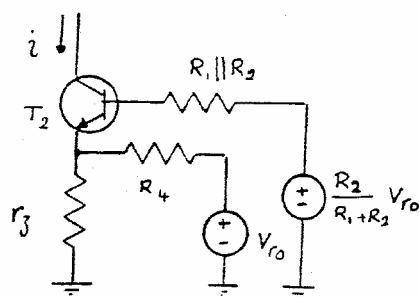
لبن تریه

$$S_V = \left(\frac{\partial V_o}{\partial V_i} \right) \bigg|_{\substack{I_L = de \\ r = de}} = \frac{V_{ro}}{V_{ri}} \times \frac{V_{ro}}{V_{ro}} \times \frac{V'_{ro}}{V_{ri}}$$

$$S_V \approx \frac{V'_{ro}}{V_{ri}} \quad \text{اگر } V_o/V'_{ro} \approx 1 \text{ باشد، خواهیم داشت،}$$

بفرض $I_L = de$ می توان نتیجه گرفت که تقریباً $I_{b1} \approx de$ و در نتیجه $i_{b1} \approx i_{b1}$ (تغییرات I_{b1} را نشان می‌دهد) بنا براین:

$$i = i_{b1} + i_{c2} = i_{c2}$$



شکل (۲-۷)

برای محاسبه z از مدار ساده شده
شکل (۲-۷) استفاده می‌کنیم.
باتوجه به قضیه جمع آثار
خواهیم داشت:

$$z = \frac{V_{ro}}{R_4 + r_3 \parallel \left(\frac{h_{ie2} + R_1 \parallel R_2}{1 + \beta_2} \right)} + \frac{\frac{R_2}{R_1 + R_2} V_{ro}}{r_3 \parallel R_4 + \frac{R_1 \parallel R_2 + h_{ie2}}{1 + \beta_2}}$$

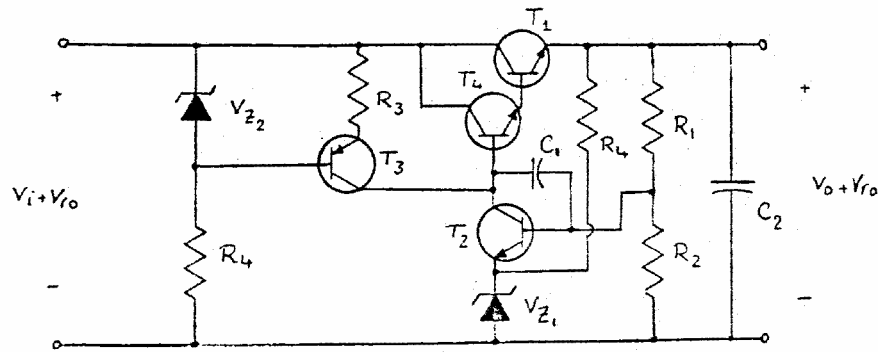
اگر از R_4 بظاهر بزرگ بودن آن صرف‌نظر کنیم،

$$z = \frac{\frac{R_2}{R_1 + R_2} V_{ro}}{r_3 + \frac{R_1 \parallel R_2 + h_{ie2}}{1 + \beta_2}}$$

چون $V_{ro}' \ll V_{ri}$ بنابراین می‌توان
از آن در محاسبه V_{ri} صرف‌نظر کرد.

$$z = \frac{V_{ri} - V_{ro}'}{R_3} \approx \frac{V_{ri}}{R_3} \Rightarrow S_V = \frac{V_{ro}}{V_{ri}} = \frac{r_3 + \frac{R_1 \parallel R_2 + h_{ie2}}{1 + \beta_2}}{\frac{R_2 R_3}{R_1 + R_2}}$$

بنابراین برای کاهش S_V باید R_3 را افزایش دهیم ولی افزایش R_3 ممکن است موجب کاهش جریان ترانزیستور T_2 و دیود زener شود و در نتیجه دیود زener از حالت زener خارج گردد. برای رفع این اشکال می‌توانیم R_3 را به‌طور دینامیکی افزایش دهیم یعنی بجای مقاومت R_3 از یک منبع جریان استفاده نماییم. [شکل (۲-۸)]
همچنین برای کاهش جریان I_{B2} می‌توان از زوج دارلینگتون بجای ترانزیستور T_2 استفاده کرد. [شکل (۲-۸)]



شکل (۲-۸)

بدلیل اینکه امپدانس دیده شده در کلکتور ترانزیستور T_2 خیلی زیاد است لذا طریب تقویت دشارژ این ترانزیستور بالا می باشد. و مدار ممکن است در فرکانسهای بالا به نوسان درآید. برای رفع این اشکال می توان خازن کوچکی را بین کلکتور و بیس این ترانزیستور قرار داد. (خازن C_1) و خازن C_2 در خروجی موجب حذف نوسانات فرکانس بالا می گردد. که این نوسانات می توانند ناشی از قطع و وصل ناگهانی جریان بار باشد.

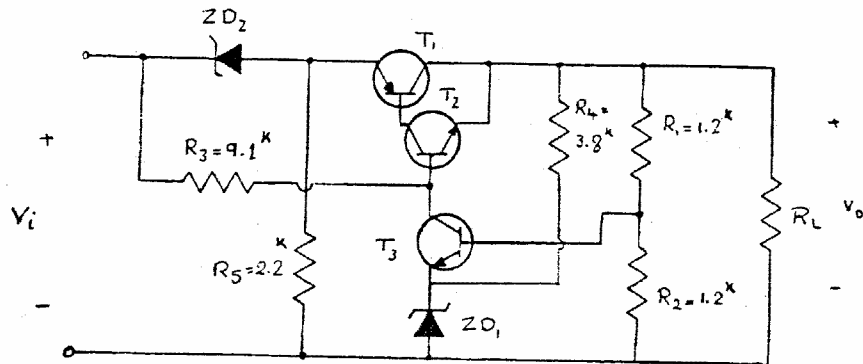
تمرین:

در مدار منبع تغذیه شکل (۲-۹) با فرض:

$$\begin{array}{llllll} V_i = 5.2^V & V_{Z1} = 12^V & V_{Z2} = 17^V & r_{D1} = r_{D2} = 10^{\Omega} & \beta_3 = 40 & \\ \beta_1 = 30 & \beta_2 = 40 & h_{ie1} = 80^{\Omega} & h_{ie2} = 1^{\text{K}\Omega} & h_{ie3} = 3^{\text{K}\Omega} & \end{array}$$

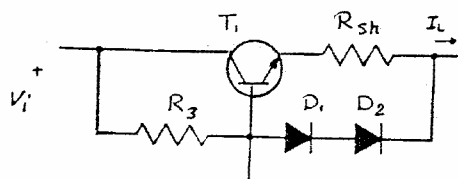
$$S_V = \frac{\Delta V_o}{\Delta V_i} \quad , \quad S_I = Z_o = \frac{\Delta V_o}{\Delta I_L} \quad , \quad V_o \text{ مطلوب است}$$

* این خازن ها در صورت نیاز می توانند حذف شوند. و از نوسانات فرکانس بالا جلوگیری می کنند.



شکل (۲-۹)

مدارهای رگولاتور ولتاژ باید نسبت به جریانهای زیاد محافظت کرد تا جریان گذرنده از ترانزیستور از حد مجاز آن تجاوز نکند. شکل (۲-۱۰) یک نمونه از مدار محافظت شده توسط دودرود را نشان می دهد.



شکل (۲-۱۰)

در اینجا R_{sh} مقاومت کوچکی است که باعث محدود شدن جریان ترانزیستور می گردد.

برای این مدار:

$$I_{sh} = \frac{2V_0 - V_{BE}}{R_{sh}}$$

$$I_{Lmax} = \frac{V_i - 2V_0}{R_3} + \frac{2V_0 - V_{BE}}{R_{sh}}$$

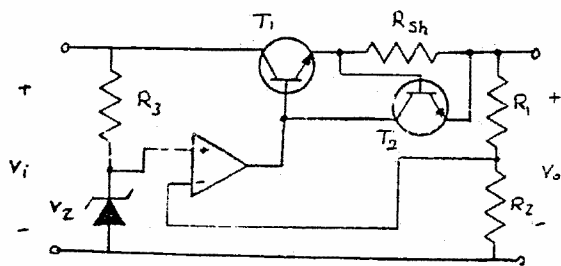
شکل (۲-۱۱) یک رگولاتور ولتاژ

با یک محدودکننده جریان را نشان می دهد.

اگر $R_{sh} I_L > 0.7$ شود

ترانزیستور T_2 متروک به کار کرده و

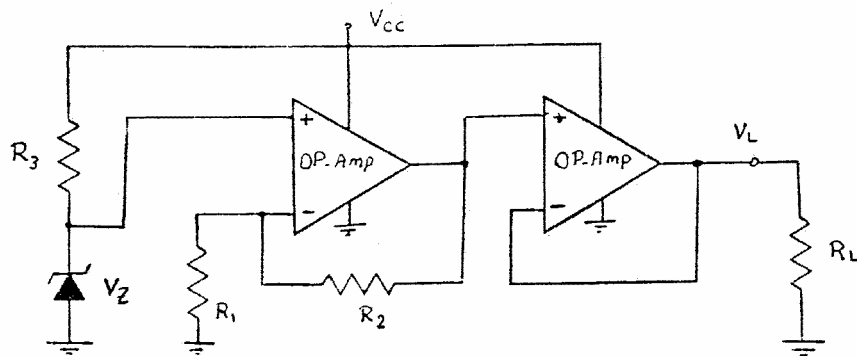
ولتاژ خروجی را کاهش می دهد.



شکل (۲-۱۱)

مثال) الف: مدار رگرلاتور شکل (۲-۱۲) را چنان محاسبه کنید که بتواند تحت ولتاژ $V_L = 15^V$ جریان بار تا 50^{mA} را تأمین کند. منبع ولتاژ رگرله نشده بین 20^V تا 25^V می‌تواند تغییر کند. و الایهای موجود عبارتند از $OP.Amp$ های با $I_{Omax} = 50^{mA}$ و دیرد زیر 3.3^V با $I_{3min} = 1^{mA}$.

ب: در صورتیکه حداکثر جریانی که $OP.Amp$ می‌تواند تحویل بدهند $I_{Omax} = 5^{mA}$ باشد. و ترانزیستور 1^A با $\beta = 100$ موجود باشد. مدار را با امانه کردن یک تقویت کننده جریان در طبقه نهایی تکمیل کرده و حداقل توان نامی ترانزیستور مورد استفاده را محاسبه نمایید.
ج: برای رگرلاتور قسمت (ب) با استفاده از یک ترانزیستور. یک محدود کننده جریان طرح کنید، بطوریکه جریان بار به حداکثر 50^{mA} محدود شود.



شکل (۲-۱۲)

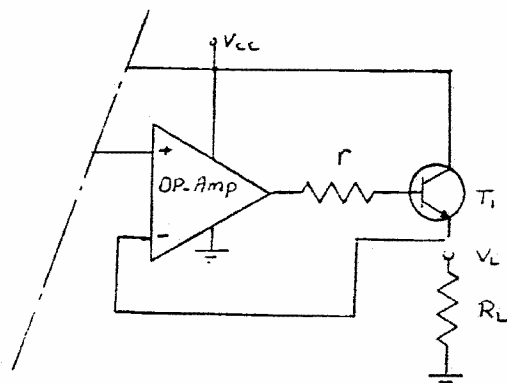
$$V_Z = 3.3^V$$

حل: الف:

$$V_L = \left(1 + \frac{R_2}{R_1}\right) V_Z \times 1 = \left(1 + \frac{R_2}{R_1}\right) V_Z \Rightarrow 1 + \frac{R_2}{R_1} = \frac{V_L}{V_Z} = \frac{15}{3.3} = 4.545$$

$$R_2 = 3.545 R_1 \Rightarrow \boxed{R_2 = 355^k} \quad \text{آر } R_1 = 100^k \text{ انتخاب می‌شود.}$$

$$R_{3max} = \frac{V_{imin} - V_Z}{I_{2min}} = \frac{20 - 3.3}{1^{mA}} = 16.7 \Rightarrow \boxed{R_3 = 15^k \Omega}$$



شکل (۲-۱۳)

ب: برای طبقه نهایی شکل

(۲-۱۳) را در نظر بگیرید.

مقاومت $r = 10^k$ برای

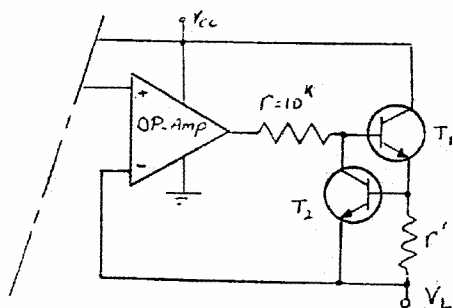
محدود کردن جریان OP-Amp بکاررفته

است.

$$I_{Lmax} = 50^{mA} \quad I_{bmax} = \frac{50}{100} = 0.5^{mA} < 5^{mA}$$

بنابراین جریان OP-Amp کمتر از حد مجاز آن می باشد.

$$P_{Cmax} = (V_{CCmax} - V_o) I_{Cmax} = (25 - 15) 50^{mA} \Rightarrow P_{Cmax} = 0.5^W$$



شکل (۲-۱۴)

ج: شکل (۲-۱۴) طبقه نهایی را بایک

مد دکنده جریان نشان می دهد.

$$I_{E1max} = \frac{V_{BE2}}{r'} \Rightarrow r' = \frac{0.6}{50^{mA}}$$

$$r' = 12^{\Omega}$$

نتیجه گیری :

منبع جریان شکل (۲-۱۵) را برای جریان

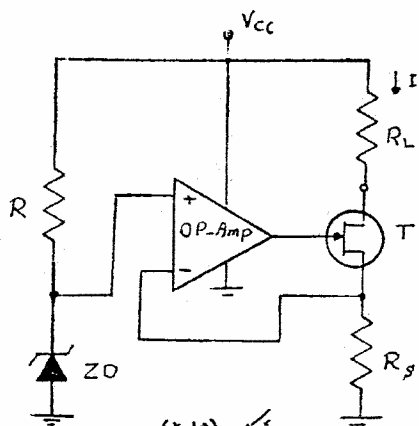
ثابت 1^{mA} طرح کرد. مقاومت داخلی منبع جریان (۱۵)

و حداکثر مقاومت بار (R_L) را محاسبه نماید.

$$V_{CC} = 15^V \quad OP-Amp : A_o = 10000$$

$$V_{ZO} = 4.7^V \quad I_{Zmin} = 1^{mA}$$

$$FET : V_p = -6^V, I_{OSS} = 4^{mA} \quad r_d = 10^k$$



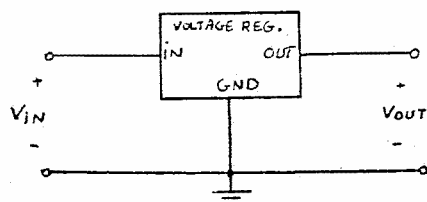
شکل (۲-۱۵)

۱- کسنده‌های ولتاژ بصورت مدارهای مجتمع :

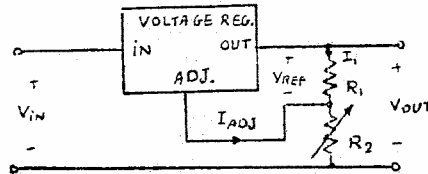
این نوع تثبیت کننده با بوردتهای مختلفی ساخته می شوند ولی از نظر ساختار خارجی تقریباً یکسان می باشند. که معروفترین آنها، مدارهای مجتمع با سه پایه می باشند. این تثبیت کننده ها برای ولتاژهای مثبت و منفی ساخته می شوند و از نظر ولتاژ خروجی به دو دسته زیر تقسیم بندی می شوند:

۱- ولتاژ خروجی ثابت [شکل (۳-۱) الف]

۲- ولتاژ خروجی قابل تنظیم [شکل (۳-۱) ب]



(الف) ولتاژ ثابت



(ب) ولتاژ قابل تنظیم

شکل (۳-۱)

ولتاژ خروجی تثبیت کننده ولتاژ شکل (۳-۱) ب صورت رابطه زیر می باشد.

$$V_O = V_{REF} \left(1 + \frac{R_2}{R_1}\right) + I_{ADJ} R_2$$

مثال در مورنیکه در شکل (۳-۱) ب از $ICLM317$ استفاده نمایم .
 که برای این IC $V_{REF} = 1.25^V$ و $I_{ADJ} = 100 \mu A$ می باشد.
 و در حالتیکه $R_1 = 240 \Omega$ و $R_2 = 2.4^k\Omega$ باشد. ولتاژ خروجی را محاسبه نمائید.

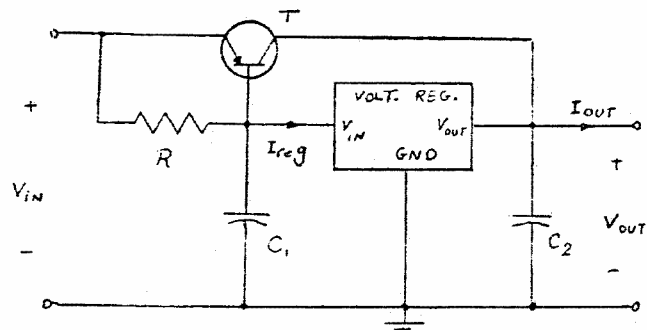
$$V_O = 1.25 \left(1 + \frac{2.4^k}{240}\right) + 100 \mu A \times 2400 \Omega = 13.99 \approx 14^V$$

حل :

از محدودیت I_{Cmax} این I_C می توان جریان خروجی ماکزیمم I_{Omax} و حداقل ولتاژ درودی V_{inmin} را نام برد.

سازندگان این I_C اغلب مدارهایی به منظور افزایش I_{Omax} پیشنهاد می دهند. شکل (۳-۲) یک نمونه از این مدار را نشان

می دهد.



شکل (۳-۲) افزایش I_{Omax} برای یک تثبیت کننده ولتاژ

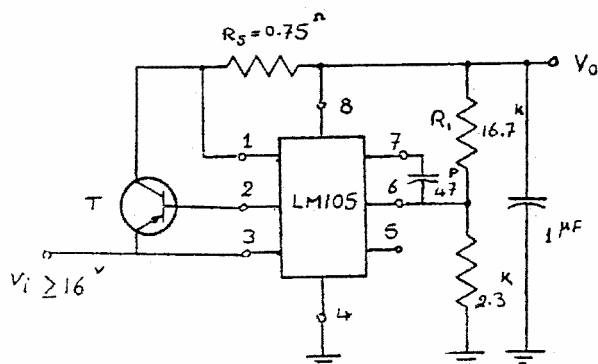
انتخاب ترانزیستور T (Pass Transistor) و مقاومت R معمولاً با توجه به شرایط کار و فرمولهای داده شده از طرف سازنده صورت می گیرد. بعنوان مثال برای سری $78**$ (شش گانه)، مشخص کننده ولتاژ خروجی (است) که یک تثبیت کننده ولتاژ مثبت است. β ترانزیستور T و مقاومت R از روابط زیر بدست می آیند.

$$\beta \geq \frac{I_{Omax}}{I_{regmax}}$$

$$R = \frac{0.9}{I_{reg}} = \frac{\beta V_{BE}}{I_{regmax} (\beta + 1) + I_{Omax}}$$

در این مدار C_2 خازن کوچکی است (مثلاً 100^{PF}) که برای تضعیف ولتاژهای فرکانس بالا، مورد استفاده قرار گرفته است. معمولاً برای دفع توان حرارتی این تثبیت کننده، از رادیاتور

(heat Sink) استفاده می شود که اندازه و شرایط آن توسط سازنده برای مقایزه معینی از جریان بار داده می شود.
 شکل (۳-۳) یک منبع ولتاژ ۱۵ ولتی که جریان مجاز خروجی آن 200mA است را نشان می دهد.



شکل (۳-۳)

در این مدار خازن $1\mu\text{F}$ برای حذف نوسانات خروجی ،
 خازن 47pF برای جلوگیری از نوسانات فرکانس بالا ،
 و 2.3K بعنوان شبکه فیدبک ، مقاومت 0.75Ω برای محدود کردن
 جریان خروجی و ترانزیستور T بعنوان ترانزیستور Pass مورد استفاده قرار گرفته
 است .

جدول (۷-۱) مشخصات بعضی از رگر لاینری ولتاژ ثابت
 را بیان می کند .

جدول (۷-۲) مشخصات بعضی از رگر لاینری ولتاژ قابل تنظیم را
 بیان می کند .

FIXED VOLTAGE REGULATIONS

Output current mA*																			
Type	Pkg.	V _{in} (V)	θ _{75°C} case		No load [†]		Regulation typ		Input voltage		120Hz ripple typ		Temp. stab. typ (mV)	Long- term stab. max (%)	Output impedance		Comments		
			(A)	(A)	P _{tot} (W)	Load [‡] (mV)	Line [‡] (mV)	θ _{JA} (°C/W)	min (V)	max (V)	10Hz dB	10KHz dB							
Positive*																			
μA78L05AWC	TO-92	5	0.1	0.1	0.6	5	50	35	7	35	50	—	0.25	0.2	0.2	Small package			
LM240C/AZ5.0	TO-39	5	0.5	0.2	0.7	10	3	18	7	35	80	40	0.4	0.01	0.05	Small package			
μA78H05HC	TO-3	5	1.0	0.6	2.2	20	4	3.0	7	35	80	50	0.4	0.04	0.05	Original + 5V regulator			
LM309K	TO-3	5	1.0	0.6	2.2	20	4	3.0	7	35	80	50	0.4	0.01	0.03	Popular series			
μA7805UC	TO-220	5	1.0	0.45	1.7	10	3	3.0	7	35	80	30	0.4	0.01	0.03	Popular series			
LM340T-5	TO-220	15	1.0	0.15	1.7	12	4	3.0	17	35	70	100	0.4	0.02	0.05	Popular series			
μA7815UC	TO-220	15	1.0	0.15	1.7	12	4	3.0	17	35	70	100	0.4	0.02	0.05	Popular series			
LM340T-15	TO-3	5	1.0	0.6	2.2	10	3	3.5	7	35	80	30	0.4	0.01	0.03	Popular series			
μA7805KC	TO-3	5	2.0	0.75	2.8	30*	100*	2.5	7.6	30	75	—	—	0.002	0.02	{ Lambda: 1.5A, 3A, 5A, 8A avail.			
LM323K	TO-3	5	3.0	0.6	2	25	5	2.0	7	20	70	30	0.7	0.01	0.02	{ Hybrid: 12V and 15V also			
μA78H05KC	TO-3	5	5.0	0.8	3	10	10	2.0	8	25	60	50	—	0.002	0.003	Monolithic			
LAS3905	TO-3	5	8.0	0.8	3	20*	100*	0.7	7.6	25	60*	100	—	0.004	0.01	Hybrid			
μA78P05	TO-3	5	10.0	0.8	3	5	10	1.6	7.5	40	60*	75	—	—	—				
Negative*																			
LM79L15ACZ	TO-92	-15	0.1	0.05	0.6	75*	45*	35	-17	-35	40	—	0.4*	0.05	0.05	Small package			
LM320K-15	TO-39	-15	0.4	0.6	0.7	45	7	18	-16.5	-35	60	60	—	0.05	0.07	Small package			
μA79M15AHC	TO-39	-15	1.0	0.15	1.7	4	3	3.0	-16.5	-35	60	60	0.4	0.05	0.07	Small package			
LM320H-15	TO-220	-15	1.0	0.15	1.7	4	3	3.0	-16.5	-35	60	60	0.4	0.05	0.07	Small package			
μA7915UC	TO-3	-15	1.0	0.2	2.2	4	3	3.5	-16.5	-35	60	60	0.4	0.05	0.07	Small package			
μA7915KC	TO-3	-15	1.0	0.2	2.2	4	3	3.5	-16.5	-35	60	60	0.4	0.05	0.07	Small package			
LM370K-15	TO-3	-5	3.0	0.2	2.1	10	5	2.0	-7.5	-20	65	25	1.0	0.02	0.04	Small package			
LM345K-5.0	TO-3	-5	3.0	0.2	2.1	10	5	2.0	-7.5	-20	65	25	1.0	0.02	0.04	Small package			
*For 50°C ambient. †10% to 50% I _{max} . ‡For ΔV _{in} = 15 volts. ΔV _{in} for 0°C to 100°C junction temperature. All include internal thermal shutdown and current-limiting circuitry. Most are available in ±5, 6, 8, 10, 12, 15, 18, and 24 volt units. A few are also available in -2, -3, -4, -5, -2, -9, +2.5, +6.2, +5, and 17 volt units. *Maximum. †Typical.																			

*V_{in} = 1.75 V_{sc}.
 †For 50°C ambient.
 ‡For 10% to 50% I_{sc}.
 §For ΔV_{in} = 15 volts.
 ¶For ΔV_{in} for 0°C to 100°C junction temperature.
 All include internal thermal shutdown and current-limiting circuitry. Most are available in ±5, 6, 8, 10, 12, 15, 18, and 24 volt units. A few are also available in -2, -3, -4, -5, 2, -9, +2.6, +6.2, +9, and 17 volt units.
 *Maximum.
 †Typical.

جدول (۷-۱) رگولاتورهای ولتاژ ثابت

ADJUSTABLE VOLTAGE REGULATORS

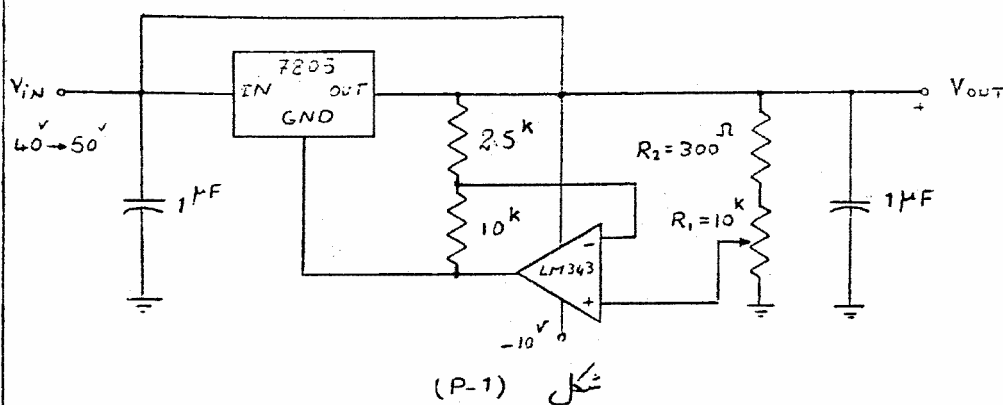
ADJUSTABLE VOLTAGE REGULATORS																							
Type	Pcl	Pdc	Output voltage			Regulation typ			Input voltage			Dropout voltage			120Hz ripple reject typ (dB)	Temp. stab. typ (%)	Long-term stab. max (%)	Output impedance		Thermal Shutdown	Int. curr. limit	Ext. curr. limit	Comments
			min (V)	max (V)	I _m (A)	Load ^a (%)	Line ^a (%)	β _{CLM} (°C/W)	min (V)	max (V)	max (V)	100Hz BD	1kHz BD										
Three-terminal																							
LM317H	+	TO-39	1.2	37	0.5	0.1	0.2	12	—	40 ^b 2 ^c	—	—	40 ^b 2 ^c	80	0.6	0.3	0.01	0.03	✓	✓	✓	Small package	
LM337H	+	TO-39	1.2	37	0.5	0.3	0.2	12	—	40 ^b 2 ^c	—	—	40 ^b 2 ^c	75	0.5	0.3	0.02	0.02	✓	✓	✓	Negative 317H	
LM317T	+	TO-220	1.2	37	1.5	0.1	0.2	4	—	40 ^b 2 ^c	—	—	40 ^b 2 ^c	80	0.6	0.3	0.01	0.03	✓	✓	✓	Popular	
LM317HK	+	TO-3	1.2	57	1.5	0.1	0.2	2.3	—	60 ^b 2.5 ^c	—	—	60 ^b 2.5 ^c	80	0.6	0.3	0.01	0.03	✓	✓	✓	High voltage 317	
LM337T	+	TO-220	1.2	37	1.5	0.3	0.2	4	—	40 ^b 2.5 ^c	—	—	40 ^b 2.5 ^c	75	0.5	0.3	0.02	0.02	✓	✓	✓	Negative 317T	
LM337HK	+	TO-3	1.2	47	1.5	0.3	0.2	2.3	—	50 ^b 2.5 ^c	—	—	50 ^b 2.5 ^c	80	0.6	0.3	0.02	0.02	✓	✓	✓	High-voltage 337	
LM350K	+	TO-3	1.2	32	3.0	0.1	0.1	2	—	35 ^b 2.5 ^c	—	—	35 ^b 2.5 ^c	80	0.6	0.3	—	—	✓	✓	✓		
LM338K	+	TO-3	1.2	32	5.0	0.1	0.1	2	—	35 ^b 2.5 ^c	—	—	35 ^b 2.5 ^c	80	0.6	0.3	—	—	✓	✓	✓		
Four-terminal																							
µA78M5HC	+	TO-39	5	30	0.5	1 ^a	1 ^a	18	7.5	40 2.5	—	—	40 2.5	80	3 ^a	—	—	—	✓	✓	✓	Small package	
µA79M5HC	+	TO-39	2.5	30	0.5	1 ^a	1 ^a	18	7.5	40 2.5	—	—	40 2.5	65	3 ^a	—	—	—	✓	✓	✓	Small package	
µA78G1C	+	TO-220	5	30	1.0	1 ^a	1 ^a	7.5	7.5	40 2 ^c	—	—	40 2 ^c	80	3 ^a	—	—	—	✓	✓	✓		
µA79G1C	+	TO-220	2.5	30	1.0	1 ^a	1 ^a	7.5	7.5	40 2 ^c	—	—	40 2 ^c	60	3 ^a	—	—	—	✓	✓	✓		
LA7818U	+	TO-3	4	30	1.5	0.6 ^a	2 ^a	3	6.5	40 2.4	2.1	—	40 2.1	60	3 ^a	—	0.003	0.02	✓	✓	✓	Lambda	
LA7818U	+	TO-3	2.6	30	1.5	0.6 ^a	2 ^a	2.5	6.5	40 2.1	2.3	—	40 2.3	70	2 ^a	—	0.02	0.04	✓	✓	✓	Lambda	
LA7818U	+	TO-3	4	30	2.0	0.6 ^a	2 ^a	1.5	6.5	40 2.3	2.6	—	40 2.3	70	2 ^a	—	0.001	0.01	✓	✓	✓	Lambda	
LA7814U	+	TO-3	4	35	3.0	0.6 ^a	1 ^a	0.9	6.5	35 2.6	—	—	35 2.6	65	2 ^a	—	0.0005	0.004	✓	✓	✓	Lambda	
LA7819U	+	TO-3	4	30	5.0	0.6 ^a	1 ^a	—	—	—	—	—	—	—	—	—	—	—	✓	✓	✓		
Multiterminal																							
LM316N	+	mini-DIP	5	37	0.025	0.2 ^a	0.6 ^a	190 ^a	9	40 3	—	—	40 3	60 ^a	1 ^a	—	—	—	✓	✓	✓		
LM305AH	+	TO-5	4.5	40	0.045	0.03	0.3	45	8.5	50 3	—	—	50 3	80	0.3	0.1	—	—	✓	✓	✓	Original mfg. req.	
LM304H	+	TO-5	0	40	0.025	1mV	0.2	45	8	40 2	—	—	40 2	65	0.3	0.01	—	—	✓	✓	✓	Classic	
µA723PC	+	DIP	2	37	0.15	0.03	0.1	150 ^a	9.5	40 3	—	—	40 3	75	0.3	0.1	0.05	—	✓	✓	✓	Improved 723	
SG3532J	+	DIP	2	38	0.17	0.1	0.1	125 ^a	4.7	40 2	—	—	40 2	68	0.5	0.3	—	—	✓	✓	✓		
NE550N	+	DIP	2	40	0.15	0.03	0.08	150 ^a	8.5	40 3	—	—	40 3	90 ^a	0.2	0.1 ^a	—	0.1	✓	✓	✓	Lambda, improved 723	
LA51000	+	TO-5	3	38	0.15	0.1 ^a	0.2	190 ^a	5	50 2	—	—	50 2	69 ^a	1.5 ^a	—	0.004	0.05	✓	✓	✓	High voltage	
LA51100	+	TO-5	3	48	0.15	0.1 ^a	0.2	190 ^a	8	32 3.5	—	—	32 3.5	80	0.3	—	0.03	0.1	✓	✓	✓	Several fixed voltages; pin 100V (140.1%)	
LM0075C	+	TO-8	0	27	0.2	0.04	0.1	100 ^a	9	32 3.5	—	—	32 3.5	70	0.3	—	0.03	0.05	✓	✓	✓	Precision; may regulate	
LM0076C	+	TO-8	0	27	0.2	0.04	0.1	100 ^a	9	32 3.5	—	—	32 3.5	70	0.3	—	0.03	0.05	✓	✓	✓		
MC1463R	+	TO-66	2.5	32	0.6	0.005	0.05	7	9	35 3	—	—	35 3	100	0.2	—	0.05	0.1	✓	✓	✓	Reg. MC1463	
MC1463R	+	TO-66	2.5	32	0.6	0.005	0.05	17	9	35 3	—	—	35 3	90	0.2	—	0.05	0.1	✓	✓	✓	Lab supply; good curr. limit; holds with aux. pwr. supply	
MC1486L	+	DIP	0	1000	—	0.02	0.05	170 ^a	—	—	—	—	—	70	0.4	—	—	—	✓	✓	✓		
*For ΔV _o = 15 volts. ΔV _o for 0°C to 100°C junction temperature. M 1000 hours. Maximum V _o - V _{in} Typical. Minimum or maximum (worst).																							

^a10% to 50% I_m case. ^bfor ΔV_o = 15 volta. ^cΔV_o for 0°C to 100°C junction temperature. ^d1000 hours. ^eMaximum V_o - V_{ref}. ^fTypical. ^gMinimum or maximum limit.

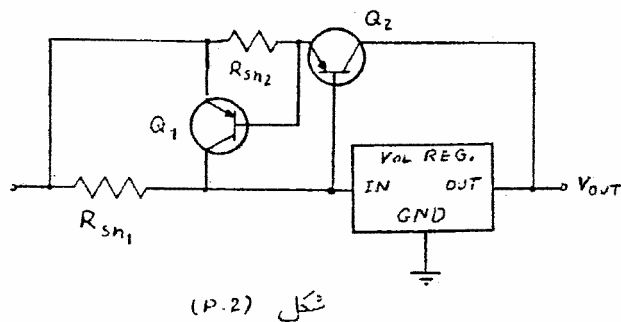
جدول (۷-۲) رگولاتورهای ولتاژ قابل تنظیم

تشریح‌های مختلف :

۱- یکی از روش‌های افزایش ولتاژ خروجی، تثبیت‌کننده‌های ولتاژ، اتصال ترمینال GND آنها به یک بناسیل دیگر بجای زمین است. مدار شکل (P-1) از این روش استفاده نموده و فعلاً توسط مقاومت متغیر R_1 یک ولتاژ قابل تنظیم در خروجی ایجاد می‌کند. مدار را آنالیز کرده و ولتاژ V_{OUT} را در نتیجه R_1 از صفر تا $10\text{ k}\Omega$ تغییر می‌کند بدست آورید.



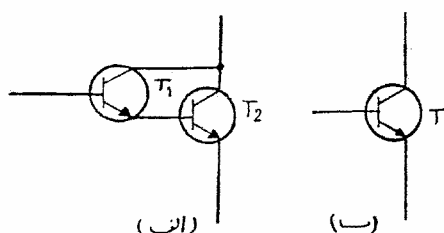
۲- مدار شکل (P-2) را در نظر بگیرید. در این مدار حداکثر جریان خروجی تثبیت کننده، افزایش یافته است. این مدار را آنالیز نموده و نقش هر یک از آنها را تشریح نمایید.



ضمیمه (۱)

== مدار دارلینگتون == The Darlington Configuration: ==

یکی از ترکیب‌هایی که در تقویت کننده‌ها مورد استفاده قرار می‌گیرد زوج دارلینگتون می‌باشد. [شکل (۱-ا)] بعلاوه اینکه در بعضی از تقویت کننده‌ها مثل تقویت کننده‌های قدرت، ترانزیستورهای موجود برای این منظور، دارای β پایینی می‌باشند. لذا برای اینکه β و امپدانس دردی را افزایش دهیم می‌توانیم از زوج دارلینگتون استفاده کنیم.



شکل (۱)

در آسانیز مدار می‌توان
جای این ترکیب از یک ترانزیستور
معادل استفاده کرد. [شکل (۱-ب)]

$$T_1: h_{ie1}, h_{fe1}$$

$$T_2: h_{ie2}, h_{fe2}$$

$$T: h_{ie}, h_{fe}$$

$$h_{ie} = h_{ie1} + (1 + h_{fe1}) h_{ie2} \approx h_{ie1} + h_{fe1} h_{ie2} \quad (I)$$

$$h_{ie2} = h_{fe2} \frac{V_T}{I_{C2}} \approx h_{fe2} \frac{V_T}{h_{fe2} I_{C1}} = \frac{V_T}{I_{C1}} = \frac{1}{h_{fe1}} h_{ie1} \quad (II)$$

$$h_{ie} = h_{ie1} + h_{fe1} \frac{h_{ie1}}{h_{fe1}} = 2 h_{ie1}$$

از روابط (I)، (II) نتیجه می‌گیریم:

$$I_{E1} = I_{B2} \quad I_{B1} = I_B, \quad I_C = I_{C2} + I_{C1} = h_{fe} I_B$$

$$I_{B2} = I_{E1} = (1 + h_{fe1}) I_{B1} \quad I_C = I_{C1} + I_{C2} = h_{fe1} I_B + h_{fe2} (1 + h_{fe1}) I_B$$

$$\Rightarrow I_C = (h_{fe1} + h_{fe2} + h_{fe1} h_{fe2}) I_B$$

$$\Rightarrow (1 + h_{fe}) = (1 + h_{fe1})(1 + h_{fe2}) \Rightarrow$$

$$h_{fe} \approx h_{fe1} h_{fe2}$$

بدین ترتیب مشخصات ترانزیستور معادل بدست می آید:

$$T: \begin{cases} h_{fe} = h_{fe1} h_{fe2} \\ h_{ie} \approx 2h_{ie1} \end{cases}$$

ضمیمه (۲) ←

جدول مقادیر متناهی و خازنهای استاندارد

در طراحی مدارهای الکترونیک لازم است که مقادیر الیافهای بکار رفته در مدار دارای اندازه‌های استاندارد باشد. در اینجا مقادیر استاندارد بعضی از انواع خازن‌ها و مقادیر متناهی ارائه گردیده است.

۱- مقادیر متناهی :

۱-۱- مقادیر متناهی کربنی با خطای ۱۰ درصد :

مقادیر متناهی کربنی ۱۰ درصد در توانهای $\frac{1}{4}$ ، $\frac{1}{3}$ ، $\frac{1}{2}$ ، ۱، ۲، ۳ وات ساخته می‌شوند که مقادیر آنها در جدول (۱) ارائه گردیده است.

2.7	3.3	3.9	4.7	5.6	6.8	8.2	10	12	15	18	22
-----	-----	-----	-----	-----	-----	-----	----	----	----	----	----

جدول (۱)

لازم به تذکر است که مقادیر قید شده در جدول در مقادیری از 10^n ($n=0,1,2,\dots,6$) نیز ساخته می‌شوند.

۱-۲- مقادیر متناهی کربنی با خطای ۵ درصد :

مجموعه مقادیر متناهی کربنی با خطای کمتر از ۵ درصد در جدول (۲) درج گردیده است.

10	16	27	43	68
11	18	30	47	75
12	20	33	51	82
13	22	36	56	91
15	24	39	62	100

جدول (۲)

این مقادیر نیز در ضریب از 10^n ($n=0, 1, 2, 3, 4, 5, 6$) نیز ساخته می‌شوند.

۱-۳. مقادیر با خطای کمتر از ۱ درصد:

این مقادیر در طایفی که به وقت زیاد و بایرانی خوبی نیاز باشد بکار می‌روند. جدول ۱۳ لیست این مقادیر را در دست می‌دهد.

100	140	196	274	383	536	750
102	143	200	280	392	549	768
105	147	205	287	402	562	787
107	150	210	294	412	576	806
110	154	215	301	422	590	825
113	158	221	309	432	604	845
115	162	226	316	442	619	866
118	165	232	324	453	634	887
121	169	237	332	464	649	909
127	178	249	348	487	681	953
130	182	255	357	499	698	976
133	187	261	365	511	715	
137	191	267	374	523	732	
124	174	243	340	475	665	931

جدول (۳)

این مقادیر نیز در مضارب از 10^n ($n=0, 1, 2, 3, 4, 5, 6$) موجود می‌باشند.

۲- خازنها :

۲-۱- خازنهای سرمایه‌گذاری

در جدول (۴) لیست خازنهای سرمایه‌گذاری ارائه گردیده است. این خازنها دارای خطایی کمتر از ۱ درصد می‌باشند.

3.3	30	200	560	2200
5	39	220	600	2500
6	47	240	680	2700
6.8	50	250	750	3000
7.5	51	270	800	3300
8	56	300	820	3900
10	68	330	910	4000
12	75	350	1000	4300
15	82	360	1200	4700
18	91	390	1300	5000
20	100	400	1500	5600
22	120	470	1600	6800
24	130	500	1800	7500
25	150	510	2000	8200
27	180			

جدول (۴)

مقادیر این جدول بر حسب PF می‌باشند.

۲-۲- خازنهای تانالیوم :

لیت این خازنها در جدول ۱۵ گنجانده شده است. این خازنها در مضامین از 10^7 (۵, ۴, ۳, ۲, ۱, ۰) نیز موجود می باشند.

۰.۰۰۸۲	۰.۰۰۵۶	۰.۰۰۶۸	۰.۰۱	۰.۰۱۲	۰.۰۱۵	۰.۰۱۸	۰.۰۲۲	۰.۰۲۷	۰.۰۳۳	۰.۰۳۹	۰.۰۵۲۲
--------	--------	--------	------	-------	-------	-------	-------	-------	-------	-------	--------

جدول ۱۵

مقادیر ذکر شده در جدول ۱۵ بر حسب μF می باشند.

ضمیمه (۳) ←

چند امتحان نهائی

در اینجا سؤالات مربوط به چند امتحان نهائی درس اکسپرینت (II) را ارائه کردیم. پس از اتمام درس اکسپرینت II دانشجویان برای آزمون خود می‌توانند ابتدا این جزوه را بدقت مطالعه کرده و سپس مسائل داده شده مربوط به یکی از امتحانات را در مدت زمان ذکر شده حل نمایند و با نقاط ضعف و قوت خویش در حل مسائل آشنا گردند.

تیرماه ۱۳۶۶

"بسمه تعالی"

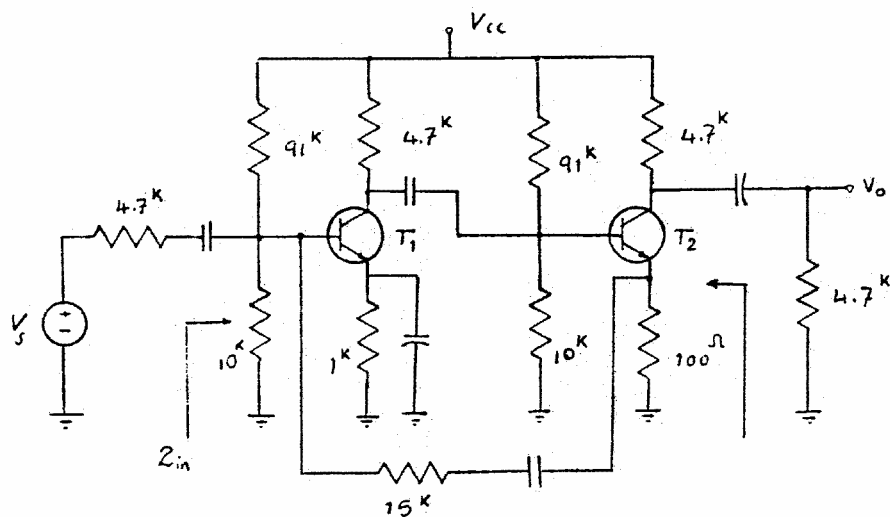
مدت : ۳ ساعت

جمع نمرات : ۱۰۰

امتحان الکترونیک ۲ (۰۳۲ - ۲۵)

مسئله اول : (۱۵ نمره) .

تقویت کننده شکل زیر را در نظر بگیرید در صورتیکه برای هر دو ترانزیستور

داشته باشیم : $\beta = 50$, $r_{\pi} = 1.1K\Omega$ ، مطلوبست $A_V = \frac{V_o}{V_s}$ و Z_{in} و Z_{out} 

قرا رزیربا شد :

$$T_1, T_2, T_3, T_4, T_5 : \begin{cases} V_{BE} = 0.6V \\ \beta = 100 \end{cases} \quad T_6 : \begin{cases} V_{BE} = 0.6V \\ \beta = 50 \end{cases}$$

$$\text{FET} : \begin{cases} V_p = -4V \\ I_{DSS} = 8\text{mA} \\ r_d = 100K \end{cases}$$

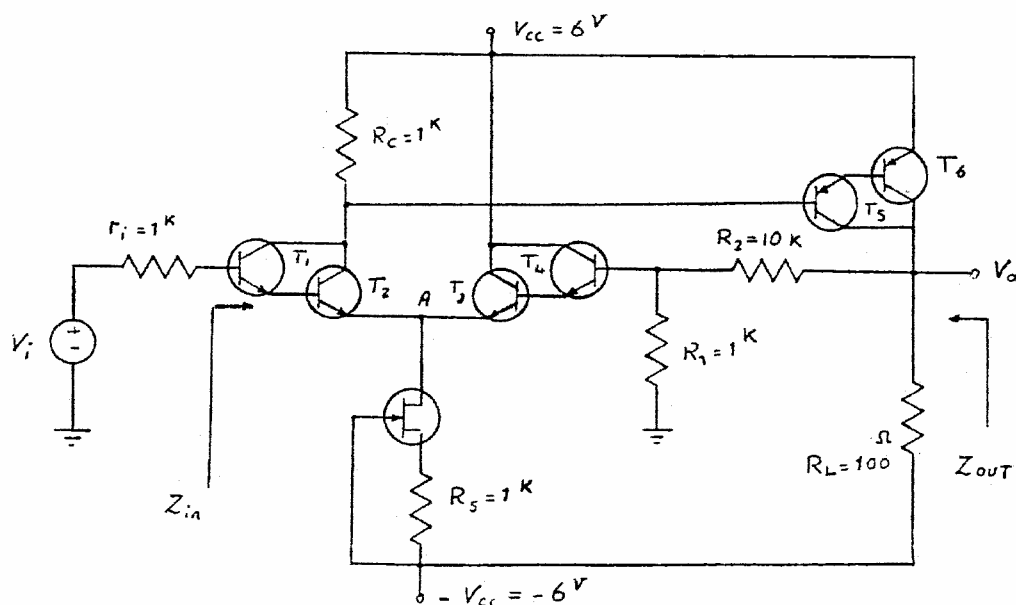
مطلوبہست :

الف - جریا نهایی نقطه کا رکلبه ترازیستورها

ب۔ - نوع فیدبک با دلیل و توضیح کافی

$$Z_{out}, Z_{in}, A_V = \frac{V_o}{V_i} = \tau$$

د - مینیمم ولتاژ نقطه A برای آنکه مدار بطور صحیح کار کند.



مسئله سوم : (۱۸ شماره)

تقویت کننده قدرت شکل زیر را در نظر بگیرید. در موردشکند $\beta_1 = \beta_2 = 25$ و $\beta_3 = \beta_4 = 100$ و ترانزیستورها از نوع سیلیسیم ($V_{BE} = 0.6V$) باشند و مشخصات op-Amp بصورت زیر باشد.

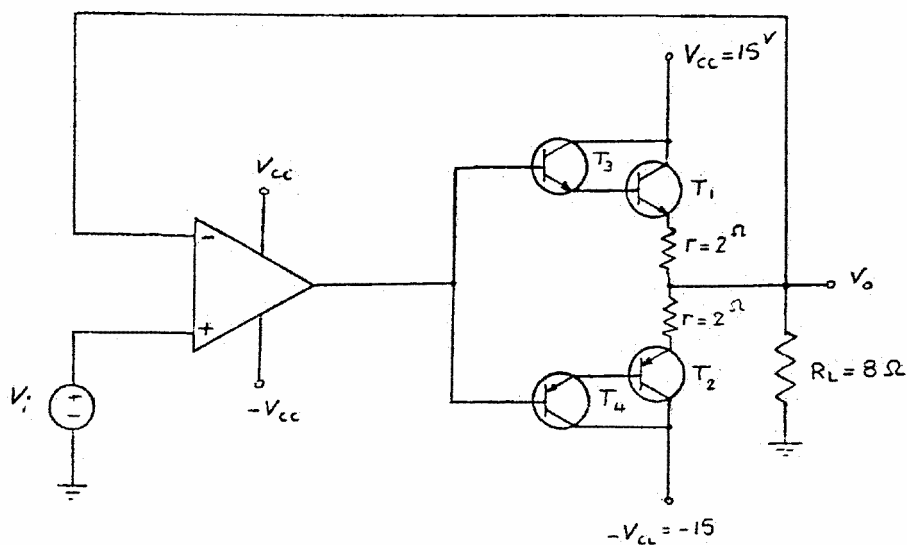
$$\text{op - Amp} \left\{ \begin{array}{l} A = \infty \\ R_i = \infty \\ R_o = 0 \\ V_{o \max} = \pm 15V \\ I_{o \max} = \pm 1mA \end{array} \right.$$

به سئوالات زیر پاسخ دهید :

الف - اگر V_i یک موج سینوسی باشد V_o به چه صورت است ؟ آیا V_o دارای اعوجاج است ؟ چرا ؟

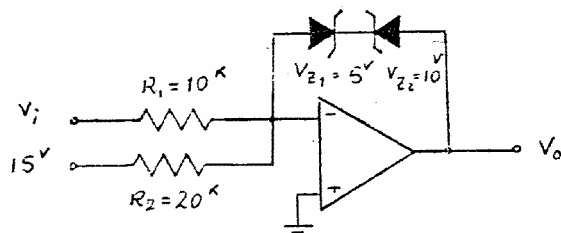
ب - توان مصرفی ماکزیمم در بار (R_L)، $P_{L \max}$ ، توان ماکزیمم منبع تغذیه ($\pm V_{CC}$)، $P_{CC \max}$ و راندمان ماکزیمم $\eta_{\max} = \frac{P_{L \max}}{P_{CC \max}}$ را حساب کنید. (از توان مصرفی op-Amp صرف نظر می شود)

ج - مشخصات ترانزیستورها $P_C \max$ ، $V_{CE \max}$ ، $I_{C \max}$ را تعیین کنید.



مسئله چهارم : (۱۰ نمره)

مطلوبست رسم مشخصه $V_O - V_i$ مدار زیر در صورتیکه $-10V \leq V_i \leq 10V$ ولتاژ دیودزنرها را در جهت مستقیم صفرولت بگیرید .



مسئله پنجم : (۱۵ نمره)

تقویت کننده کلکتور مشترک زیر را در نظر بگیرید . در صورتیکه مشخصات ترانزیستور بقرا زیر باشد :

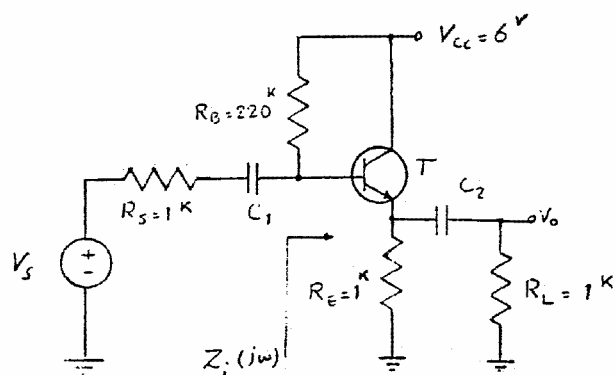
$$C_{\pi} = 100PF, C_{\mu} = 6PF, r_{\mu} = \infty$$

$$\beta = 50, V_{BE} = 0.6V$$

مطلوبست :

الف - ظرفیتهای خازن های C_1 و C_2 برای آنکه فرکانس قطع پائین (F_L) تقویت کننده حداکثر 20HZ باشد .

ب - امپدانس ورودی مدار $Z_i(j\omega)$ را برای فرکانس های بالا بدست آورید .

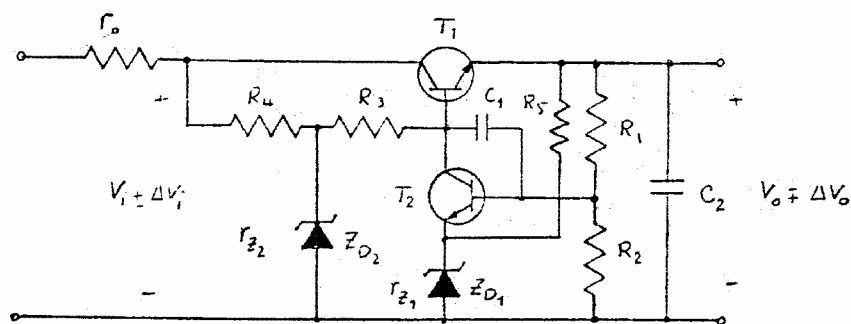


مسئله ششم : (۱۵ نمره)

مدا ر منبع تغذیه تثبیت شده زیر را در نظر گرفته به سئوالات زیر پاسخ دهید :

الف - عملکرد کلی این رگولاتور را با توجه به وجود دیود زener ZD_2 شرح داده نقش هر یک از اجزا را در مدا رتوضیح دهید .

ب - مقدار تقریبی $S_V = \frac{\Delta V_O}{\Delta V_i}$ را پیدا کنید . (فرض کنید وقتی $\Delta V_i \gg \Delta V_O$ میتوان نوشت $\Delta V_O \approx 0$) مقادیر r_{O_1} و r_{O_2} مقاومت خروجی ثانویه ترانزیستور را توربعلاوه پل دیود است .



مدت امتحان : ۳ ساعت

جمع نمرات : ۱۰۰

امتحان پایان ترم درس الکترونیک ۲ (۲۵-۳۲)سوال اول (۲۰ نمره)

تقویت کننده دیفرانسیل شکل زیر را در نظر بگیرید. هر دو ترانزیستور کاملاً مشابه بوده و دارای مشخصات ذیل میباشند:

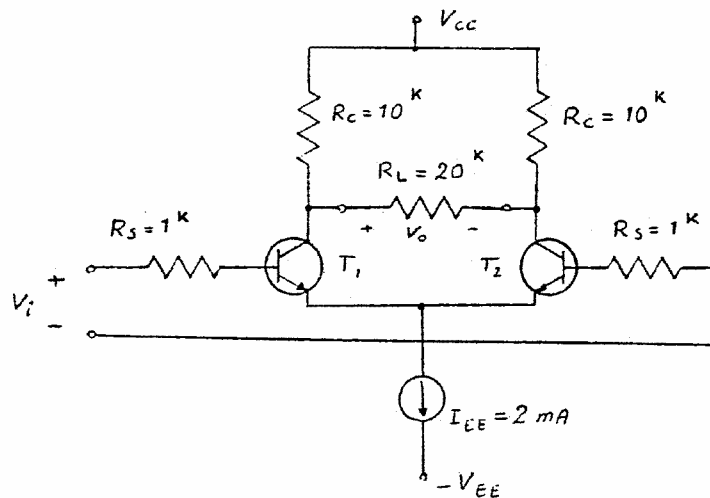
$$\beta = 100, r_b = 200 \Omega, C_\mu = 0.5 \text{ pF}, f_T = 400 \text{ MHz}$$

$$V_T = 26 \text{ mV}, V_A = \infty$$

الف - ضریب تقویت ولتاژ $A_d = \frac{V_o}{V_i}$ را در فرکانس های بالابندست ورودی با تعیین f_{-3dB}

بالای تقویت کننده منحنی $|A_d|$ را بر حسب فرکانس رسم کنید.

ب - امپدانس ورودی تقویت کننده را برای فرکانس های بالابندست آورید.



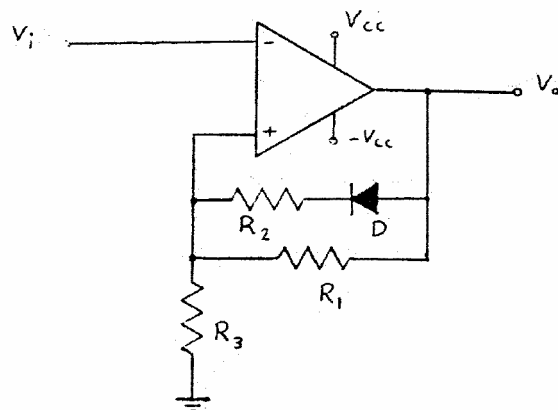
سوال دوم (۱۵ نمره)

مشخصه خروجی بر حسب ورودی ($V_o - V_i$) مدار شکل زیر را در دو حالت زیر بدست آورید:

الف- دیود در جهت نشان داده شده قرار دارد.

ب- دیود در جهت عکس نشان داده شده قرار دارد.

(تقویت کننده عملیاتی و دیود را ایده‌آل در نظر بگیرید).



سؤال سوم (۳۰ نمره)

تقویت کننده فیدبک دار شکل زیر را در نظر بگیرید. در صورتیکه :

$$\beta_1 = 200 \quad \beta_2 = 400 \quad , \quad \beta_3 = 500$$

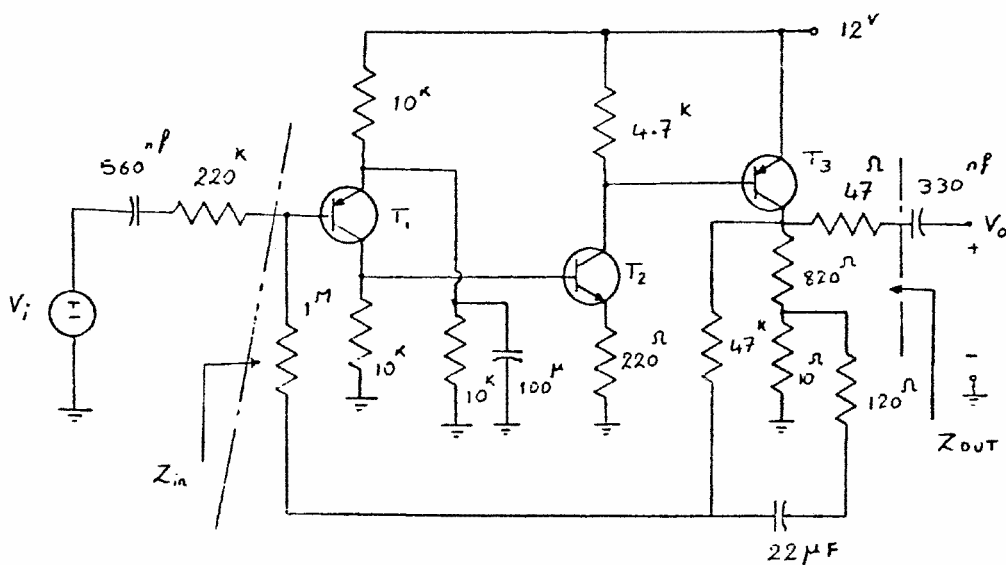
$$V_T = 26 \text{ mV} \quad , \quad V_{BE(ON)} = 0.7 \text{ V} \quad , \quad V_A = \infty$$

باید. مطلوب است :

الف- جریان نقطه کار هر یک از ترانزیستورها

(در ادامه حل مسئله میتوانید $I_{C1} = 70 \mu\text{A}$, $I_{C2} = 150 \mu\text{A}$ و $I_{C3} = 5.6 \text{ mA}$ بگیرید)

ب- ضریب تقویت $A_V = \frac{V_o}{V_i}$ ، امپدانس ورودی Z_{in} و امپدانس خروجی Z_{out}



سوال چهارم (۲۰ نمره)

رگولاتور ولتاژ شکل زیر را در نظر بگیرید. مشخصات المانهای مدار به قرار زیر است:

$$\begin{array}{l} \text{FET} \left\{ \begin{array}{l} I_{DSS} = 20 \text{ mA} \\ V_p = 8 \text{ V} \\ r_d = 100 \text{ k}\Omega \end{array} \right. \quad \text{OP-Amp} \left\{ \begin{array}{l} R_o = 100 \Omega \\ A_d = 10000 \end{array} \right. \quad \text{BJT} \left\{ \begin{array}{l} \beta = 50 \\ V_T = 26 \text{ mV} \end{array} \right.$$

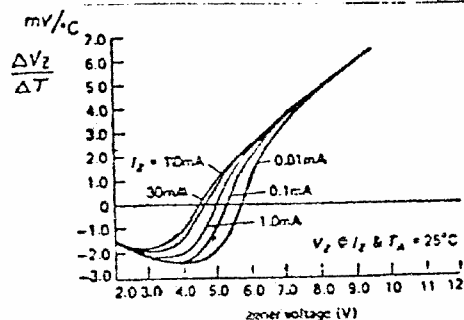
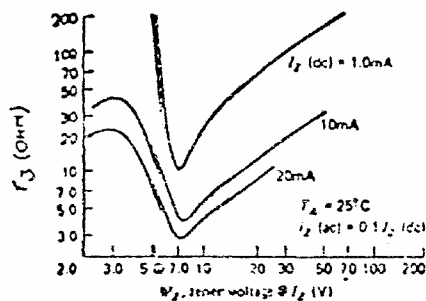
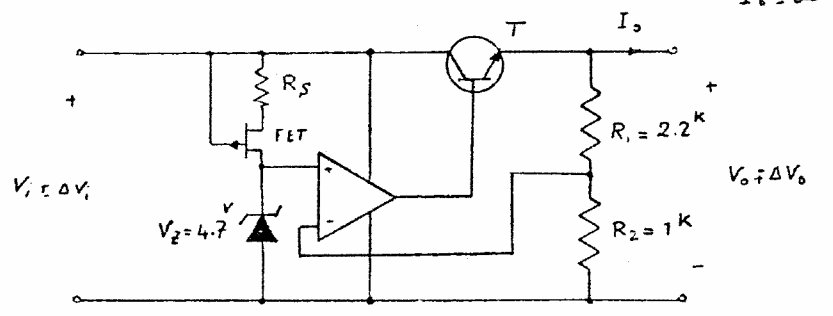
الف - مقاومت R_f را چنان تعیین کنید که جریان دیود زنر 10 mA شود.

ب - ولتاژ خروجی V_o را بدست آورید.

ج - ضرایب تنبیت

$$S_V = \left(\frac{\partial V_o}{\partial V_i} \right) \bigg|_{\substack{I_o = \text{cte} \\ T = \text{cte}}} \quad , \quad S_I = \left(\frac{\partial V_o}{\partial I_o} \right) \bigg|_{\substack{V_i = \text{cte} \\ T = \text{cte}}}$$

و $S_T = \left(\frac{\partial V_o}{\partial T} \right) \bigg|_{\substack{V_i = \text{cte} \\ I_o = \text{cte}}}$ را برای جریان بار $I_o = 1 \text{ A}$ بدست آورید.



سوال پنجم (۱۵ نمره)

مدار شکل زیر طبقه ششایی یک تقویت کننده را نشان میدهد. در صورتیکه :

$$V_{CC} = 15V, \quad V_{BE(ON)} = 0.7, \quad V_T = 26mV, \quad V_A = \infty, \quad V_{CE(sat)} = 0.2V$$

$$\beta_{(PNP)} = 50, \quad \beta_{(NPN)} = 200, \quad I_S = 10^{-14}A$$

الف- برای $V_o = 0$ جریان کلبه ترانزیستورها را بدست آورید.

ب- حداکثر مقدار مثبت و منفی V_o را برای $R_L = 100\Omega$ و $R_L = 1k\Omega$ بدست آورید

ج- حداکثر توانی که به بار $R_L = 1k\Omega$ میتوان داد بدون آنکه شکل موج ولتاژ دوسرپا بریده شود را حساب کرد.

راندمان طبقه پوش- پول را در این حالت بدست آورید.

(شکل موج خروجی را سینوسی فرض کنید)

